

Memristanz und Memkapazität von Quantenpunkt-Speichertransistoren: Realisierung neuromorpher und arithmetischer Operationen



Dissertation zur Erlangung des
naturwissenschaftlichen Doktorgrades
der Julius-Maximilians-Universität Würzburg

vorgelegt von

Patrick Maier

aus Ehingen (Donau)

Würzburg 2017

Eingereicht am:
bei der Fakultät für Physik und Astronomie

30. März 2017

1. Gutachter:
2. Gutachter:
3. Gutachter:
der Dissertation

Prof. Dr. Lukas Worschech
Prof. Dr. Vladimir Dyakonov

Vorsitzender:

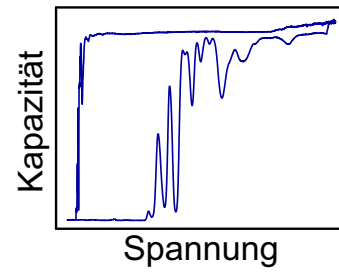
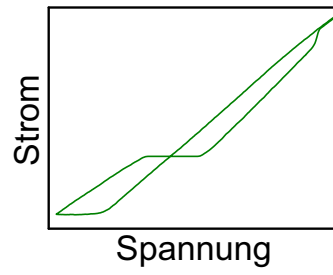
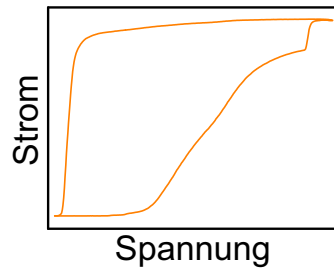
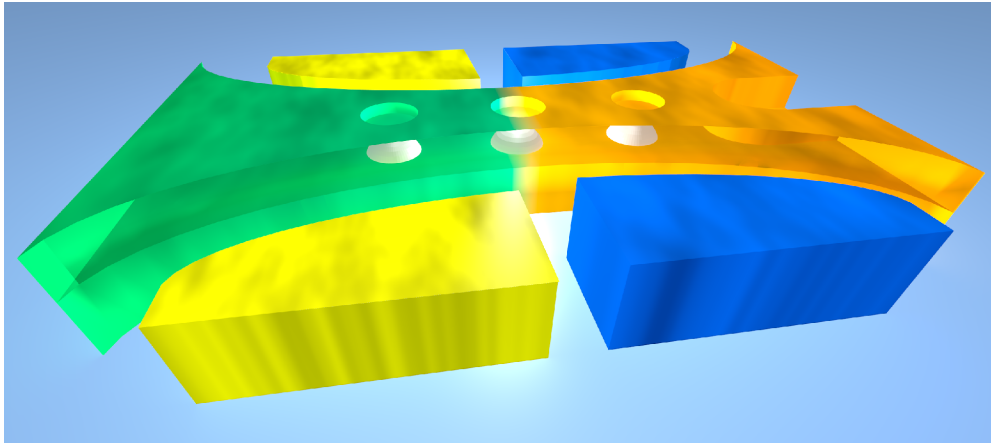
Prof. Dr. Raimund Ströhmer

1. Prüfer:
2. Prüfer:
3. Prüfer:
im Promotionskolloquium

Prof. Dr. Lukas Worschech
Prof. Dr. Vladimir Dyakonov
Prof. Dr. Ronny Thomale

Tag des Promotionskolloquiums:
Doktorurkunde ausgehändigt am:

22.06.2018



Inhaltsverzeichnis

Zusammenfassung	1
Abstract	4
1 Einleitung	7
2 Theoretische Grundlagen	11
2.1 Fundamentale Schaltelemente mit Speicherfunktionalität	12
2.2 Memristor-Netzwerke als künstliche Neuronen	17
2.3 Memristoren als künstliche Synapsen	20
2.4 Quantenpunkt-Speichertransistoren	23
3 Transportspektroskopie an Quantenpunkt-Speichertransistoren	29
3.1 Memristanz des Quantenpunkt-Speichertransistors	30
3.1.1 Ladungs- und Frequenzabhängigkeit der Memristanz	31
3.1.2 Kontrolle der Memristanz durch ein externes Magnetfeld	36
3.1.3 Lichtsensitivität der Memristanz	41
3.1.4 Synaptische Funktionalitäten	48
3.1.5 Pawlowsche Konditionierung mit Quantenpunkt-Speichertransistoren .	61
3.1.6 Arithmetische und logische Operationen	67
3.2 Memkapazität des Quantenpunkt-Speichertransistors	71
3.2.1 Modellierung unterschiedlicher Entladeprozesse	72
3.2.2 Quantenpunktladung als Zustandsgröße der Memkapazität	76
3.2.3 Memristanz und Memkapazität mit derselben Zustandsvariablen	82
3.2.4 Integration von Spannungs- und Lichtpulsen	84
A Anhang: Probenherstellung und experimenteller Aufbau	90
Abbildungsverzeichnis	93
Literaturverzeichnis	95
Veröffentlichungen des Autors	109
Danksagung	110

Zusammenfassung

Passive Bauelemente mit intrinsischer Speicherfunktionalität wurden in den letzten Jahren aufgrund ihrer potentiellen Anwendungen in neuartigen Rechenarchitekturen intensiv erforscht. Aufgrund der intrinsischen Speicherfunktionalität basierend auf zustandsabhängigen Widerständen, Kapazitäten oder Induktivitäten ermöglichen sie die Implementierung von Datenverarbeitung und -speicherung auf derselben physikalischen Plattform. Dadurch entfällt der Datentransfer zwischen dem Speicher und dem Prozessor, was bei heutigen Computern die Rechengeschwindigkeit limitiert. Vor diesem Hintergrund werden Quantenpunkt-Speichertransistoren basierend auf modulationsdotierten GaAs/AlGaAs Heterostrukturen mit vorpositionierten In-As Quantenpunkten vorgestellt, welche in Abhängigkeit der Ladung auf den Quantenpunkten unterschiedliche Widerstände und Kapazitäten aufweisen. Diese Ladungsabhängigkeiten führen beim Anlegen von periodischen Spannungen zu charakteristischen, durch den Ursprung gehenden Hysteresen in der Strom-Spannungs- und der Ladungs-Spannungs-Kennlinie. Die ladungsabhängigen Widerstände und Kapazitäten ermöglichen die Realisierung von neuromorphen Operationen durch Nachahmung von synaptischen Funktionalitäten und arithmetischen Operationen durch Integration von Spannungs- und Lichtpulsen. Die experimentellen Ergebnisse in Kapitel 3 gliedern sich in zwei Abschnitte. Abschnitt 3.1 behandelt die Memristanz und Abschnitt 3.2 die Memkapazität des Quantenpunkt-Speichertransistors.

Memristanz des Quantenpunkt-Speichertransistors

Beim Anlegen der Spannung an den Kanal und die seitlichen Gates wird eine durch den Ursprung gehende Hysterese in der Strom-Spannungs-Kennlinie beobachtet. Durch Lokalisierung von Elektronen auf den Quantenpunkten treten bei 0 V zwei unterschiedliche Zustände mit differentiellen Leitwerten von $0,7 \mu\text{S}$ und 14 pS auf, wobei der geringere Leitwert auf eine größere Anzahl lokalisierter Elektronen zurückzuführen ist. Dabei werden die Quantenpunkte für negative Spannungen geladen und für positive Spannungen entladen. Die Anzahl an lokalisierten Elektronen kann darüber hinaus mit einem externen Magnetfeld kontrolliert werden, indem die Tunnelrate durch eine Impulsänderung der tunnelnden Elektronen erhöht oder verringert wird. Es wird gezeigt, dass die Änderung der Memristanz direkt proportional zum Verhältnis aus magnetischem Fluss durch einen Quantenpunkt und der Ladung im Kanal ist.

Die Quantenpunkte können zudem optisch geladen und entladen werden. Dabei führt gepulste Beleuchtung mit rotem Licht und Photonenenergien oberhalb der Bandlückenenergie bei negativen Spannungen zum Laden der Quantenpunkte und bei Spannungen um Null zum Entladen der Quantenpunkte. Aufgrund der hohen Photonenenergie werden in der gesamten Struktur durch Interband-Absorption Elektron-Loch-Paare generiert. In Abhängigkeit der Spannung driften entweder mehr Elektronen oder Löcher zu den Quantenpunkten, wodurch die Quan-

Zusammenfassung

tenpunktladung zu- bzw. abnimmt. Für Beleuchtung mit infrarotem Licht sinkt die Quantenpunktladung durch Intraband-Absorption. Dabei können lokalisierte Elektronen die Potentialbarriere der umgebenden Matrix durch Absorption eines Photons überwinden. Aufgrund der wellenlängensensitiven Absorptionsmechanismen (Interband- und Intraband-Absorption) kann die Quantenpunktladung für konstante Spannungen durch Beleuchtung mit rotem Licht erhöht und durch Beleuchtung mit infrarotem Licht reduziert werden.

Neuromorphe und arithmetische Operationen

Zur Untersuchung von neuromorphen Operationen werden prä- und postsynaptische Spannungspulse mit variabler Zeitdifferenz an den Drain- und Sourcekontakt angelegt. Für die Zunahme und Abnahme des Leitwerts ist die Reihenfolge der Pulse entscheidend. Der Leitwert steigt an, falls der präsynaptische Puls zeitlich vor dem postsynaptischen Puls anliegt. Für eine invertierte zeitliche Reihenfolge der Pulse sinkt der Leitwert. Die beobachtete Abhängigkeit der Leitwertsänderung von der Zeitdifferenz ermöglicht das Nachahmen der antisymmetrischen Hebb'schen Lernregel. Durch Variation der Pulsform werden zudem die antisymmetrische anti-Hebb'sche Lernregel, die symmetrische Hebb'sche Lernregel und die symmetrische anti-Hebb'sche Lernregel realisiert.

Pawlowsche Konditionierung wird mit zwei Y-förmigen Quantenpunkt-Speichertransistoren nachgeahmt. Die Y-förmigen Quantenpunkt-Speichertransistoren bestehen aus einem Stamm, der in zwei Äste aufspaltet. Durch das unabhängige Laden von Quantenpunkten in den beiden Ästen werden unterschiedliche Schwellenspannungen für diese beobachtet. Das Entladen der Quantenpunkte kann mit Spannungspulsen am linken und rechten Ast kontrolliert werden, welche externe Stimuli „Darbietung von Essen“ und „Läuten der Glocke“ repräsentieren. Zu Beginn des Experiments führt nur der Stimulus „Darbietung von Essen“ zur Aussendung eines postsynaptischen Pulses, was den Speichelfluss widerspiegelt. Durch simultane Anregung des Netzwerks mit beiden Stimuli kann eine Assoziation zwischen dem „Läuten der Glocke“ und dem Speichelfluss hergestellt werden, indem der entsprechende Leitwert durch Entladen der Quantenpunkte erhöht wird.

Arithmetische Operationen werden durch Beleuchtung mit roten Lichtpulsen untersucht. Dabei werden die einzelnen Lichtpulse von Spannungspulsen mit Amplituden unterhalb der Entladespannung gefolgt. Die gepulste Beleuchtung führt zum sukzessiven Entladen der Quantenpunkte, wodurch die Entladespannung zu kleineren Werten verschiebt. Nach einer bestimmten Anzahl an Pulsen übersteigt die Amplitude der Spannungspulse die Entladespannung und die Quantenpunkte werden vollständig entladen. Das sukzessive Entladen ermöglicht die Addition ankommender Lichtpulse. Die für das vollständige Entladen benötigte Anzahl an Pulsen definiert die Basis der Addition. Aufgrund der intrinsischen Speicherfunktionalität wird das Ergebnis als nicht-flüchtiger Leitwertzustand gespeichert. Durch Variation der Anzahl an ein-

treffenden Photonen mittels unterschiedlicher Pulsdauern kann die Basis zwischen binär und dezimal eingestellt werden.

Die intrinsische Speicherfunktionalität ermöglicht zudem die Realisierung von logischen Operationen, deren Ergebnis ebenfalls anhand des Leitwerts gespeichert wird. Zur Durchführung von logischen Operationen werden die Eingänge nacheinander (sequentiell) angelegt. Vor der Operation wird durch Laden der Quantenpunkte ein geringer Leitwert definiert. In Abhängigkeit der logischen Eingänge kann das Entladen der Quantenpunkte kontrolliert werden. Für die Eingänge „00“ werden sie nicht entladen, wohingegen sie für „11“ vollständig entladen werden. Die Eingänge „01“ und „10“ führen nur bei großen Pulsdauern zum Entladen der Quantenpunkte. Wird der hohe Leitwert zur Definition der logischen „1“ am Ausgang herangezogen, spiegelt das Ausgangssignal in Abhängigkeit der Eingänge die Wahrheitstabelle des OR-Gatters wider. Für geringe Pulsdauern wird die AND-Funktion beobachtet.

Memkapazität des Quantenpunkt-Speichertransistors

Zur Untersuchung der Memkapazität werden separate Spannungen an die Kanal- und Gatekontakte angelegt. Bei einer Variation der Gatespannung findet das Laden der Quantenpunkte bei negativen und das Entladen sowohl bei negativen als auch bei positiven Gatespannungen statt, was anhand zweier Entladeprozesse mit unterschiedlichen Zeitkonstanten modelliert wird. Für negative Gatespannungen können lokalisierte Elektronen in die Kontaktregion tunneln, wohingegen sie für positive Gatespannungen direkt in das zweidimensionale Elektronengas unterhalb der Quantenpunkte tunneln. Ferner wird gezeigt, dass die Gate-Kanal-Kapazität durch das Laden der Quantenpunkte abnimmt und die Kapazitäts-Spannungs-Kennlinie bistabil ist. Die Bistabilität folgt aus einer Verschiebung der Subbandenergien im Kanal beim Laden (Zunahme der Subbandenergien) und Entladen der Quantenpunkte (Abnahme der Subbandenergien) und führt zu einer durch den Ursprung gehenden Hysterese in der Ladungs-Spannungs-Kennlinie. Durch das Laden der Quantenpunkte wird zudem die Kapazität zwischen dem Source- und Drainkontakt reduziert. Aufgrund der simultanen Memristanz- und Memkapazitätsänderungen alterniert die Quantenpunktladung beim Anlegen von periodischen Spannungssignalen hauptsächlich zwischen zwei Werten. Dabei sinkt die Frequenz für abnehmende Amplituden und zunehmende zeitliche Abstände der Eingangspulse. Die periodische Änderung der Quantenpunktladung mit einstellbarer Frequenz ermöglicht die Integration von Spannungspulsen in variabler Basis. Aufgrund optisch induzierter Entladeprozesse unter Beleuchtung mit rotem Licht können zudem Lichtpulse integriert werden. Beim periodischen Anlegen aufeinanderfolgender Spannungs- und Lichtpulse werden die Quantenpunkte für längere Lichtpulse nach weniger Pulsen vollständig entladen.

Abstract

Passive two-terminal devices with inherent memory functionality have been intensively studied in recent years due to their potential in novel, brain inspired computing architectures. The memory functionality manifested by state-dependent resistances, capacitances or inductances enables combining information processing and storage on the same physical platform. Computing architectures based on such platforms do not require a data transfer between processing and storage units, which limits the computational speed in conventional von Neumann computing architectures. In this context, state-dependent resistances and capacitances in quantum dot floating gate transistors based on modulation doped GaAs/AlGaAs heterostructures with site-controlled InAs quantum dots are presented. The accumulation of electrons in the quantum dots simultaneously increases the resistance and decreases the capacitance, which leads to characteristic pinched hysteresis loops in the current-voltage- and the charge-voltage-characteristics when applying periodic input signals. The concurrent resistance and capacitance switching enables the realization of neuromorphic operations via mimicking of synaptic functionalities and arithmetic operations via the integration of voltage and light pulses. The experimental results in chapter 3 are organized in two parts. Section 3.1 discusses the memristance and section 3.2 the memcapacitance of the quantum dot floating gate transistor.

Memristance of the quantum dot floating gate transistor

The current-voltage-characteristic of the quantum dot floating gate transistor shows a pinched hysteresis loop when applying the voltage simultaneously to the channel and the lateral gates. Tuning the amount of localized electrons with the voltage leads to differential conductances of $0.7 \mu\text{S}$ and 14 pS at zero voltage. The smaller differential conductance corresponds to a larger amount of localized electrons in the quantum dots. The amount of localized electrons can be further controlled with an external magnetic field, which alters the tunneling rate by shifting the momentum of the tunneling electrons. It is demonstrated, that the memristance change induced by voltage sweeps is linear dependent on the ratio of magnetic flux through a single quantum dot and the amount of charge in the channel.

The quantum dots can also be charged and discharged optically. Pulsed illumination with red light and photon energies exceeding the band gap energy leads to increasing and decreasing amounts of localized electrons for negative and zero voltages, respectively. Due to the large photon energies of the incoming light, electron-hole-pairs are generated throughout the whole heterostructure including the quantum dots and the surrounding matrix. The electron-hole-pairs are separated by the electric field and depending on the applied voltage, more holes or electrons drift towards the quantum dots. For negative voltages, the number of electrons exceeds the number of holes and the quantum dots become charged. Discharging corresponds to the preferred

accumulation of holes, which recombine with localized electrons. The quantum dots can further be discharged via illumination with infrared light. The discharging is explained by intraband absorption, which enables localized electrons to overcome the barrier of the surrounding matrix. Due to the wavelength-dependent absorption mechanisms (interband and intraband absorption), the quantum dots can be charged and discharged via illumination with red and infrared light.

Neuromorphic and arithmetic operations

Neuromorphic operations are investigated by varying the time difference between two voltage pulses that emulate pre- and postsynaptic pulses. The conductance increases when the postsynaptic pulse arrives at the device after the presynaptic pulse. A decreasing conductance is observed for the time-reversed order of the pulses. The dependency of the conductance change on the time difference enables mimicking the antisymmetric Hebbian learning rule. The conductance change is further demonstrated to be pulse shape dependent. For varying shapes of the pre- and postsynaptic voltage pulses, the antisymmetric anti-Hebbian learning rule, the symmetric Hebbian learning rule and the symmetric anti-Hebbian learning rule are realized.

The emulation of synaptic functionalities is further exploited to mimic Pavlovian conditioning. Pavlovian conditioning is demonstrated with a network consisting of two Y-shaped quantum dot floating gate transistors. The Y-shaped geometry is manifested by a stem that splits into a left and a right branch. The independent charging of quantum dots that are positioned in the branches leads to different threshold voltage shifts in the branches. The quantum dots in the two branches become discharged simultaneously when the applied voltage exceeds the discharging voltage. In the network, discharging of the quantum dots is controlled by two voltage pulses that represent external stimuli „food“ and „bell“. Salivation corresponds to the generation of a postsynaptic pulse, which is initially only triggered by the application of the „food“-signal. Simultaneously exciting the network with both signals representing „food“ and „bell“ leads to the development of an association between „bell“ and „salivation“. The association corresponds to an increased conductance of the respective transistor due to smaller amounts of localized electrons.

Arithmetic operations are demonstrated by illumination with red light pulses. Each light pulse is followed by a voltage pulse with an amplitude below the discharging voltage. The pulsed illumination successively discharges the quantum dots until the amplitude of the voltage pulses exceeds the discharging voltage, which triggers a complete discharging of the quantum dots. The successive discharging via illumination allows to perform an addition of light pulses. The required number of pulses to completely discharge the quantum dots with the voltage pulse determines the basis of the addition. Due to the intrinsic memory functionality, the result is stored as non-volatile conductance state. Shorter widths of the light pulses allow to tune the basis

of the arithmetic operation between binary and decimal by reducing the number of incoming photons.

With its inherent memory functionality, the device further enables performing different logic operations, where the outcome is stored as non-volatile conductance state. Logic operations are demonstrated by applying the logic inputs sequentially. Initially, a low conductance is defined by charged quantum dots. For the input signal „00“ (both inputs low), the charge in the quantum dots remains unaltered, while the quantum dots become completely discharged for the input „11“ (both inputs high). Large pulse widths further discharge the quantum dots for the input signals „01“ and „10“ and thus the input-output-characteristic represents logic OR-functionality. For small pulse widths the charge on the quantum dots remains unaltered for the inputs „01“ and „10“, which emulates logic AND-functionality.

Memcapacitance of the quantum dot floating gate transistor

The memcapacitance is characterized with separate voltages applied to the channel and the lateral gates. Charging of the quantum dots is observed for negative gate voltages only, while discharging occurs for negative and positive gate voltages, which is modelled by two discharging processes with different time constants. For negative gate voltages, electrons tunnel to the contact regions. Positive gate voltages enable the tunneling to the two dimensional electron gas below the quantum dots, which leads to a shorter timescale. It is further demonstrated that the gate-channel-capacitance decreases for increasing amounts of localized electrons and that the capacitance-voltage-characteristic is bistable. The bistability is explained by a shift of the sub-band energies of the channel towards higher energies for charging and towards smaller energies for discharging. Due to the bistable capacitance-voltage-characteristic, a pinched hysteresis loop is observed in the charge-voltage-plane, which is characteristic for memcapacitors. In addition, charging the quantum dots reduces the source-drain-capacitance. The concurrent memristance and memcapacitance switching leads to a periodic modulation of the quantum dot charge for periodic voltage signals. Smaller amplitudes and larger time differences of consecutive input pulses reduce the frequency of the charge modulation, which enables the integration of voltage pulses in tunable bases. Due to optically activated discharging of the quantum dots, light pulses can also be integrated. For pulsed electrical and optical excitation, the required number of pulses to discharge the quantum dots decreases for increasing widths of the light pulses.

1 Einleitung

In dieser Arbeit werden nanoelektronische Halbleiterbauelemente vorgestellt und deren Anwendungsmöglichkeiten in neuartigen Rechenarchitekturen untersucht, die sich aufgrund der simultanen Datenverarbeitung und -speicherung von der von Neumann Rechenarchitektur unterscheiden. Die von Neumann Rechenarchitektur ist die Basis moderner Computer, welche zur sequentiellen Datenverarbeitung den Transfer von Daten zwischen dem Speicher und dem Prozessor (zentrale Steuereinheit, engl.: central processing unit, CPU) erfordert. Für die sequentielle Verarbeitung der Daten in der CPU stellt die Transferrate zum Speicher eine Beschränkung der Rechenzeit dar [1]. Diese, als von Neumann Flaschenhals bezeichnete Limitierung der Rechengeschwindigkeit [2], kann durch parallele Rechenarchitekturen wie künstliche neuronale Netze zur Nachahmung von kognitiven Prozessen im Gehirn oder Quantencomputer überwunden werden [1, 3]. Beide Konzepte erlauben eine parallele Datenverarbeitung, wodurch der limitierende Datentransfer zwischen dem Speicher und der CPU reduziert wird [1]. Quantencomputer erlauben beispielsweise eine exponentielle Abnahme der Rechenzeit für bestimmte Rechenoperationen wie Primfaktorzerlegung [4, 5]. Künstliche neuronale Netze können insbesondere zur Objekterkennung und -klassifizierung verwendet werden [6, 7] und ermöglichen im Vergleich zur Verwendung von konventionellen Mikroprozessoren eine Reduktion des Energieverbrauchs [8].

In neuronalen Netzen sind Neuronen mittels Synapsen zu einem parallel verzweigten Netz verknüpft [9]. Die Weiterleitung von Informationen erfolgt dabei mittels Spannungspulsen, den sogenannten Aktionspotentialen. Die Transmission von Aktionspotentialen zwischen den Neuronen wird durch die synaptische Stärke bestimmt, wobei geringe synaptische Stärken kleine Transmissionen repräsentieren [10]. Die Plastizität von Synapsen beschreibt dynamische Erhöhungen oder Verringerungen der synaptischen Stärke, welche entscheidend für das Lernen und die Ausbildung von Gedächtnis sind [11, 12]. Synaptische Funktionalitäten können beispielsweise mit Transistoren realisiert werden. Allerdings werden hierfür mindestens sieben Transistoren benötigt [13], weshalb die Realisierung von künstlichen neuronalen Netzen mit Transistoren komplexe Schaltkreise erfordert. Beispielsweise wurde in Referenz [8] ein künstliches neuronales Netz bestehend aus 256 Millionen Synapsen und einer Million Neuronen mit 5,4 Milliarden Transistoren der 28 nm-Technologie implementiert. Die neueste Generation an integrierten Schaltungen besitzt zwar charakteristische Abmessungen von etwa 14 nm [3, 14], was die Dichte an elektrischen Komponenten in integrierten Schaltkreisen steigert, allerdings sind weitere Erhöhungen der Transistordichte mit hohem technologischem Aufwand verbunden, verursachen größere Variationen der Transistorcharakteristik aufgrund von fabrikationsbedingten Schwankungen (beispielsweise in der Atomanzahl), führen zu starker Erwärmung der Schaltkreise und erhöhen die Störanfälligkeit aufgrund von thermischem Rauschen oder quantenmechanischen Unsicherheiten [3, 14–16].

Alternative Implementierungen von synaptischen Funktionalitäten basieren auf einzelnen Speichertransistoren [17, 18]. Speichertransistoren sind nicht-flüchtige Speicher, bei denen Informationen im Gegensatz zu flüchtigen Speichern auch ohne kontinuierliche Energiezufuhr erhalten bleiben. In modernen Computern werden zumeist dynamische RAMs (DRAM, engl.: dynamic random access memory) als Speicher mit schnellen Zugriffszeiten (10 ns) [19] und kurzen Speicherzeiten (32 oder 64 ms) [20] verwendet. Silizium-basierte Speichertransistoren mit Speicherzeiten von mehr als 10 Jahren sind dagegen nicht-flüchtige Speicher, die als Flash-Speicher unter anderem in Mobiltelefonen, Digitalkameras, USB-Speichermedien und SSD-Laufwerken (engl.: solid-state-drive) verwendet werden [21]. In Speichertransistoren werden Informationen anhand von elektrischer Ladung auf Floating Gates gespeichert [22]. Das kontrollierte Laden und Entladen der Floating Gates ermöglicht die Nachahmung von synaptischen Funktionalitäten [18] und die Realisierung von klassischer Konditionierung [23]. Silizium-basierte Speichertransistoren mit Dimensionen unterhalb von 20 nm weisen Schreibzeiten von 1 μ s und Lebensdauern von 10^6 Schaltzyklen auf [19, 24]. Eine Reduktion der Schreibzeit in Kombination mit größeren Lebensdauern kann durch die Verwendung von Quantenpunkt-Speichertransistoren basierend auf III-V-Halbleitermaterialien realisiert werden [25, 26].

Aufstrebende Speicherkonzepte wie RRAMs (Widerstands-RAMs), MRAMs (Magnetowiderstand-RAMs), PCRAMs (Phasenwechsel-RAMs) und FeRAMs (ferroelektrische RAMs) kombinieren ebenfalls die Vorteile von Flash-Speichern (lange Speicherzeit) und DRAMs (geringe Schreibzeiten) [19, 21]. Bei RRAMs und PCRAMs wird der elektrische Widerstand durch den Stromfluss kontrolliert. Dies ermöglicht die Speicherung von Information anhand unterschiedlicher Widerstandswerte. Die Abhängigkeit des elektrischen Widerstands vom vorangegangenen Stromfluss kann mit der Theorie des Memristors beschrieben werden [27, 28]. Memristoren (Kurzform von „Speicher“ und „Widerstand“, engl.: memory resistor) sind, ebenso wie Memcapacitoren (Kurzform von „Speicher“ und „Kondensator“, engl.: memory capacitor) und Meminductoren (Kurzform von „Speicher“ und „Spule“, engl.: memory inductor), passive fundamentale Bauelemente mit intrinsischer Speicherfunktionalität (da sich die Bezeichnungen der Bauteile aus zwei englischen Begriffen ableiten und der englische Sprachgebrauch üblich ist, werden die englischen Schreibweisen verwendet) [29, 30]. Die Speicherfunktionalität ist dabei mit abnehmenden Abmessungen der Bauteile stärker ausgeprägt [27, 30]. Für zukünftige Speichermedien eignen sich Memristoren aufgrund ihrer hohen Lebensdauer (10^{12} Schaltzyklen) [31], guten Skalierbarkeit (Dimensionen unterhalb von 10 nm x 10 nm) [32, 33], geringen Schaltzeiten (unterhalb von 200 ps) [34], geringen Schaltenergien (100 fJ) [35] und dem hohen Verhältnis der Ströme für unterschiedliche Zustände (10^{12}) [36]. Zudem eignen sich Memristoren zur Realisierung logischer Gatter [37–39] und arithmetischer Operationen mit intrinsischer Speicherfähigkeit [40, 41] sowie zur Nachahmung der Funktionalitäten von Neuronen [42] und Synapsen [43, 44]. Insbesondere der spannungskontrollierte Widerstand in Kombination mit

der intrinsischen Speicherfunktionalität ermöglicht die Nachahmung von synaptischer Plastizität mit einzelnen Bauteilen [43]. Dabei kann der Widerstand analog zur synaptischen Stärke in neuronalen Netzen durch Spannungspulse sukzessive erhöht oder verringert werden [43,45,46]. In Referenz [6] wurde die Nachahmung von synaptischen Funktionalitäten in einem Memristor-basierten, künstlichen neuronalen Netz ausgenutzt, um die Klassifizierung von Bildern bestehend aus 3x3 Pixeln in drei Klassen zu lernen. Dabei wurden 30 Synapsen mit 60 Memristoren implementiert. Die Realisierung von synaptischen Funktionalitäten mit Memristoren basiert auf weniger komplexen elektrischen Schaltkreisen im Vergleich zur Nachahmung mit Transistoren. Allerdings erschweren herstellungsbedingte Bauteilvariationen von Memristoren [47] die Integration zu stark verzweigten Netzen wie beispielsweise dem menschlichen Gehirn, wo jedes Neuron mit einigen Tausend Synapsen verbunden ist [9].

In diesem Kontext wurden die Memristanz und die Memkapazität eines Quantenpunkt-Speichertransistors basierend auf einem ausgereiften, optoelektronischen Halbleitermaterialsystem und mögliche Realisierungen von neuromorphen und arithmetischen Operationen untersucht. Die Speicherfunktionalität des Bauteils resultiert aus der Lokalisierung von Ladung auf vorpositionierten InAs Quantenpunkten. Die Kontrolle des Ladezustands mit elektrischen oder optischen Pulsen ermöglicht die Nachahmung von synaptischen Funktionalitäten, die Demonstration von klassischer Konditionierung und die Realisierung von arithmetischen Operationen. Durch das Zusammenspiel von Memristanz und Memkapazität können zudem komplexe logische Operationen wie die Integration von elektrischen und optischen Pulsen in variablen Basen durchgeführt werden. Zur Darstellung der erzielten Ergebnisse ist die Arbeit in die folgenden Kapitel gegliedert:

Kapitel 2 behandelt die theoretischen Grundlagen und diskutiert Anwendungen von Memristoren und Speichertransistoren zur Nachahmung der Funktionalitäten von Synapsen und Neuronen in künstlichen neuronalen Netzen oder zur Speicherung von Informationen in Speichermedien. Abschnitt 2.1 stellt Memristoren, Memcapacitoren und Meminductoren als fundamentale Schaltelemente mit Speicherfunktionalität vor. Mögliche Anwendungen von Memristoren in künstlichen neuronalen Netzen werden in den folgenden Abschnitten erläutert. Abschnitt 2.2 diskutiert die Realisierung von künstlichen Neuronen mit Memristoren. Dabei wird die Generation von Aktionspotentialen in Neuronen behandelt und anschließend ein Memristor-Netzwerk vorgestellt, welches durch externe Anregung vergleichbare Aktionspotentiale generiert. Auf die Nachahmung von synaptischen Funktionalitäten mit Memristoren wird in Abschnitt 2.3 eingegangen. Schließlich werden in Abschnitt 2.4 Speichertransistoren vorgestellt, die Informationen mittels lokalisierter elektrischer Ladung speichern.

Kapitel 3 befasst sich mit den experimentellen Ergebnissen und diskutiert die Zustandsabhängigkeiten von Widerstands- und Kapazitätswerten, was charakteristische Merkmale von Memristoren bzw. Memcapacitoren sind. Dabei werden in Abschnitt 3.1 zunächst die spezifischen

Merkmale von Memristoren behandelt. Es werden sowohl die Frequenzabhängigkeit der charakteristischen Hysterese in der Strom-Spannungs-Ebene als auch die Kontrolle von Widerstandsänderungen mit dem magnetischen Fluss untersucht. Die Realisierung des Quantenpunkt-Speichertransistors basierend auf III-V-Halbleitermaterialien ermöglicht zudem die effiziente Absorption von Photonen, was anhand von licht-induzierten, wellenlängensensitiven Widerstandsänderungen behandelt wird. Nach der Grundcharakterisierung werden mögliche Anwendungen als künstliche Synapsen, zur Realisierung von Pawlowscher Konditionierung und zur Durchführung logischer und arithmetischer Operationen vorgestellt. In Abschnitt 3.2 wird die Abhängigkeit der Gate-Kanal-Kapazität vom Ladezustand der Quantenpunkte mittels Kapazitätsspektroskopie bestimmt. Aus dieser Abhängigkeit ergibt sich in der Ladungs-Spannungs-Ebene eine durch den Ursprung gehende Hysterese, welche charakteristisch für Memcapacitoren ist. Zudem werden simultane Memristanz- und Memkapazitätsänderungen zwischen dem Source- und dem Drainkontakt untersucht. Abschließend werden mögliche Anwendungen als Integrator von Spannungs- und Lichtpulsen behandelt.

2 Theoretische Grundlagen

Die von Neumann Rechenarchitektur stellt die Basis moderner Computer dar. Die Hauptkomponenten sind dabei die Ein- und Ausgabeeinheiten, das Steuerwerk, das Rechenwerk und der Speicher [48]. Das Rechen- und Steuerwerk bilden die zentrale Verarbeitungseinheit (CPU, engl.: central processing unit). Zur sequentiellen Datenverarbeitung werden in der von Neumann Rechenarchitektur Informationen zwischen der CPU und dem Speicher transferiert. Demzufolge ist die Rechengeschwindigkeit durch die maximale Transferrate der Daten zwischen CPU und Speicher limitiert, was als von Neumann Flaschenhals bezeichnet wird [1, 2].

Dieser Flaschenhals könnte in neuartigen Rechenarchitekturen durch das parallele Ausführen von Operationen überwunden werden. In Quantencomputern beispielsweise ermöglichen Qubits durch das Superpositionsprinzip von Quantenzuständen paralleles Rechnen, was den Zeitaufwand für bestimmte Operationen wie die Primfaktorzerlegung sehr großer Zahlen exponentiell verringert [49]. Alternative parallele Rechenarchitekturen basieren auf künstlichen neuronalen Netzen, in welchen Informationen durch künstliche Synapsen simultan gespeichert und bearbeitet werden [1]. Künstliche neuronale Netze sind insbesondere für die Erkennung und Klassifizierung von Objekten vorteilhaft und ermöglichen dabei eine energieeffizientere Durchführung der Operationen als konventionelle Computer [8].

Synaptische Plastizität als Grundlage des Lernens in künstlichen neuronalen Netzen [11, 12] kann mit Silizium-basierten Transistornetzwerken [13], Speichertransistoren [17] oder Memristoren [43] nachgeahmt werden. Insbesondere Memristoren eignen sich aufgrund ihres zeit- und zustandsabhängigen Widerstands zur Nachahmung synaptischer Funktionalitäten und der Implementierung unterschiedlicher Lernregeln mit einzelnen Bauteilen [44, 45, 50]. Darüber hinaus ermöglichen Memristor-Netzwerke die Realisierung von künstlichen Neuronen und die Generation von Aktionspotentialen [42]. Demzufolge können die Bausteine von künstlichen neuronalen Netzen - Neuronen und Synapsen - mit Memristoren realisiert werden.

In diesem Zusammenhang wird in Abschnitt 2.1 zunächst der Memristor als passives fundamentales Bauelement vorgestellt. Das Konzept des Memristors wurde 1971 von L. Chua postuliert [29] und 2009 auf Spulen und Kondensatoren erweitert [30]. Elektronische Realisierungsmöglichkeiten von Neuronen basierend auf Memristor-Netzwerken werden in Abschnitt 2.2 behandelt. Dabei wird die Generation von Aktionspotentialen in neuromorphen und elektronischen Systemen dargestellt. Die Verwendung von Memristoren als künstliche Synapsen wird in Abschnitt 2.3 diskutiert. Zunächst wird auf den Lernprozess in neuronalen Netzen und anschließend auf die Nachahmung mit Memristoren eingegangen. Schließlich werden in Abschnitt 2.4 Speichertransistoren vorgestellt, die Informationen anhand von elektrischer Ladung auf Floating Gates speichern und die Realisierung der charakteristischen Memristorkennlinie ermöglichen [51, 52].

2.1 Fundamentale Schaltelemente mit Speicherfunktionalität

Die fundamentalen passiven Schaltkreisvariablen sind die elektrische Spannung V , der elektrische Strom I , die elektrische Ladung q und der magnetische Fluss φ . Jeweils zwei dieser Variablen werden vom Widerstand, vom Kondensator und von der Spule verknüpft (siehe Abbildung 2.1(a)). Der Widerstand R ist beispielsweise durch die Änderung $dV = R \cdot dI$ definiert. Darüber hinaus gelten die Beziehungen [29]

$$q(t) = \int_{-\infty}^t I(\tau) d\tau \quad \text{und} \quad \varphi(t) = \int_{-\infty}^t V(\tau) d\tau. \quad (2.1)$$

1971 postulierte L. Chua aus Symmetriegründen die Existenz eines weiteren passiven Bauelements, welches den magnetischen Fluss mit der elektrischen Ladung verknüpft: den Memristor [29]. Die Bezeichnung „Memristor“ setzt sich aus Speicher (engl.: memory) und Widerstand (engl.: resistor) zusammen. Der Spannungsabfall über einen ladungskontrollierten Memristor ist gegeben durch [29]

$$V(t) = M(q(t))I(t). \quad (2.2)$$

Dabei ist

$$M = \frac{d\varphi(q)}{dq} \quad (2.3)$$

die Memristanz, welche zu jedem Zeitpunkt von der zuvor durch den Memristor geflossenen Ladung abhängt [29]. Das Konzept des Memristors wurde 1976 von L. Chua und S. Kang auf memristive Bauteile ausgeweitet [53]. Demnach sind Memristoren durch die beispielhaft in Abbildung 2.1(b) dargestellten Strom-Spannungs-Kennlinien gekennzeichnet [54]. Unter periodischer Anregung mit Frequenz ω_1 folgt der Strom einer durch den Ursprung verlaufenden

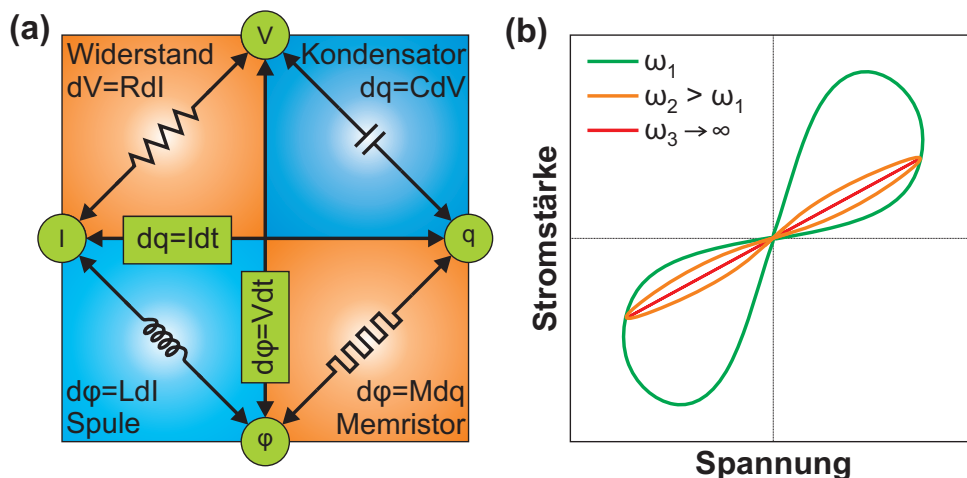


Abbildung 2.1: (a) Verknüpfungen zwischen den fundamentalen passiven Schaltkreisvariablen. Abbildung nach Referenz [27]. (b) Charakteristische Strom-Spannungs-Kennlinie des Memristors. Bei periodischer Variation der Eingangsspannung mit Frequenz ω_1 folgt der Strom einer Lissajous-Figur. Mit zunehmender Frequenz verschwindet die Hysterese. Abbildung nach Referenz [53].

Hysterese (engl.: pinched hysteresis loop). Mit zunehmender Frequenz verschwindet die Hysterese [53].

2008 erklärte eine Forschergruppe von HP (Hewlett-Packard) die Beobachtung unterschiedlicher Widerstandswerte in dünnen TiO_x -Schichten mit dem Modell des Memristors [27]. Abbildung 2.2(a) zeigt zwei TiO_x -Schichten der Gesamtdicke d . Die linke Schicht wird von isolierendem TiO_2 gebildet. In der rechten Schicht wirken Sauerstofffehlstellen als zweifach positiv geladene Dotierstoffe (TiO_{2-x}) [55]. Ohne äußere Spannung hat die TiO_{2-x} -Schicht eine Dicke w . Für $V > 0$ führt der Drift der geladenen Sauerstofffehlstellen zu einer Verschiebung der Grenze zwischen den unterschiedlich dotierten Regionen (siehe Abbildung 2.2(b)) [27, 56]. Zur Modellierung wird von zwei homogen dotierten Regionen ausgegangen. Diese können als Reihenschaltung zweier Widerstände angesehen werden (siehe Abbildung 2.2(c)). Die dotierte Schicht mit zeitabhängiger Dicke $w(t)$ hat einen geringeren Widerstand R_d als die undotierte Schicht mit Dicke $d - w(t)$ und Widerstand R_u . Der Gesamtwiderstand M ergibt sich zu [27]

$$M = R_d \frac{w(t)}{d} + R_u \left(1 - \frac{w(t)}{d} \right). \quad (2.4)$$

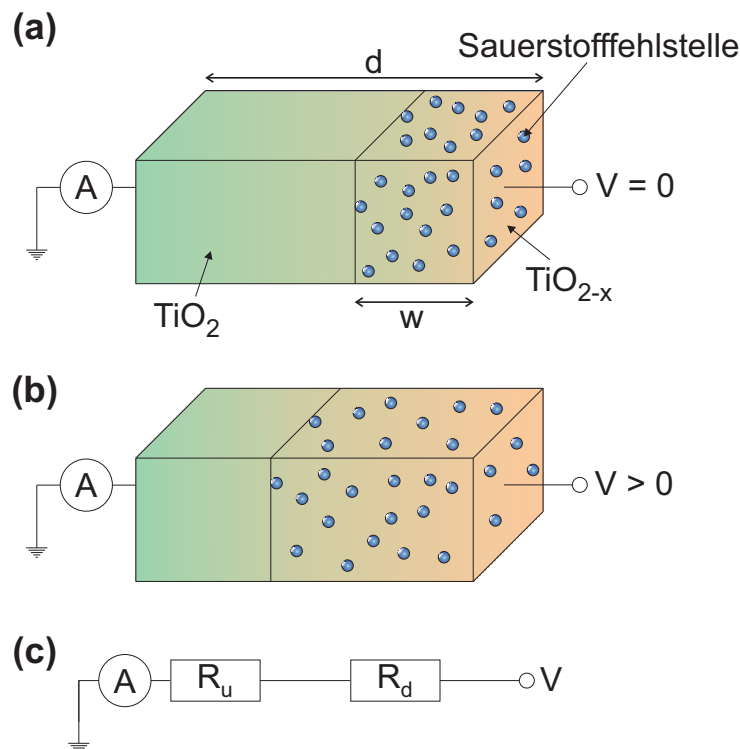


Abbildung 2.2: Der spannungsabhängige Widerstand zweier dünner TiO_x -Schichten kann mit dem Modell des Memristors erklärt werden. (a) Ohne äußere Spannung hat die mit Sauerstofffehlstellen dotierte und leitfähigere Schicht eine Dicke w . (b) Durch das Anlegen einer Spannung driften die positiv geladenen Sauerstofffehlstellen. Die Dicke der leitfähigeren Schicht nimmt zu. (c) Unter der Annahme zweier homogen dotierter Schichten kann ein Widerstandsmodell mit zwei Widerständen zur Beschreibung der Gesamtleitfähigkeit herangezogen werden. Aufgrund der spannungsabhängigen Dicke w variieren die Widerstände R_d und R_u der dotierten und undotierten Schicht mit der externen Spannung. Abbildungen nach Referenz [27].

Da der Widerstand der dotierten gegenüber der undotierten Schicht vernachlässigbar ist ($R_d \ll R_u$), kann M durch [27, 55]

$$M \approx R_u \left(1 - \frac{w(t)}{d} \right) \quad (2.5)$$

genähert werden. Beim Anlegen der Spannung ändert sich die Dicke $w(t)$ durch den Drift der Sauerstofffehlstellen mit Geschwindigkeit v_d . Nach dem Modell des linearen Drifts ist v_d zeitunabhängig und es gilt [55]

$$\frac{dw}{dt} = v_d. \quad (2.6)$$

Der Drift der zweifach positiv geladenen Sauerstofffehlstellen erfolgt mit der Driftgeschwindigkeit [57]

$$\vec{v}_d = \frac{q\tau}{m} \vec{E}_{el} = \mu \vec{E}_{el}. \quad (2.7)$$

Hierbei ist q die Ladung, τ die mittlere Stoßzeit, m die Masse und μ die Beweglichkeit der Sauerstofffehlstellen. Mit dem Betrag des elektrischen Feldes $E_{el} = R_d I(t)/d$ folgt [27, 55]

$$v_d = \mu E_{el} = \mu \frac{R_d}{d} I(t). \quad (2.8)$$

Durch Variation von $I(t)$ ändert sich demnach die Driftgeschwindigkeit, welche wiederum die Ausdehnungen der dotierten und undotierten Schicht beeinflusst. Aus den Gleichungen (2.6) und (2.8) ergibt sich der Zusammenhang [27, 55]

$$\frac{dw}{dt} = \mu \frac{R_d}{d} I(t). \quad (2.9)$$

Die Integration dieser Gleichung liefert [27, 55]

$$w(t) = w_0 + \mu \frac{R_d}{d} q(t) \quad (2.10)$$

mit der Anfangsdicke w_0 des dotierten Bereichs und $I(t) = dq(t)/dt$. Somit führt die durch den Memristor fließende Ladung zu einer Variation der Ausdehnungen der dotierten und undotierten Schicht [55]. Der Gesamtwiderstand in Gleichung (2.5) ergibt sich mit $w_0 = 0$ zu [27, 55]

$$M(q) = R_u \left(1 - \frac{\mu R_d}{d^2} q(t) \right). \quad (2.11)$$

Der Widerstand des Memristors (Memristanz M) hängt demnach von der Ladung ab, die durch den Memristor geflossen ist. Aus dieser Abhängigkeit der Memristanz von der Ladung resultieren beim Anlegen eines periodischen Spannungssignals die schematisch in Abbildung 2.1(b) gezeigten Strom-Spannungs-Kennlinien [27]. Die Memristanz in Gleichung (2.11) zeigt jedoch keinen funktionalen Zusammenhang zwischen dem magnetischen Fluss und der elektrischen

Ladung, wie er in Gleichung (2.3) gegeben ist. Vielmehr wird die Memristanz durch die spannungsabhängige Zustandsvariable w bestimmt. Demnach fällt das Bauteil in die erweiterte Klasse der memristiven Systeme [53]. Im Rahmen dieser Arbeit wird der Begriff „Memristor“ für die memristiven Systeme nach L. Chua und S. Kang [53] mit den charakteristischen Kennlinien in Abbildung 2.1(b) verwendet [54]. Anhand des Memristormodells von Strukov et al. wurden vergleichbare Strom-Spannungs-Abhängigkeiten in Ti-Cd_xPb_{1-x}S-Ag-Schichtsystemen [58], dünnen Oxidschichten [59–63], Silberverbindungen [64, 65], organischen Verbindungen [66, 67], spinmemristiven Systemen [68], ZnO Nanostäbchen [69], Kohlenstoffnanoröhren [70], zweidimensionalem MoS₂ [71, 72] oder in Speichertransistoren [51, 52, 73] mit der Theorie des Memristors vereinbart. Mögliche Anwendungen von Memristoren sind Schwingkreise [74], nichtflüchtige Speicher [75, 76], Rechenmaschinen [77], Hochfrequenzschalter [36] und Leuchtdioden [78]. Insbesondere in kognitiven Modellen werden Memristoren als Schlüsselbaustein angesehen [79].

Das Konzept des Memristors wurde 2009 von M. Di Ventra et al. [30] auf Kondensatoren und Spulen mit zustandsabhängigen Kapazitäten und Induktivitäten erweitert. Aufgrund ihrer Speicherfunktionalität werden die passiven Bauelemente in Analogie zum Memristor mit Memcapacitor für Speicher (engl.: memory) und Kapazität (engl.: capacitor) sowie Meminductor für Speicher und Spule (engl.: inductor) bezeichnet (da sich die Bezeichnungen der Bauteile aus zwei englischen Begriffen ableiten und der englische Sprachgebrauch üblich ist, werden die englischen Schreibweisen verwendet). Charakteristische Merkmale bei periodischer Anregung sind Lissajous-Figuren in der Ladungs-Spannungs-Abhängigkeit (Memcapacitor, siehe Abbildung 2.3(a)) und in der Fluss-Stromstärke-Abhängigkeit (Meminductor) [30]. Memcapacitoren

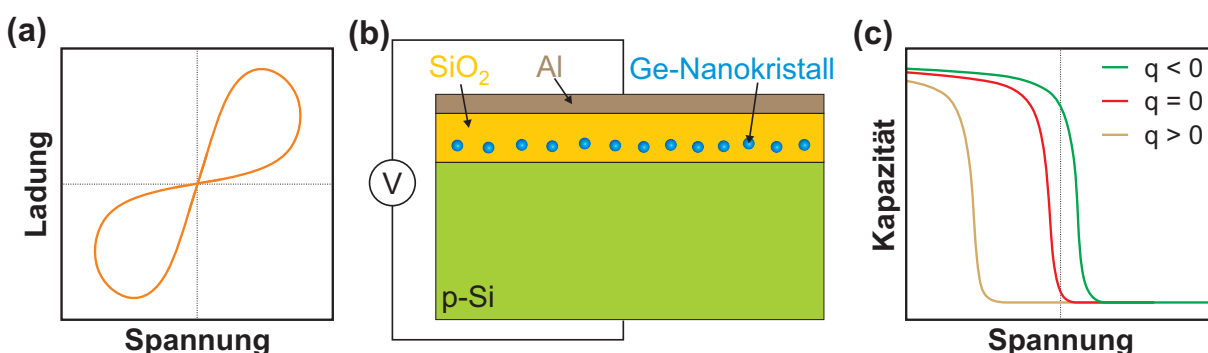


Abbildung 2.3: (a) Charakteristische Ladungs-Spannungs-Kennlinie von Memcapacitoren. Abbildung nach Referenz [30]. (b) Schematischer Aufbau einer MOS-Kapazität mit integrierten Germanium-Nanokristallen. Abbildung nach Referenz [80]. (c) Kapazitäts-Spannungs-Kennlinie der Struktur in (b). Durch das Laden der Germanium-Nanokristalle verschiebt die Kennlinie zu größeren (Lokalisierung von Elektronen) oder kleineren Spannungen (Lokalisierung von Löchern). Die gestrichelte Linie markiert den Nulldurchgang. Mit dem Zusammenhang $q = C \cdot V$ ergibt sich aus den Kennlinien für $q < 0$ und $q > 0$ eine Lissajous-Figur in der Ladungs-Spannungs-Kennlinie, wie sie in (a) gezeigt ist. Schematische Darstellung der Messdaten aus Referenz [81].

werden durch die Zusammenhänge [30]

$$q(t) = C(x, V_C, t) V_C(t) \quad \text{und} \quad \frac{dx}{dt} = f(x, V_C, t) \quad (2.12)$$

beschrieben. $q(t)$ ist die Ladung auf dem Memcapacitor, V_C die Spannung und C die Memkapazität. Für Meminductoren sind die induzierte Spannung V_L , der magnetische Fluss φ und die Meminduktivität L durch die Gleichungen [30]

$$\varphi(t) = L(x, I, t) I(t) \quad \text{und} \quad \frac{dx}{dt} = f(x, I, t) \quad (2.13)$$

verknüpft. Beobachtungen von zustandsabhängigen Kapazitäten und Induktivitäten in unterschiedlichen Materialsystemen sind in Referenz [80] zusammengefasst. Memcapacitoren können beispielsweise durch die Integration von Germanium-Nanokristallen in das Oxid einer Metall-Oxid-Halbleiter-Struktur (engl.: metal oxid semiconductor, MOS) realisiert werden (siehe Abbildung 2.3(b)). Beim Anlegen einer Spannung werden die in Abbildung 2.3(c) skizzierten Kapazitäts-Spannungs-Kennlinien beobachtet [81]. In Abhängigkeit der Ladung q auf den Nanokristallen verschiebt die Kennlinie zu größeren ($q < 0$) oder kleineren ($q > 0$) Spannungen [81].

Unterschiedliche Kapazitäten wurden darüber hinaus in den $\text{TiO}_2/\text{TiO}_{2-x}$ -Schichten aus Abbildung 2.4(a) beobachtet [82]. Beim Anlegen von Spannungspulsen ändern sich simultan der Widerstand und die Kapazität (siehe Abbildung 2.4(b)). Dies wurde anhand der unterschiedlichen Dielektrizitätskonstanten der beiden Schichten erklärt [82, 83]. Dadurch kann die Schichtstruktur mit zwei in Reihe geschalteten RC-Gliedern modelliert werden (siehe Ersatzschaltbild

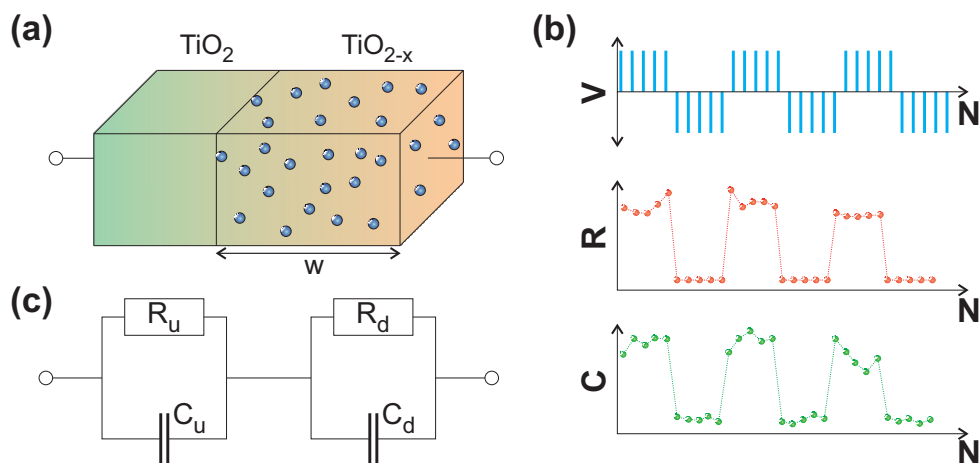


Abbildung 2.4: (a) Oxid-basierter Memristor bestehend aus einer TiO_2 - und einer sauerstoffarmen TiO_{2-x} -Schicht. Abbildung nach Referenz [27]. (b) Spannung (V), Widerstand (R) und Kapazität (C) in Abhängigkeit der Pulsanzahl. Durch das Anlegen der Spannungspulse ändern sich der Widerstand und die Kapazität simultan. Schematische Darstellung der Messdaten aus Referenz [82]. (c) Elektronisches Ersatzschaltbild der Struktur in (a). Die dotierte (d) und undotierte (u) Schicht werden durch RC-Glieder modelliert. Der Drift der Sauerstofffehlstellen im elektrischen Feld führt zur Variation des Widerstands und der Kapazität. Abbildung nach Referenz [82].

in Abbildung 2.4(c)) und die Gesamtkapazität ergibt sich zu [82]

$$C(t) = \frac{C_d \frac{w(t)}{d} C_u (1 - \frac{w(t)}{d})}{C_d \frac{w(t)}{d} + C_u (1 - \frac{w(t)}{d})}. \quad (2.14)$$

Dabei ist $w(t)$ die Ausdehnung der TiO_{2-x} -Schicht, C_d die Kapazität der TiO_{2-x} -Schicht und C_u die Kapazität der TiO_2 -Schicht. Simultane Widerstands- und Kapazitätsänderungen wurden zudem in anderen Metall-Oxid-Strukturen [84–87] und in Übergangsmetalldichalkogeniden [88] beobachtet.

2.2 Memristor-Netzwerke als künstliche Neuronen

Das menschliche Gehirn stellt aufgrund der komplexen Verknüpfung von Neuronen durch Synapsen ein parallel verzweigtes neuronales Netz dar [9], in welchem Informationen durch das Aussenden von Aktionspotentialen ausgebreitet werden. Vom präsynaptischen Neuron gelangt das Aktionspotential über das Axon zum synaptischen Spalt, wo das Axon mit einem Dendrit des postsynaptischen Neurons verbunden ist (siehe Abbildung 2.5).

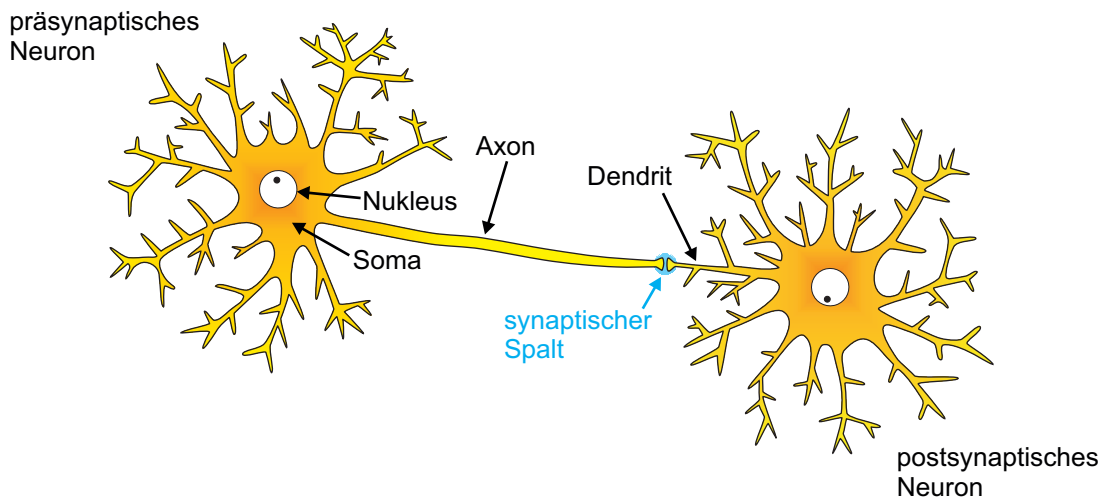


Abbildung 2.5: Schematische Darstellung zweier Neuronen, die durch einen synaptischen Spalt verbunden sind. Vom präsynaptischen Neuron generierte Aktionspotentiale gelangen über das Axon zum synaptischen Spalt. Am synaptischen Spalt ist das Axon des präsynaptischen mit einem Dendrit des postsynaptischen Neurons verbunden. Abbildung nach Referenz [89].

In Abbildung 2.6(a) ist der zeitliche Verlauf des Membranpotentials bei der Erzeugung eines Aktionspotentials gezeigt. Das Membranpotential u wird dabei durch unterschiedliche Ionenkonzentrationen innerhalb $[ion]_i$ und außerhalb $[ion]_a$ des Neurons generiert. Mit Hilfe der Nernstgleichung [90]

$$u = 2,303 \frac{TR}{zF} \log \left(\frac{[ion]_a}{[ion]_i} \right) \quad (2.15)$$

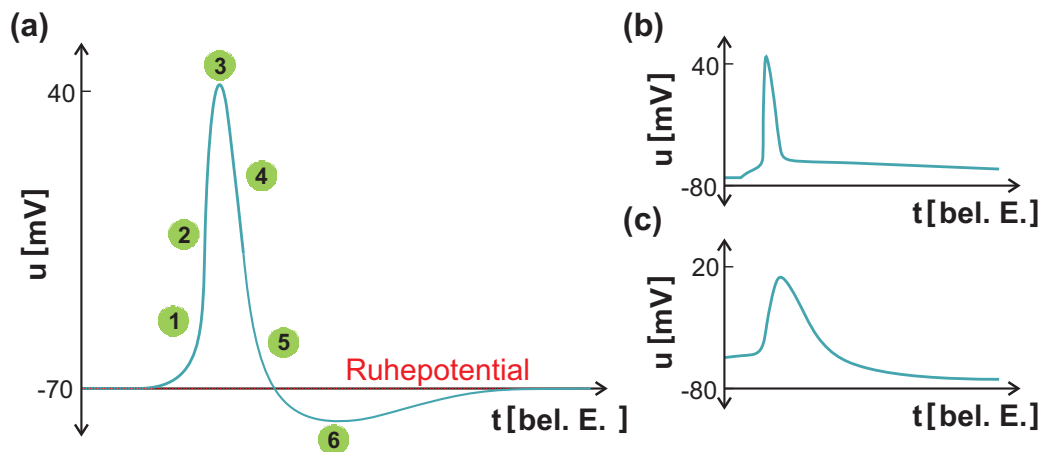


Abbildung 2.6: (a) Zeitabhängiges Membranpotential zur Erzeugung eines Aktionspotentials gemessen im Axon eines Tintenfischs. Das Membranpotential wird durch unterschiedliche Ionenkonzentrationen innerhalb und außerhalb der Zelle generiert. Das Ruhepotential beträgt etwa -70 mV. Durch das Überschreiten einer Schwellenspannung werden Na^+ -Kanäle geöffnet und das Membranpotential steigt an. Die Reduzierung des Membranpotentials wird durch das Öffnen von K^+ -Kanälen verursacht, wodurch positiv geladene Kaliumionen aus der Zelle heraus diffundieren. Abbildung nach Referenz [92]. (b, c) Aktionspotentiale von hippocampalen CA1 Pyramidenzellen (b) und Dopamin-Neuronen (c). Abbildungen nach Referenz [93].

kann das Membranpotential berechnet werden. Dabei ist T die Temperatur, R die Gaskonstante, z die Ladung des Ions und F die Faraday-Konstante. Das Ruhepotential von Neuronen beträgt etwa -70 mV (siehe Abbildung 2.6(a)) [91, 92]. Übersteigt das Membranpotential durch eine Stimulation einen Schwellenwert, so öffnen sich Natriumkanäle in der Membran. Durch die eindringenden Na^+ -Ionen steigt das Membranpotential weiter an (①) [92]. Erreicht das Membranpotential eine zweite Schwellenspannung, werden Kaliumkanäle in der Membran geöffnet. Dadurch diffundieren K^+ -Ionen aus der Zelle heraus (②) und das Membranpotential erreicht sein Maximum von etwa 40 mV (③) [92, 94]. Aufgrund der herausdiffundierenden K^+ -Ionen sinkt das Membranpotential in der Folge wieder (④). Gleichzeitig werden die Natriumkanäle blockiert, sodass keine Na^+ -Ionen mehr in die Zelle dringen. Beim Erreichen des Ruhepotentials beginnen sich die Kaliumkanäle wieder zu schließen (⑤). Das Membranpotential unterschreitet das Ruhepotential (engl.: overshoot, ⑥). In der Folge nähert es sich dem Ruhepotential an. Schließlich erreichen die Natrium- und Kaliumkonzentrationen wieder ihre Ausgangswerte und das Membranpotential entspricht dem Ruhepotential [92]. Das schematisch in Abbildung 2.6(a) gezeigte Aktionspotential wurde 1939 von Hodgkin und Huxley im Axon eines Tintenfischs gemessen [94]. Die Form des Aktionspotentials variiert jedoch für unterschiedliche Neuronen (siehe Abbildungen 2.6(b) und (c)) [93] und ist abhängig von der vorangegangenen Stimulation, was die Kodierung von Informationen in der Form ermöglicht [95].

Diese Erzeugung von Aktionspotentialen durch Ionentransfer kann mit dem Memristor-Netzwerk in Abbildung 2.7(a) nachgeahmt werden [42]. Das Netzwerk besteht aus zwei Memristoren M_1 und M_2 , die sich durch einen deutlichen Anstieg (Metall-Isolator-Übergang) der Leitfähigkeit bei hohen Temperaturen auszeichnen [42]. Parallel zu jedem Memristor befindet sich ein

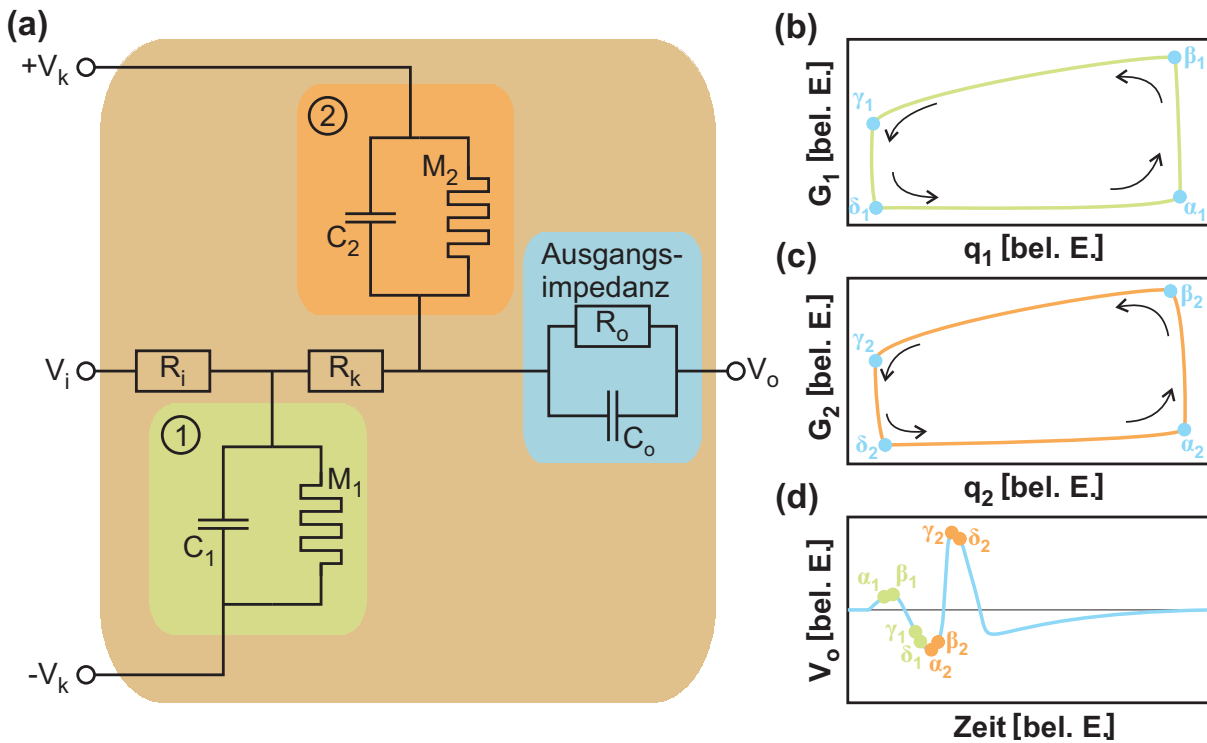


Abbildung 2.7: (a) Schaltbild zur Realisierung eines künstlichen Neurons mit zwei Memristoren M_1 und M_2 . Beim Anlegen eines Spannungspulses V_i werden nacheinander die Kondensatoren C_1 und C_2 geladen. Überschreitet die Ladung auf den Kondensatoren einen Schwellenwert, steigt die Leitfähigkeit der parallelen Memristoren und die Kondensatoren werden entladen. (b) Leitwert des Memristors M_1 in Abhängigkeit der Kondensatorladung auf C_1 . Von α_1 nach β_1 nimmt die Leitfähigkeit des Memristors zu, was zum Entladen des Kondensators führt. (c) Leitwert des Memristors in Kanal ②. (d) Spannungspuls am Ausgang des Memristor-Netzwerks in (a). Der Puls wird durch das zeitverzögerte Entladen der Kondensatoren erzeugt. Abbildungen nach Referenz [42].

Kondensator. Die dadurch entstehenden Kanäle ① und ② repräsentieren die Kalium- und Natriumkanäle. Beim Anlegen eines kurzen Spannungspulses an V_i nimmt zunächst die Kondensatorladung q_1 in Kanal ① zu. Durch das Laden des Kondensators steigt der Strom im Memristor M_1 , wodurch dieser erwärmt wird. Bei einer kritischen Ladung auf dem Kondensator findet der Metall-Isolator-Übergang des Memristors statt und dessen Leitwert G_1 steigt sprunghaft an (siehe Übergang von α_1 nach β_1 in Abbildung 2.7(b)). Dadurch wird der Kondensator C_1 entladen und der Leitwert des Memristors sinkt wieder. Das Entladen des Kondensators in Kanal ① führt bei geeigneter Wahl von R_k ferner zum Laden des Kondensators in Kanal ②. Entspricht die Ladung einem kritischen Wert, wird der parallele Memristor niederohmig (β_2 in Abbildung 2.7(c)), wodurch der Kondensator in Kanal ② entladen wird. Durch dieses zeitverzögerte Schalten der Memristoren in den leitfähigen Zustand wird am Ausgang V_o der in Abbildung 2.7(d) skizzierte Spannungspuls erzeugt. Ein konstanter Eingangsstrom führt ebenfalls zur Generation von Spannungspulsen mit unterschiedlichen Frequenzen, die durch C_1 und C_2 variiert werden können [42]. Dies ermöglicht die Nachahmung der grundlegenden Funktionalitäten von Neuronen wie die Integration von Eingangssignalen und die Erzeugung von Spannungspulsen, sofern eine Schwelle überschritten wird (engl.: integrate-and-fire) [96, 97].

2.3 Memristoren als künstliche Synapsen

In neuronalen Netzen werden Neuronen mittels Synapsen verknüpft. Synapsen kontrollieren den Informationstransfer zwischen Neuronen und werden kontinuierlich neu gebildet oder lösen sich auf [98, 99]. Insbesondere für das Lernen und Ausbilden von Gedächtnis sind Synapsen entscheidend [11, 12]. Die Stärke einer Synapse regelt die Transmission von Aktionspotentialen zwischen zwei Neuronen. Dabei wird die dynamische Änderung dieser Stärke als synaptische Plastizität bezeichnet [10].

1949 postulierte D. Hebb in seinem Buch „The Organization of Behavior“ eine Speicherung von Information durch die Erhöhung der synaptischen Stärke (Potenzierung) zwischen Neuronen [100]. Die Hebb'sche Lernregel führt die Potenzierung auf die zeitgleiche Aktivität zweier Neuronen zurück, was als Hebb'sche Plastizität bezeichnet wird [101]. Allerdings erläuterte Hebb keine aktive Abnahme (Depression) der synaptischen Stärke und die Potenzierung konnte ins Unendliche steigen [101, 102]. Potenzierung und Depression werden von einer erweiterten Form der Hebb'schen Plastizität beschrieben, bei welcher die genaue zeitliche Abfolge von prä- und postsynaptischen Aktionspotentialen entscheidend ist (engl.: spike-timing-dependent plasticity, STDP) [103]. Experimentelle Untersuchungen an neuronalen Netzen des Hippocampus haben gezeigt, dass die synaptische Stärke durch das Anregen mit zwei Spannungspulsen erhöht und reduziert werden kann [104, 105]. Die Spannungspulse repräsentieren dabei Aktionspotentiale, die entlang des Axons vom präsynaptischen Neuron und entlang des Dendrits vom postsynaptischen Neuron zum synaptischen Spalt propagieren. Für die Potenzierung und Depression der synaptischen Stärke ist dabei die Zeitdifferenz zwischen den Spannungspulsen entscheidend [104, 105]. Die synaptische Stärke wird potenziert, sofern das prä- vor dem postsynaptischen Aktionspotential anliegt (antisymmetrische Hebb'sche Lernregel, siehe Abbildung 2.8(a)) [105, 106]. Diese zeitliche Abfolge der Aktionspotentiale wird im Rahmen dieser Arbeit durch eine positive Zeitdifferenz $\Delta t > 0$ zwischen den Aktionspotentialen beschrieben. Im Gegensatz dazu tritt Depression beim Eintreffen des prä- nach dem postsynaptischen Aktionspotential auf ($\Delta t < 0$) [104, 105, 107]. Allerdings variieren die Zeitabhängigkeiten der Depression und Potenzierung für unterschiedliche Arten von Synapsen (hemmend oder erregend) [108–110]. Die verschiedenen Zusammenhänge zwischen der relativen Änderung der synaptischen Stärke und der Zeitdifferenz zwischen prä- und postsynaptischen Aktionspotentialen sind in Abbildung 2.8 zusammengefasst.

Zur Nachahmung von STDP mit elektronischen Bauelementen können Metall-Sulfid-Mikrofasern [111], Speichertransistoren [112–115], atomare Schalter [116, 117] und Memristoren [43, 44, 118, 119] verwendet werden. Insbesondere Memristoren eignen sich aufgrund ihrer kombinierten Funktionalität als Speicher und kontrollierbarem Widerstand als künstliche Synapsen [44]. Als Analogon zur synaptischen Stärke gilt dabei der Leitwert G . Mit einer allge-

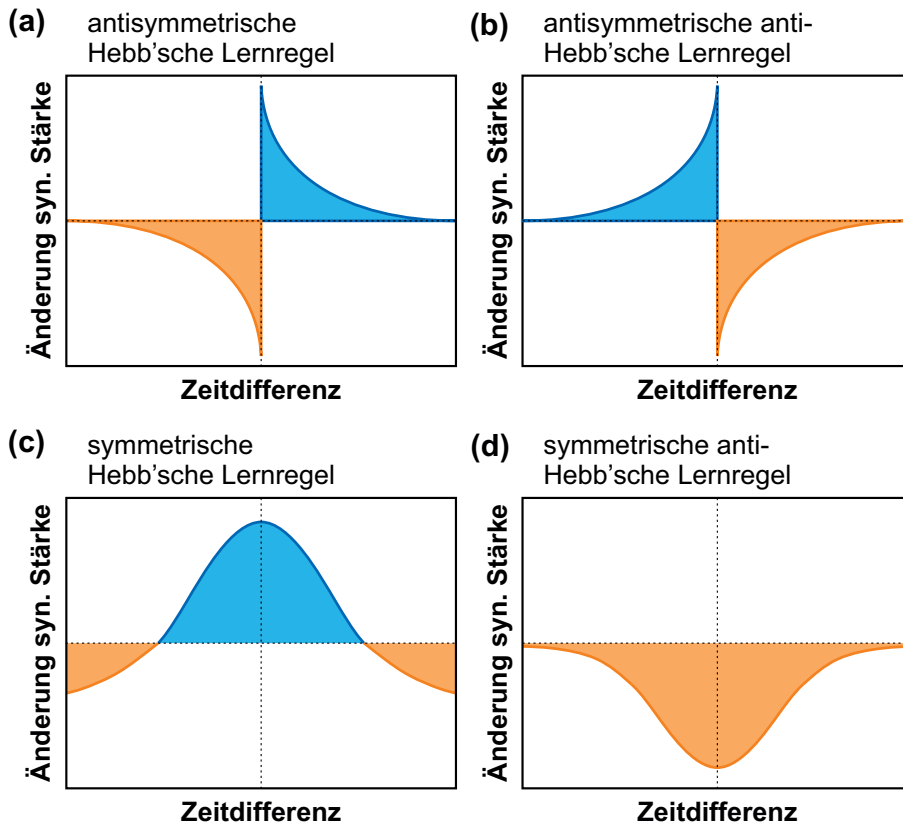


Abbildung 2.8: Änderung der synaptischen Stärke in Abhängigkeit der Zeitdifferenz zwischen prä- und postsynaptischen Aktionspotentialen. Je nach Art der Synapse (hemmend oder erregend) wird zwischen der antisymmetrischen Hebb'schen Lernregel in (a), der antisymmetrischen anti-Hebb'schen Lernregel in (b), der symmetrischen Hebb'schen Lernregel in (c) und der symmetrischen anti-Hebb'schen Lernregel in (d) unterschieden. Die größte Änderung der synaptischen Stärke tritt bei diesen Lernregeln für zeitnah aufeinanderfolgende Aktionspotentiale ($|\Delta t| \approx 0$) auf. Die gestrichelten Linien geben die Nulldurchgänge der Achsen an. Abbildungen nach Referenzen [50, 108].

meinen Zustandsvariablen w ist der Strom im Memristor durch [45]

$$I = G(w, V) \cdot V \quad \text{mit} \quad \frac{dw}{dt} = f(w, V) \quad (2.16)$$

gegeben. f ist eine allgemeine Funktion, die beim Driftmodell in Abschnitt 2.1 beispielsweise den Ionendrift im elektrischen Feld beschreibt. Allgemein kann die Funktion f durch exponentielle Zu- bzw. Abnahmen beim Überschreiten der Schwellenspannungen $\pm V_{th}$ angenommen werden, woraus sich der Zusammenhang [45]

$$f(V) = \begin{cases} I_0 \cdot \text{sgn}(V) \cdot [\exp(|V|/V_0) - \exp(V_{th}/V_0)] & \text{für } |V| > V_{th} \\ 0 & \text{für } -V_{th} < V < V_{th} \end{cases} \quad (2.17)$$

mit den Parametern I_0 und V_0 und der Vorzeichenfunktion $\text{sgn}(x)$ ergibt (siehe Abbildung 2.9(a)). Für die Realisierung der antisymmetrischen Hebb'schen Lernregel werden die Span-

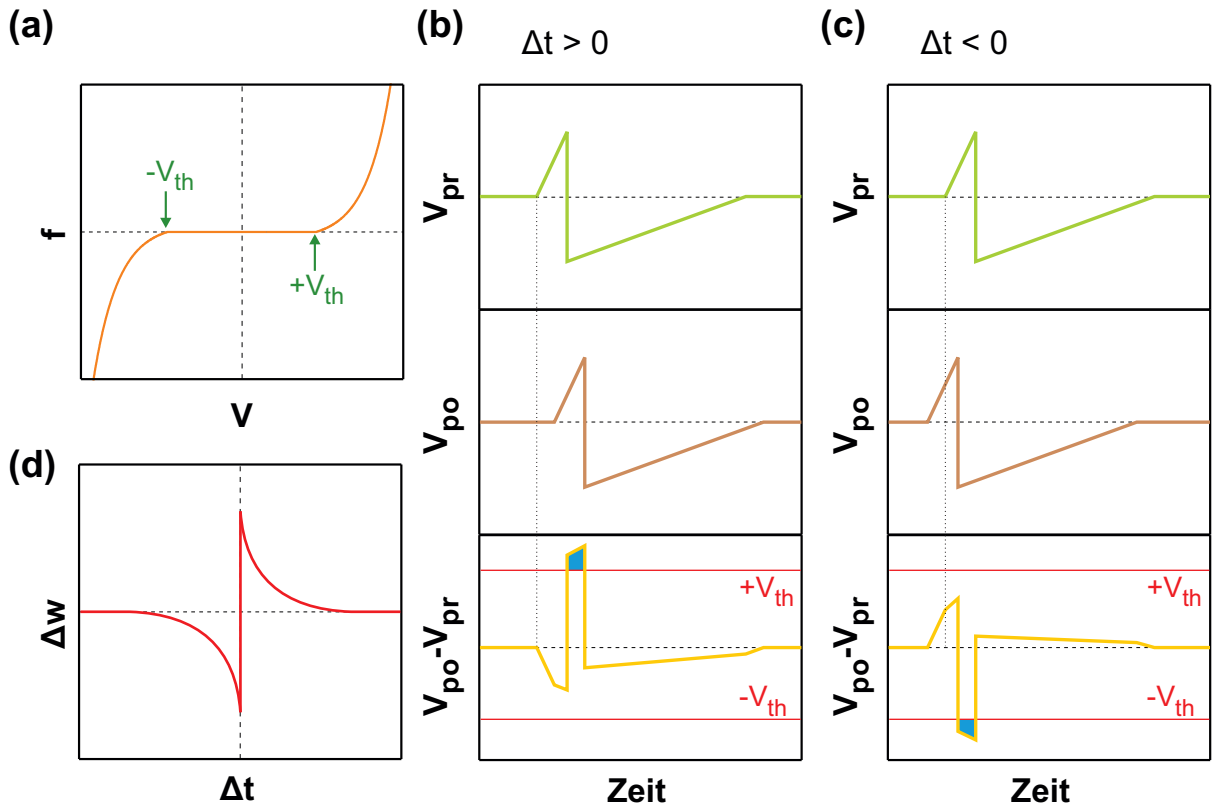


Abbildung 2.9: (a) Darstellung der Funktion f aus Gleichung (2.17). Für $V < -V_{th}$ ist f negativ und für $V > +V_{th}$ positiv. Die gestrichelten Linien geben jeweils den Nulldurchgang der Achsen an. (b) Pulsformen der prä- und postsynaptischen Pulse sowie Spannungsdifferenz für eine positive Zeitdifferenz. Die Überlagerung der Pulse führt zum Überschreiten von $+V_{th}$ (blau markierter Bereich). (c) Pulse aus (b) für eine negative Zeitdifferenz. (d) Änderung der Zustandsvariablen in Abhängigkeit von Δt . Der Zusammenhang beruht auf Gleichung (2.18) und repräsentiert die Fläche der blau markierten Bereiche in (b) und (c). Die Abhängigkeit ist mit der Änderung der synaptischen Stärke für die antisymmetrisch Hebb'sche Lernregel in Abbildung 2.8(a) vereinbar. Die gestrichelten Linien geben jeweils den Nulldurchgang der Achsen an. Abbildungen nach Referenz [45]

nungspulse in den Abbildungen 2.9(b) und (c) zur Nachahmung von prä- und postsynaptischen Aktionspotentialen angelegt. Dabei ist V_{pr} der präsynaptische und V_{po} der postsynaptische Spannungspuls. In Abhängigkeit der Zeitdifferenz übersteigt die Memristorspannung $V_{po} - V_{pr}$ die positive (für $\Delta t > 0$) oder die negative Schwellenspannung (für $\Delta t < 0$), was nach Gleichung (2.16) die Zustandsvariable w erhöht bzw. verringert. Die Änderung Δw folgt aus dem Integral [45]

$$\Delta w(\Delta t) = \int f(V_{po}(t, \Delta t) - V_{pr}(t, \Delta t)) dt. \quad (2.18)$$

Dieses Integral gibt die blau markierten Flächen in den Abbildungen 2.9(b) und (c) an. Durch Variation der Zeitdifferenz zwischen den prä- und postsynaptischen Pulsen ergibt sich die Δw - Δt -Abhängigkeit in Abbildung 2.9(d) [45]. Diese spiegelt die Änderung der synaptischen Stärke für die antisymmetrisch Hebb'sche Lernregel in Abbildung 2.8(a) wider. Das Anlegen von unterschiedlichen Pulsformen an den Memristor ermöglicht die gezielte Variation der Δw - Δt -Abhängigkeit und somit die Nachahmung der Lernregeln in Abbildung 2.8. Die experimentel-

Die Realisierung der vier Lernregeln mit variablen Pulsformen wurde an Chalkogenid-basierten Memristoren [50, 118, 120] und an Metall-Oxid-Memristoren [44] gezeigt. Dabei wurden die prä- und postsynaptische Spannungspulse an die Source- und Drainkontakte der Memristoren angelegt. Durch Variation der Zeitdifferenz zwischen den Pulsen änderte sich das Integral in Gleichung (2.18). Dies führte zu Δt -abhängigen Leitwärtsänderungen, welche das Nachahmen der neuromorphen Lernregeln in Abbildung 2.8 ermöglichen. In den vergangenen Jahren wurde STDP darüber hinaus in TiO Memristoren [18, 121], in Polymer Memristoren [122], in FeO Memristoren [119] und in amorphen InGaZnO Memristoren [123] gezeigt.

2.4 Quantenpunkt-Speichertransistoren

Speichertransistoren sind nicht-flüchtige Speicher, die Informationen mittels elektrischer Ladung auf einem Floating Gate speichern [22]. Als Basis von Flash-Speichern werden sie unter anderem in Mobiltelefonen, Digitalkameras, USB-Speichermedien und SSD-Laufwerken (engl.: solid-state-drive) verwendet [21]. Abbildung 2.10(a) zeigt den schematischen Aufbau eines Silizium-basierten Speichertransistors. Der Speichertransistor besteht aus einer Metall-Oxid-Halbleiter-Struktur mit Source-, Drain- und Gatekontakt. Zwischen dem Gate und dem Kanal wird zusätzlich ein Floating Gate in das Oxid eingebracht [22]. Das Floating Gate kann beispielsweise durch Silizium in einer Siliziumdioxid-Matrix realisiert werden. Dies ermöglicht die Lokalisierung von Elektronen auf dem Floating Gate, wobei das Laden und Entladen durch die Gatespannung V_{gs} kontrolliert wird. Durch hohe elektrische Felder zwischen dem Gate und dem Kanal können Ladungsträger die energetische Barriere der Siliziumdioxid-Matrix durch Tunneln (Fowler-Nordheim-Tunneln) oder aufgrund großer Energien (engl.: hot carrier injection) überwinden [22, 125]. In Abhängigkeit der Ladung auf dem Floating Gate werden un-

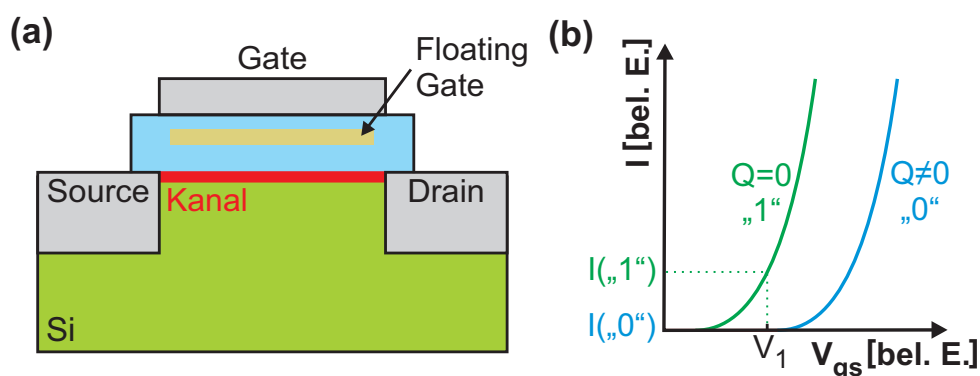


Abbildung 2.10: (a) Schematischer Aufbau eines Speichertransistors. Die Leitfähigkeit des Kanals ist von der Ladung auf dem Floating Gate abhängig. Diese Ladung kann durch die Gatespannung variiert werden. Abbildung nach Referenz [124]. (b) Typische Strom-Spannungs-Kennlinien eines Speichertransistors für unterschiedliche Ladungen Q auf dem Floating Gate. Aufgrund lokalisierter Elektronen ist die Schwellenspannung des Transistors für $Q \neq 0$ zu größeren Werten verschoben. Die Zustände „0“ und „1“ werden durch unterschiedliche Stromstärken bei der Auslesespannung V_1 definiert. Abbildung nach Referenz [22].

verschiedliche Schwellenspannungen V_{tu} des Speichertransistors beobachtet (siehe Abbildung 2.10(b)). Mehr lokalisierte Elektronen führen zu größeren Schwellenspannungen. Mit der Gate-Source-Spannung V_{gs} , der Drain-Source-Spannung V_{ds} und der Schwellenspannung V_{tu} kann der Transistorstrom [52]

$$I_{ds} = \begin{cases} \beta\mu [(V_{gs} - V_{tu})V_{ds} - \frac{1}{2}V_{ds}^2] & \text{für } V_{gs} - V_{tu} > V_{ds} > 0 \\ \frac{1}{2}\beta\mu (V_{gs} - V_{tu})^2 & \text{für } V_{ds} > V_{gs} - V_{tu} > 0 \\ 0 & \text{für } V_{ds} > 0 > V_{gs} - V_{tu} \\ -\beta\mu [(V_{gs} + |V_{ds}| - V_{tu})|V_{ds}| - \frac{1}{2}V_{ds}^2] & \text{für } V_{gs} - V_{tu} > 0 > V_{ds} \\ -\frac{1}{2}\beta\mu (V_{gs} + |V_{ds}| - V_{tu})^2 & \text{für } 0 > V_{gs} - V_{tu} > V_{ds} \\ 0 & \text{für } 0 > V_{ds} > V_{gs} - V_{tu} \end{cases} \quad (2.19)$$

unter Vernachlässigung des Early-Effekts bestimmt werden. μ ist die effektive Beweglichkeit im Kanal und $\beta = C_{ox}b/L$ berücksichtigt die flächenbezogene Kapazität C_{ox} des Gates sowie die Breite b und Länge L des Kanals. Zur Speicherung von Informationen werden die Zustände „0“ und „1“ durch unterschiedliche Stromstärken bei einer bestimmten Gatespannung V_1 definiert (siehe Abbildung 2.10(b)). Um die Anzahl der lokalisierten Elektronen zur Definition der Zustände „0“ und „1“ zu reduzieren, kann das Floating Gate durch einen einzelnen Quantenpunkt realisiert werden (siehe Abbildung 2.11(a)). In Referenz [126] wurde beispielsweise ein Polysilizium-Quantenpunkt in eine Oxid-Matrix eingebettet. Das Laden des Quantenpunkts mit einzelnen Elektronen führt zu einer diskreten Schwellenspannungsverschiebung, da die lokalisierten Elektronen das Potential des Gates abschirmen [126]. Mit der Quantenpunkt-Gate-Kapazität C_{dg} und der Kanal-Gate-Kapazität C_{cg} (siehe Abbildung 2.11(b)) folgt die Schwel-

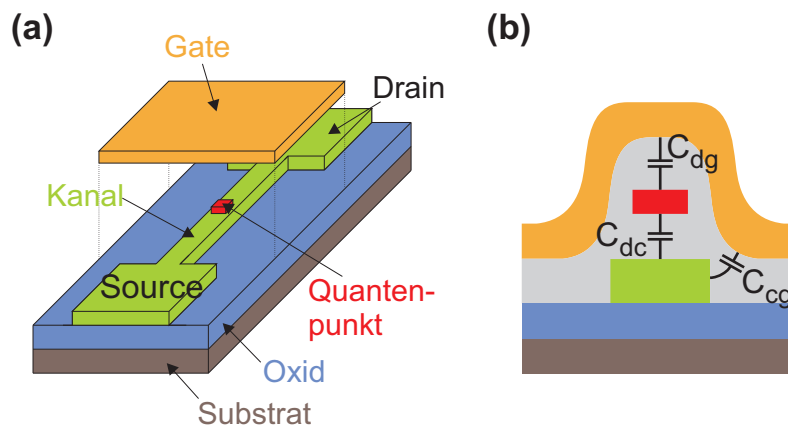


Abbildung 2.11: (a) Schema eines Quantenpunkt-Speichertransistors. Oberhalb des Kanals (kristallines Silizium, grün) befindet sich ein Polysilizium-Quantenpunkt (rot) als Floating Gate. Abbildung nach Referenz [126]. (b) Querschnitt durch den Quantenpunkt-Speichertransistor aus (a). Der Kanal (grün), der Quantenpunkt (rot) und das Gate (orange) koppeln kapazitiv. Abbildung nach Referenz [126].

lensspannungsverschiebung [126]

$$\Delta V_{tu} = \frac{\Delta n e}{C_{dg} + C_{cg}}. \quad (2.20)$$

Dabei gibt Δn die Zu- (für positive ΔV_{tu}) bzw. Abnahme (für negative ΔV_{tu}) der Anzahl an lokalisierten Elektronen an.

Für den Quantenpunkt-Speichertransistor in Abbildung 2.11(a) ist der Strom im Kanal durch die Differenz der Ströme in ein- und auslaufender Richtung gegeben. Ohne Berücksichtigung des Spins folgt aus dem Landauer-Büttiker-Formalismus [127]

$$I = \frac{e}{2\pi} \int_{-\infty}^{\infty} v_n [H(v_n) f(E, \mu_L) + H(-v_n) f(E, \mu_R)] dk. \quad (2.21)$$

Dabei sind $f(E, \mu_L)$ und $f(E, \mu_R)$ die Fermi-Verteilungen im linken und rechten Reservoir, $H(\dots)$ ist die Stufenfunktion, v_n ist die Elektronengeschwindigkeit, E ist die Energie der Elektronen und n ist die Anzahl der am Stromtransport beteiligten Subbänder. Mit der Geschwindigkeit

$$v_n = \frac{1}{\hbar} \frac{\partial E}{\partial k} \quad (2.22)$$

und der Elektronenenergie

$$E = E_0 + \frac{\hbar^2 k^2}{2m^*} \quad (2.23)$$

lässt sich Gleichung (2.21) für ein besetztes Subband zu

$$I = \frac{e}{2\pi} \int_{-\infty}^{\infty} v_n [H(k) f(E, \mu_L) + H(-k) f(E, \mu_R)] dk \quad (2.24)$$

umformen. Dabei gilt

$$H(k) = H(v_n). \quad (2.25)$$

Durch Vereinfachen von Gleichung (2.24) ergibt sich der Strom

$$I = \frac{e}{2\pi\hbar} \int_{E_0}^{\infty} [f(E, \mu_L) - f(E, \mu_R)] dE. \quad (2.26)$$

Unter der Annahme einer geringen Potentialdifferenz V mit $\mu_L \approx \mu_R + eV$ zwischen dem linken und rechten Reservoir folgt mit $\mu_L \equiv \mu_c$ der Zusammenhang

$$f(E, \mu_L) = f(E, \mu_R + eV) = f(E, \mu_c) + eV \left. \frac{\partial f}{\partial V} \right|_{V=0}. \quad (2.27)$$

Die partielle Ableitung lässt sich umformen zu

$$\left. \frac{\partial f}{\partial (eV)} \right|_{V=0} = - \frac{\partial f}{\partial E_{\infty}} \quad (2.28)$$

und mit Gleichung (2.26) folgt der Strom

$$I = \frac{e^2 V}{2\pi\hbar} f(E_0, \mu_c). \quad (2.29)$$

Wird nun die Drain-Source-Spannung V_{ds} über einen Vorwiderstand R_v an den eindimensionalen Leiter angelegt, so ergibt sich für jedes besetzte Subband der Strom

$$I = \frac{e^2}{2\pi\hbar} f(E_0, \mu_c) (V_{ds} - I \cdot R). \quad (2.30)$$

Mit der Fermi-Verteilung [57]

$$f(E, \mu_c) = \frac{1}{\exp\left(\frac{E - \mu_c}{k_B T}\right) + 1}, \quad (2.31)$$

dem elektrochemischen Potential μ_c und der Boltzmann-Konstante k_B folgt der Leitwert

$$G(E_n, \mu_c) = \frac{\frac{e^2}{2\pi\hbar} \left(\exp\left[\frac{E_n - \mu_c}{k_B T}\right] + 1 \right)^{-1}}{1 + R_v \frac{e^2}{2\pi\hbar} \left(\exp\left[\frac{E_n - \mu_c}{k_B T}\right] + 1 \right)^{-1}} \quad (2.32)$$

mit der energetischen Differenz

$$E_n - \mu_c = E_n + e\alpha n - e\eta V_{gs} \quad (2.33)$$

zwischen der Subbandenergie und dem elektrochemischen Potential. Dabei berücksichtigt α die kapazitiven Kopplungen zwischen den Quantenpunkten, dem Kanal und dem Gate, n ist die Anzahl an lokalisierten Elektronen, η die Gateeffektivität und V_{gs} die Gate-Source-Spannung. Demzufolge kann der Kanal durch negative Gate-Source-Spannungen und das Laden der Quantenpunkte verarmt werden, was nach Gleichung (2.32) zur Reduktion des Leitwerts im eindimensionalen Kanal führt.

In Silizium-basierten Speichertransistoren beträgt der energetische Einschluss der Ladungsträger auf dem Floating Gate etwa 3,2 eV [25]. Die hohen Tunnelbarrieren ermöglichen lange Speicherzeiten von über 10 Jahren, allerdings werden für das Laden und Entladen des Floating Gates Spannungen von über 10 V benötigt [24]. Zudem führen die hohen Tunnelbarrieren zu großen Schreibzeiten im Bereich von Mikrosekunden und geringen Lebensdauern von 10^6 Zyklen [25]. Geringere Schreibzeiten in Kombination mit hohen Lebensdauern und Speicherzeiten könnten mit Quantenpunkt-Speichertransistoren basierend auf dem III-V-Halbleitersystem realisiert werden, welche durch unterschiedliche Materialzusammensetzungen eine Einstellung der Barrierenhöhen ermöglichen [25]. Beispielsweise können selbstorganisiert

gewachsene InAs Quantenpunkte in eine modulationsdotierte GaAs/AlGaAs Heterostruktur eingebracht werden. Durch Laden der Quantenpunkte mit Elektronen kann die Leitfähigkeit des Kanals gezielt verringert werden. Die Abnahme der Leitfähigkeit geht dabei zu etwa gleichen Teilen auf geringere Ladungsträgerdichten und Beweglichkeiten zurück [128]. Wird die Gatespannung von einem bestimmten Wert aus erhöht und anschließend wieder verringert, führt der Ladungstransfer zwischen dem Kanal und den Quantenpunkten zur Beobachtung einer Hysterese [129].

In Abbildung 2.12(a) ist die Schichtstruktur eines GaAs/AlGaAs-basierten Quantenpunkt-Speichertransistors schematisch dargestellt. Der Kanal wird durch ein zweidimensionales Elektronengas in einer modulationsdotierten GaAs/AlGaAs Heterostruktur realisiert. Das Elektronengas ist durch eine GaAs Tunnelbarriere von den selbstorganisierten InAs Quantenpunkten getrennt. Auf der Oberfläche befindet sich ein metallisches Gate. Durch Variation der Gatespannung V_{gs} verschiebt die Leitungsbandkante der Quantenpunkte relativ zum elektrochemischen Potential des zweidimensionalen Elektronengases. Für positive Gatespannungen verschiebt die Leitungsbandkante zu kleineren Energien. Dadurch können Elektronen vom zweidimensionalen Elektronengas in die Quantenpunkte tunneln (siehe Abbildung 2.12(b)). Das Tunneln findet aufgrund der geringeren Höhe der Tunnelbarriere insbesondere in die höherenergetischen Quan-

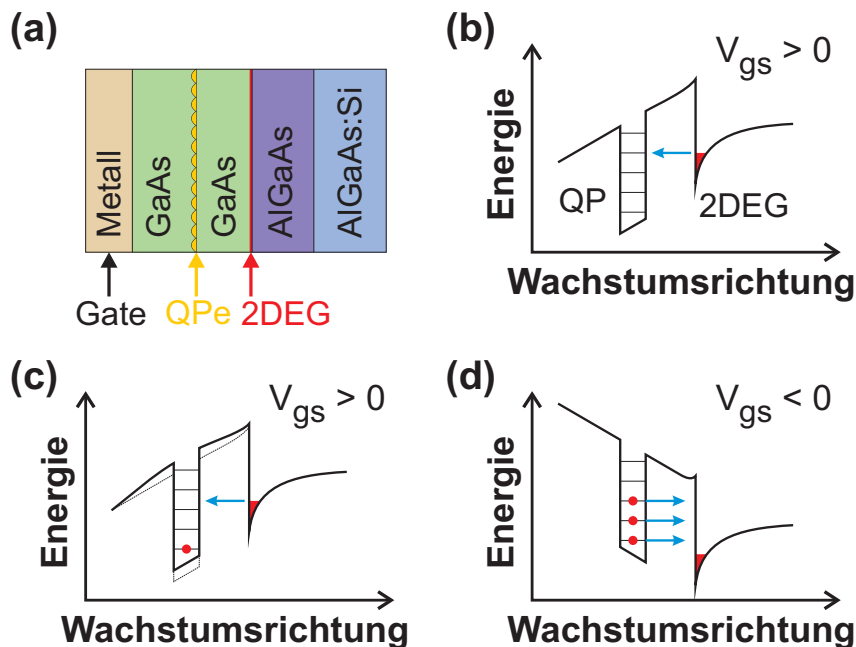


Abbildung 2.12: (a) Schichtstruktur zur Realisierung eines Quantenpunkt-Speichertransistors. In der modulationsdotierten GaAs/AlGaAs Heterostruktur bildet sich ein zweidimensionales Elektronengas (2DEG, rot) aus. Das Laden der selbstorganisierten InAs Quantenpunkte (QPe, gelb) wird mit einer Gatespannung kontrolliert. (b) Für positive Gatespannungen können die QPe mit Elektronen geladen werden. Die Lokalisierung von einem Elektron verschiebt das elektrostatische Potential der QPe durch die negative Ladung zu größeren Energien (siehe (c)). Dadurch erhöht sich die Tunnelbarriere für weitere Elektronen, die vom 2DEG in den QP tunneln. Abbildungen nach Referenz [130]. (d) Für negative Gatespannungen können lokalisierte Elektronen in das 2DEG tunneln. Die Tunnelbarriere ist für die Quantenpunktzustände mit geringster Energie am größten. Abbildung nach Referenz [129].

tenpunktzustände statt [129]. Im Quantenpunkt relaxieren die Elektronen auf einer Zeitskala von Pikosekunden in den untersten freien Zustand [131]. Durch die Lokalisierung einer negativen Ladung im Quantenpunkt verschiebt die Leitungsbandkante des Quantenpunkts zu größeren Energien (siehe Abbildung 2.12(c)). Die gestrichelte Linie gibt die Leitungsbandkante für einen entladenen Quantenpunkt an. Somit findet das Tunneln von weiteren Elektronen durch höhere Tunnelbarrieren statt, was zu geringeren Tunnelraten führt [130]. Demzufolge werden beim Laden von mehreren Zuständen verschiedene Zeitkonstanten beobachtet. In Referenz [130] wurden beispielsweise Zeiten von 496 und 268 μs für das Laden der s_1 - und s_2 -Schalen für 40 nm dicke GaAs-Tunnelbarrieren ermittelt. Für negative Gatespannungen verschiebt die Leitungsbandkante zu größeren Energien. Dies ermöglicht das Entladen der Quantenpunkte (siehe Abbildung 2.12(d)). Dabei findet das Tunneln der Elektronen durch Barrieren mit unterschiedlichen Höhen statt. Für den Zustand mit der geringsten Energie ist die Barriere am größten [129]. Dadurch werden beim Entladen der Quantenpunkte ebenfalls unterschiedliche Zeitkonstanten beobachtet. In Referenz [129] wurden für eine 30 nm dicke Tunnelbarriere (10 nm AlGaAs und 20 nm GaAs) Zeitkonstanten für das Entladen von 1 und 20 ms bestimmt. Das Auftreten der verschiedenen Zeitkonstanten spiegelt sich in biexponentiellen Zeitabhängigkeiten der Quantenpunktladung wider [129, 132].

3 Transportspektroskopie an Quantenpunkt-Speichertransistoren

In der heutigen Informationsgesellschaft steigt das Verlangen nach digitaler Speicherung und Verarbeitung von Informationen stetig an [133]. Die Basis der Informationsverarbeitung stellen komplementäre Metall-Oxid-Halbleiter-Transistoren dar. Zur nicht-flüchtigen Informationsspeicherung werden in mobilen Anwendungen wie Digitalkameras, Mobiltelefonen oder Laptops insbesondere Silizium-basierte Speichertransistoren verwendet. Diese zeichnen sich durch hohe Speicherzeiten (> 10 Jahre) und geringe Dimensionen (20 nm) aus, was allerdings mit geringen Schreibzeiten (Mikrosekunden) und Lebensdauern ($< 10^6$ Zyklen) einhergeht [24, 25]. Durch Verbinden des Drain- mit dem Gatekontakt zeigen Speichertransistoren die charakteristische Kennlinie von Memristoren [51, 52]. Memristoren sind passive fundamentale Bauelemente, deren Widerstand von der Ladung abhängt, die durch das Bauteil geflossen ist [27, 29]. Sie können als nicht-flüchtige Speicher [75, 76], künstliche Synapsen [43, 44], logische Gatter [37] oder Rechenmaschinen [77] verwendet werden und ermöglichen die Realisierung von neuartigen, parallelen Rechenarchitekturen mit dezentralen Speichern [1]. Durch die simultane Informationsverarbeitung und -speicherung entfällt der Datentransfer zwischen dem Speicher und dem Prozessor, was bei der von Neumann Rechenarchitektur die Rechengeschwindigkeit limitiert [1, 2]. In Speichertransistoren wurden zudem ladungsabhängige Kapazitäten beobachtet [81, 134, 135], was mit der Theorie von Memcapacitoren vereinbar ist [30]. Memcapacitoren sind passive Bauelemente mit intrinsischer Speicherfähigkeit, deren Kapazität von internen Zustandsvariablen abhängt [30].

Vor diesem Hintergrund werden nun die Memristanz und die Memkapazität des schematisch in Abbildung 3.1 gezeigten Quantenpunkt-Speichertransistors untersucht. Der Quantenpunkt-Speichertransistor basiert auf einer modulationsdotierten GaAs/AlGaAs Heterostruktur, die durch trockenchemisches Ätzen zu einem Elektronenwellenleiter strukturiert wurde. Oberhalb des zweidimensionalen Elektronengases (2DEG) wurden InAs Quantenpunkte positioniert. Die gezeigten Messungen wurden, sofern nicht anders angegeben, bei Temperaturen von 4,2 K durchgeführt. Die Darstellung der experimentellen Ergebnisse in Kapitel 3 gliedert sich in zwei Abschnitte. Abschnitt 3.1 behandelt die Memristanz des Quantenpunkt-Speichertransistors, die durch Lokalisierung von Elektronen auf den InAs Quantenpunkten variiert werden kann. Das kontrollierte Laden und Entladen der Quantenpunkte ermöglicht die Nachahmung von synaptischen Funktionalitäten und die Realisierung von arithmetischen und logischen Operationen. In Abschnitt 3.2 werden die Kapazitäten zwischen den seitlichen Gates und dem Kanal sowie zwischen dem Source- und Drainkontakt mittels Kapazitätsspektroskopie charakterisiert. Zudem werden mögliche Anwendungen als Integrator von periodischen Eingangssignalen (elektrisch und optisch) basierend auf simultanen Widerstands- und Kapazitätsänderungen untersucht.

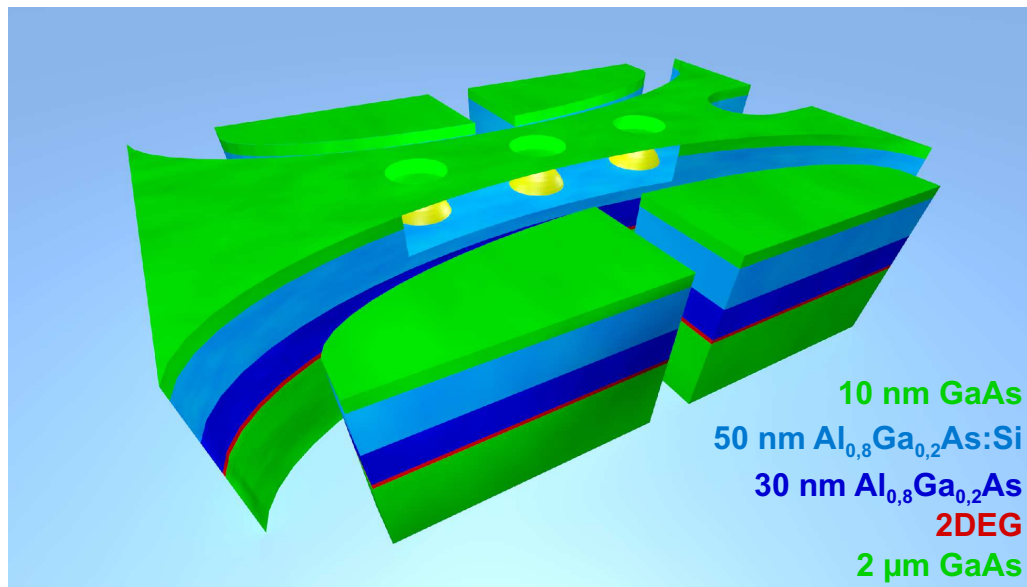


Abbildung 3.1: Schematische Darstellung des Quantenpunkt-Speichertransistors. Oberhalb des zweidimensionalen Elektronengases (2DEG, rot) befinden sich vorpositionierte InAs Quantenpunkte (gelb). Das Laden und Entladen der Quantenpunkte sowie die Ladungsträgerdichte des Elektronenwellenleiters können über vier laterale Gates gesteuert werden.

3.1 Memristanz des Quantenpunkt-Speichertransistors

Die dynamische Gewichtung von Synapsen durch prä- und postsynaptische Aktionspotentiale spielt eine entscheidende Rolle bei der Ausbildung von Gedächtnis in neuronalen Netzen (siehe Abschnitt 2.3) und kombiniert Informationsverarbeitung und -speicherung. Derartige parallele Rechenarchitekturen können in künstlichen neuronalen Netzen beispielsweise für die Echtzeiterkennung und Unterscheidung von Objekten angewandt werden. Dies wurde in Referenz [8] mit einem künstlichen neuronalen Netz bestehend aus 1 Million Neuronen und 256 Millionen Synapsen basierend auf komplementärer Metall-Oxid-Halbleiter-Logik gezeigt. Der Energiebedarf war dabei 769-mal geringer als in herkömmlichen Multiprozessoren, jedoch bestand das Netzwerk aus 5,4 Milliarden Transistoren [8]. Die hohe Anzahl an Transistoren wurde unter anderem benötigt, da die Realisierung von synaptischen Funktionalitäten mindestens sieben Transistoren erfordert [13]. Synaptische Funktionalitäten können zudem mit einzelnen Memristoren nachgeahmt werden, wodurch weniger komplexe künstliche neuronale Netze ermöglicht werden. Der zustandsabhängige Leitwert von Memristoren kann ebenso wie die synaptische Stärke durch Spannungspulse variiert werden [43, 44]. Memristoren ermöglichen zudem die Realisierung von logischen Operationen mit intrinsischer Speicherfunktionalität des Ergebnisses [37, 40, 136].

Dieser Abschnitt befasst sich mit der Memristanz des Quantenpunkt-Speichertransistors. In Abschnitt 3.1.1 werden die charakteristischen Merkmale von Memristoren untersucht. Abschnitt 3.1.2 behandelt Leitwertsänderungen im externen Magnetfeld. Dabei wird auf die Ab-

hängigkeit der Memristanzänderung vom Verhältnis aus magnetischem Fluss und elektrischer Ladung eingegangen. Die Lichtsensitivität der Memristanz wird in Abschnitt 3.1.3 durch Beleuchtung mit rotem und infrarotem Licht untersucht. Abschnitt 3.1.4 befasst sich mit der Nachahmung von synaptischen Funktionalitäten, welche in Abschnitt 3.1.5 zur Realisierung von klassischer Konditionierung mit einem Netzwerk bestehend aus zwei Quantenpunkt-Speichertransistoren angewandt werden. Schließlich wird in Abschnitt 3.1.6 die Durchführung von arithmetischen Operationen und sequentieller Logik mit intrinsischer Speicherfunktionalität untersucht.

3.1.1 Ladungs- und Frequenzabhängigkeit der Memristanz

Abbildung 3.2(a) zeigt die Schichtstruktur des untersuchten Quantenpunkt-Speichertransistors. In der GaAs/AlGaAs Heterostruktur bildet sich etwa 90 nm unter der Oberfläche ein zweidimensionales Elektronengas aus. Durch Ätzen von Löchern in die Oberfläche der Struktur können InAs Quantenpunkte positioniert werden [137]. Die Probenherstellung wird ausführlich im Anhang A behandelt. Zunächst wurde die Spannung sowohl an den Kanal als auch an zwei laterale Gates angelegt (siehe Abbildung 3.2(b)). Abbildung 3.2(c) zeigt eine Strom-Spannungs-Kennlinie für eine Temperatur von 4,2 K und eine Variation der Spannung zwischen dem maximalen Wert $V_{max} = 4,6$ V und dem minimalen Wert $V_{min} = -3,0$ V. Es wird eine durch den Ursprung gehende Hysterese mit zwei Leitwertzuständen um Null beobachtet. Die differentiellen Leitwerte von $0,7 \mu\text{S}$ und 14 pS sind auf unterschiedliche Ladezustände der Quantenpunkte zurückzuführen, da die Ladungsträgerdichte und die Beweglichkeit im Kanal durch das Laden

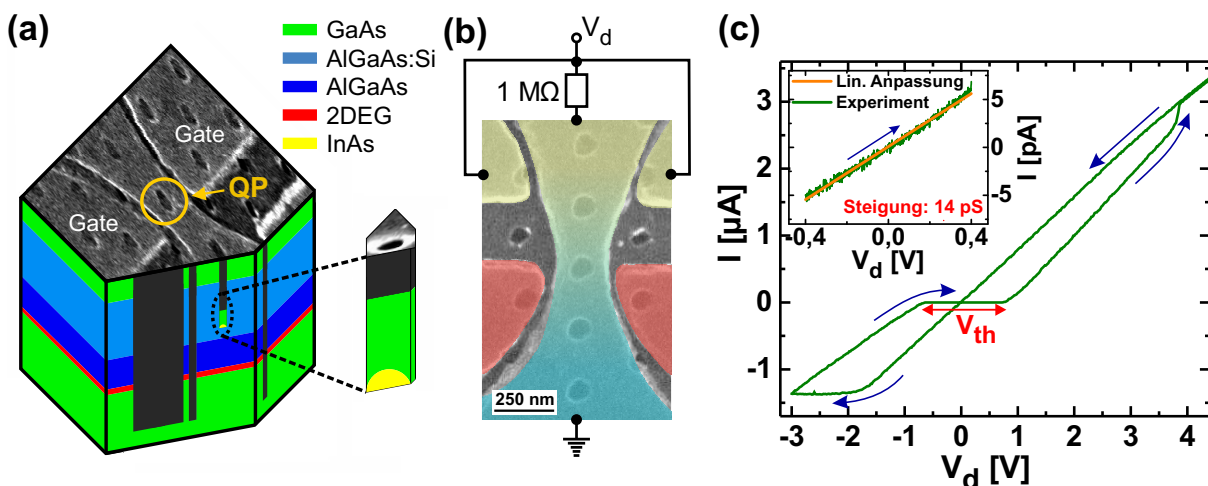


Abbildung 3.2: (a) Schematische Darstellung der Schichtstruktur überlagert mit einer elektronenmikroskopischen Aufnahme. (b) Elektronenmikroskopische Aufnahme und Beschaltung der untersuchten Struktur. Die Spannung wird an den Kanal (mit einem Vorwiderstand von $1 \text{ M}\Omega$) und zwei seitliche Gates angelegt. (c) Strom-Spannungs-Kennlinie für eine Variation der Spannung mit der Rate $0,2 \text{ V/s}$. Es wird eine durch den Ursprung gehende Hysterese mit zwei unterschiedlichen Leitwertzuständen um Null beobachtet. Die blauen Pfeile geben den Umlaufsinn der Hysterese an. Das eingebettete Diagramm zeigt den Strom für den geringeren Leitwert.

mit Elektronen abnehmen [128]. Demnach ist die Quantenpunktladung die Zustandsvariable des Memristors [73, 138]. Das Verhältnis der differentiellen Leitwerte von etwa 50000 ist um Größenordnungen geringer als das Verhältnis von 10^{12} in Referenz [36], jedoch größer als die berichteten Verhältnisse von 3 bzw. 2000 für die unterschiedlichen memristiven Zustände von Speichertransistoren bei Raumtemperatur [51, 52]. Das Laden der Quantenpunkte findet für $V_d < V_{cha} = -1,9$ V und das Entladen für $V_d > V_{dis} = 3,8$ V statt. Die Hysterese kann anhand der eingeschlossenen Fläche A und der Plateaubreite V_{th} charakterisiert werden.

Abbildung 3.3(a) zeigt Strom-Spannungs-Kennlinien für unterschiedliche Frequenzen. Mit zunehmender Frequenz nimmt die Hysteresenfläche A ab und geht für 1,00 Hz gegen Null (siehe Abbildung 3.3(b)). Die Abnahme der Hysteresenfläche wird mit einer Reduktion der Zeit T_{cha} erklärt, für welche die angelegte Spannung die Ladespannung unterschreitet ($V_d < V_{cha}$) und Ladeprozesse stattfinden können. Für zunehmende Frequenzen sinkt T_{cha} und es werden weniger Elektronen lokalisiert. Das Laden findet auf einer Zeitskala von etwa 10 s statt. Noch größere Zeitskalen beim Tunneln wurden in Referenz [132] beobachtet, wo das Laden und Entladen von selbstorganisierten InAs Quantenpunkten durch eine 40 nm dicke Barriere (20 nm GaAs und 20 nm AlGaAs) mit Zeitkonstanten von 300 bis 4000 s stattfindet. Für $T_{cha} \approx 0,1$ s werden die Quantenpunkte nicht mehr geladen. Der Quantenpunkt-Speichertransistor erfüllt demnach die drei charakteristischen Merkmale von Memristoren aus Referenz [139]. Für ein periodisches Eingangssignal wird eine durch den Ursprung gehende Hysterese beobachtet (i), deren Fläche mit zunehmender Frequenz abnimmt (ii) und oberhalb einer kritischen Frequenz gegen Null geht (iii).

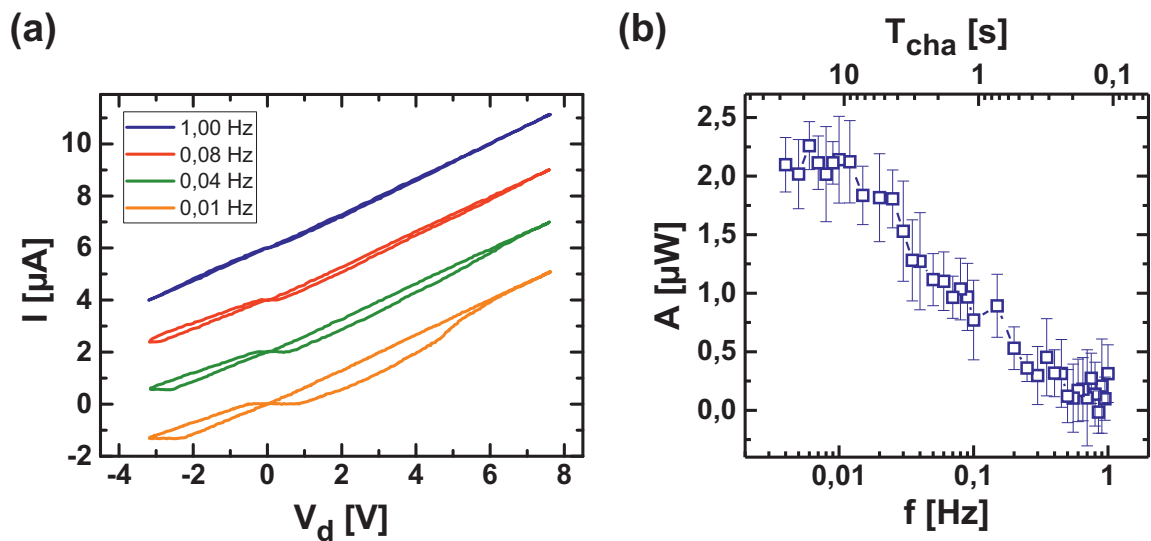


Abbildung 3.3: (a) Strom-Spannungs-Kennlinien für unterschiedliche Frequenzen. Für eine Frequenz von 0,01 Hz wird die charakteristische Hysterese von Memristoren beobachtet. Mit zunehmender Frequenz nimmt die Fläche der Hysterese ab und geht für eine Frequenz von 1,00 Hz gegen Null. Zur besseren Übersichtlichkeit sind die Kurven jeweils um $2 \mu\text{A}$ versetzt dargestellt. (b) Abhängigkeit der Hysteresenfläche von der Frequenz und der Zeit T_{cha} . Es sind die Mittelwerte und Standardabweichungen von mindestens drei Messungen dargestellt.

In Abbildung 3.4(a) sind Strom-Spannungs-Kennlinien für unterschiedliche minimale Spannungen gezeigt. Eine Erhöhung der minimalen Spannung führt zur Reduktion der Plateaubreite und der Hysteresenfläche (siehe Abbildungen 3.4(b) und (c)). Dabei nimmt die eingeschlossene Fläche für positive ($V_d > 0$) und negative Spannungen ($V_d < 0$) ab. Für $V_{min} = -1,8$ V wird keine Hysterese beobachtet. Die Quantenpunktladung bleibt während eines geschlossenen Spannungszyklus konstant. Die Proportionalität $V_{th} \propto V_{min}$ in Abbildung 3.4(b) ist auf die lineare Abhängigkeit der Schwellenspannung in Speichertransistoren von der Anzahl n lokalisierter Elektronen zurückzuführen (siehe Gleichung (2.20)). n ist dabei durch das Verhältnis

$$n = \frac{V_{cha} - V_{min}}{\Delta V} \quad \text{für } V_{min} < V_{cha} \quad (3.1)$$

gegeben. ΔV ist die benötigte Spannungsdifferenz zum Laden der Quantenpunkte mit einem zusätzlichen Elektron und V_{cha} die Ladespannung. Mit den Gleichungen (2.20) und (3.1) folgt

$$V_{th} \approx 2 \cdot V_{tu} \approx \frac{2ne}{C_{eff}} \approx \frac{2e}{C_{eff}\Delta V} (V_{cha} - V_{min}). \quad (3.2)$$

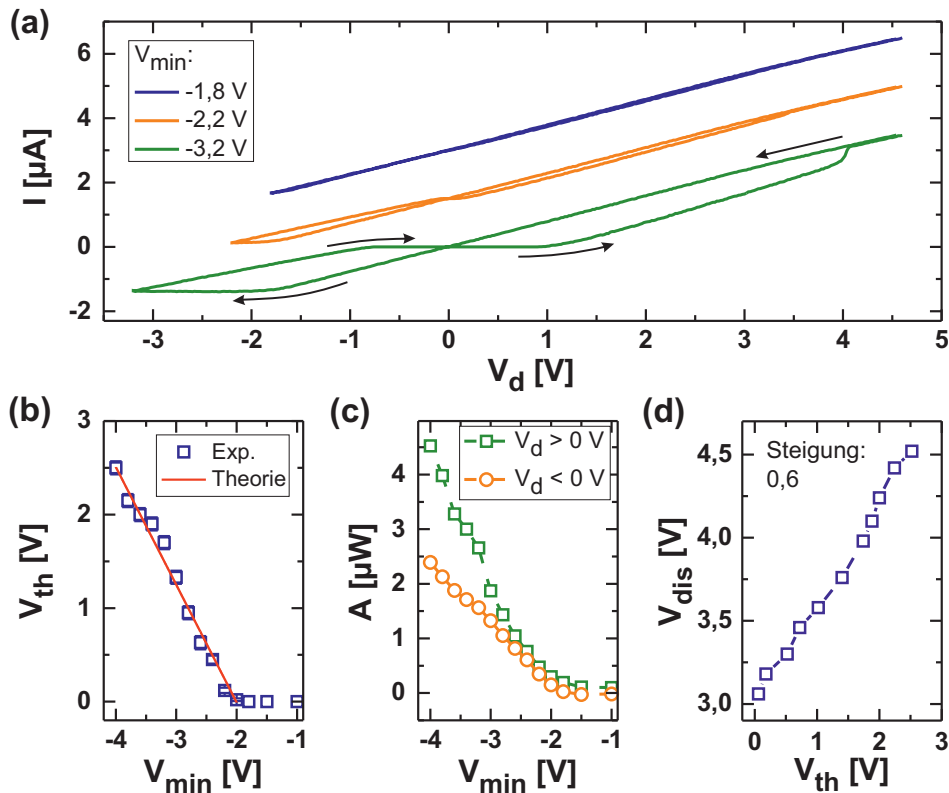


Abbildung 3.4: (a) Strom-Spannungs-Kennlinien für unterschiedliche minimale Spannungen. Eine Erhöhung von V_{min} führt zur Reduktion der Plateaubreite und der Hysteresenfläche. Zur besseren Übersichtlichkeit sind die einzelnen Kennlinien um 1,5 μA versetzt dargestellt. (b) V_{th} in Abhängigkeit von V_{min} . Der Zustand mit geringem Leitwert um $V_d = 0$ V tritt nur für $V_{min} < -1,9$ V auf. Für abnehmende V_{min} steigt V_{th} linear an. Die Daten wurden mit Gleichung (3.2) angepasst. (c) Die von der Hysterese eingeschlossene Fläche ist für $V_{min} < -1,9$ V ebenfalls linear von der minimalen Spannung abhängig. (d) Die Entladespannung ist proportional zu V_{th} .

Kapitel 3 | Transportspektroskopie an Quantenpunkt-Speichertransistoren

Die Daten für $V_{min} < -1,9$ V in Abbildung 3.4(b) wurden mit dem Zusammenhang in Gleichung (3.2) angepasst. Aus der Anpassung ergibt sich eine Ladespannung von $-2,0$ V und eine Verschiebung von $\Delta V \cdot C_{eff} \approx 0,25 \cdot 10^{-18}$ C. Das Laden der Quantenpunkte mit zusätzlichen Elektronen führt zudem zum Anstieg der Entladespannung (siehe Abbildung 3.4(d)). Es wird eine lineare Abhängigkeit der Entladespannung von der Plateaubreite V_{th} mit

$$\Delta V_{dis} = 0,6 \cdot \Delta V_{th} \quad \text{für} \quad \Delta V_{th} > 0 \text{ V} \quad (3.3)$$

beobachtet. Die Zunahme der Entladespannung für eine Erhöhung der Quantenpunktladung wird mit einer geringeren Gate-Kanal-Kapazität aufgrund der Abnahme der Quantenkapazität des Kanals erklärt. Dies wird in Abschnitt 3.2.2 genauer untersucht.

In Abbildung 3.5(a) sind temperaturabhängige Strom-Spannungs-Kennlinien dargestellt. Für steigende Temperaturen nehmen die Plateaubreite und die Hysteresenfläche ab (siehe Abbildungen 3.5(b) und (c)). Die Abnahme der Quantenpunktladung wird durch thermisch aktivierte Entladeprozesse der Quantenpunkte erklärt [140, 141]. Die Anzahl lokalisierter Elektronen n

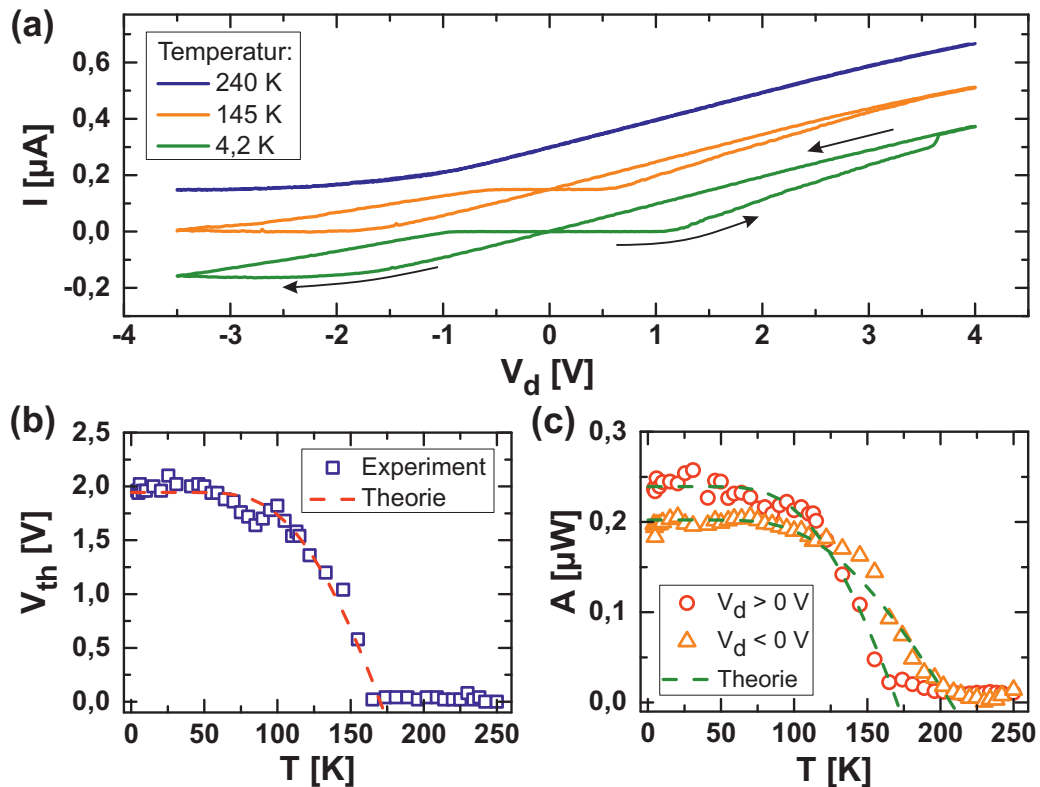


Abbildung 3.5: (a) Temperaturabhängigkeit der Strom-Spannungs-Kennlinie. Der Vorwiderstand wurde von 1 auf 10 M Ω erhöht. Mit zunehmender Temperatur nehmen V_{th} und A ab. Zur besseren Übersichtlichkeit wurden die Kennlinien um $0,15 \mu\text{A}$ versetzt dargestellt. (b) V_{th} in Abhängigkeit der Temperatur. Für $T > 50$ K sinkt die Plateaubreite und geht bei einer Temperatur von 165 K gegen Null. Die Daten wurden mittels Gleichung (3.7) angepasst. (c) Temperaturabhängigkeit der Hysteresenfläche. Unterhalb von 50 K ist die Fläche konstant. Größere Temperaturen führen zu einer Abnahme von A . Die Anpassung beruht auf Gleichung (3.7).

folgt aus der Ratengleichung [142]

$$\frac{dn}{dt} = \Gamma_{cha} - \Gamma_{dis} \cdot n \quad (3.4)$$

mit den Raten Γ_{cha} und Γ_{dis} für thermisch aktiviertes Laden bzw. Entladen. Für diese Raten werden die Zusammenhänge nach Arrhenius [143]

$$\Gamma = \Gamma_{\alpha 0} \cdot \exp \left[-\frac{E_{\alpha}}{k_B T} \right] \quad (3.5)$$

mit den Aktivierungsenergien E_{α} der Lade- ($\alpha = cha$) bzw. Entladeprozesse ($\alpha = dis$), der Boltzmann-Konstante k_B und dem Proportionalitätsfaktor $\Gamma_{\alpha 0}$ angenommen. Aus der Gleichgewichtsbedingung $dn/dt = 0$ folgt die Anzahl lokalisierter Elektronen

$$n = \frac{\Gamma_{cha}}{\Gamma_{dis}} = \frac{\Gamma_{cha 0}}{\Gamma_{dis 0}} \cdot \exp \left[-\frac{E_{cha} - E_{dis}}{k_B T} \right]. \quad (3.6)$$

Die Plateaubreite ist nach Gleichung (3.2) proportional zu n und ergibt sich zu

$$V_{th}(T) = V_0 \cdot \exp \left[-\frac{E_{cha} - E_{dis}}{k_B T} \right] + V_{th}(T = 0 \text{ K}). \quad (3.7)$$

Dabei berücksichtigt V_0 die Raten $\Gamma_{cha 0}$ und $\Gamma_{dis 0}$ sowie den Faktor $2e/C_{eff}$ aus Gleichung (3.2). E_{cha} und E_{dis} sind die Aktivierungsenergien der Lade- bzw. Entladeprozesse. Die Daten in Abbildung 3.5(b) wurden mittels Gleichung (3.7) angepasst. Die Anpassungsparameter sind $V_0 = -47,1 \text{ V}$ und $V_{th}(0 \text{ K}) = 1,9 \text{ V}$. Die Differenz $\Delta E = E_{cha} - E_{dis} = 46,8 \text{ meV}$ repräsentiert den energetischen Abstand zwischen den elektrochemischen Potentialen des zweidimensionalen Elektronengases mit Aktivierungsenergie E_{cha} und der Quantenpunkte mit Aktivierungsenergie E_{dis} . Zur Anpassung der Hysteresenfläche in Abbildung 3.5(c) wurde die Differenz in den Aktivierungsenergien $\Delta E = 46,8 \text{ meV}$ konstant gehalten. Die Parameter der angepassten Kurve sind $A_0 = -2,78 \text{ } \mu\text{W}$ und $A_{th}(0 \text{ K}) = 0,20 \text{ } \mu\text{W}$ für $V_d < 0 \text{ V}$ und $A_0 = -5,78 \text{ } \mu\text{W}$ und $A_{th}(0 \text{ K}) = 0,24 \text{ } \mu\text{W}$ für $V_d > 0 \text{ V}$.

In diesem Abschnitt wurde gezeigt, dass die Strom-Spannungs-Kennlinie eine durch den Ursprung gehende Hysterese aufweist, deren Fläche mit steigender Frequenz abnimmt und oberhalb von 1 Hz gegen Null geht. Die unterschiedlichen Leitwertzustände werden mit verschiedenen Ladezuständen der InAs Quantenpunkte erklärt. Aufgrund der geringen Lokalisierungsenergie von etwa 200 meV werden die Quantenpunkte oberhalb von 165 K thermisch entladen. Höhere Lokalisierungsenergien könnten durch die Verwendung von anderen Halbleitermaterialien (beispielsweise GaSb/AlAs Quantenpunkte [25]) realisiert werden. Der folgende Abschnitt beschäftigt sich mit dem Laden der Quantenpunkte im externen Magnetfeld.

3.1.2 Kontrolle der Memristanz durch ein externes Magnetfeld

Abbildung 3.6(a) zeigt drei Strom-Spannungs-Kennlinien für unterschiedliche Magnetfeldstärken B . Das Magnetfeld wurde senkrecht zur Probenoberfläche angelegt. Für $B < 0$ T zeigen die Feldlinien entlang der Wachstumsrichtung (aus der Oberfläche heraus). Die Kennlinien weisen für abnehmende Magnetfeldstärken breitere Plateaus auf (siehe Abbildung 3.6(b)) und zusätzlich sinkt die Stromstärke beim Laden der Quantenpunkte für $V_d < -1,9$ V. Beide Beobachtungen sind auf eine größere Anzahl an lokalisierten Elektronen zurückzuführen, was mit einer magnetfeldabhängigen Tunnelrate zwischen dem Kanal und den Quantenpunkten erklärt wird. Das angelegte Magnetfeld führt zu einer Impulsänderung der Elektronen in der Richtung senkrecht zu den Magnetfeldlinien und der Tunnelrichtung [144–146]. Aus dem Tunneln entlang der x - und y -Richtung (siehe Abbildung 3.6(c)) ergibt sich die Impulsänderung [144–146]

$$\vec{\Delta k} = (\Delta k_x, \Delta k_y) = \frac{eB}{\hbar}(-\Delta y, \Delta x). \quad (3.8)$$

Dabei ist $(\Delta x, \Delta y)$ die Tunnelrichtung senkrecht zu den Magnetfeldlinien. Die Tunnelrate Γ ergibt sich aus dem Überlapp der Wellenfunktionen des Kanals (Ψ) und der Quantenpunkte (ϕ). Mit der magnetfeldabhängigen Impulsänderung folgt [147, 148]

$$\Gamma \propto \left| \int \int dk_x dk_y \Psi^*(k_x - \Delta k_x, k_y - \Delta k_y) \phi(k_x, k_y) \right|^2. \quad (3.9)$$

Zur Beschreibung des elektronischen Einschusses werden für den Kanal parabolische Potentiale in y -Richtung und für die Quantenpunkte parabolische Potentiale in x - und y -Richtung

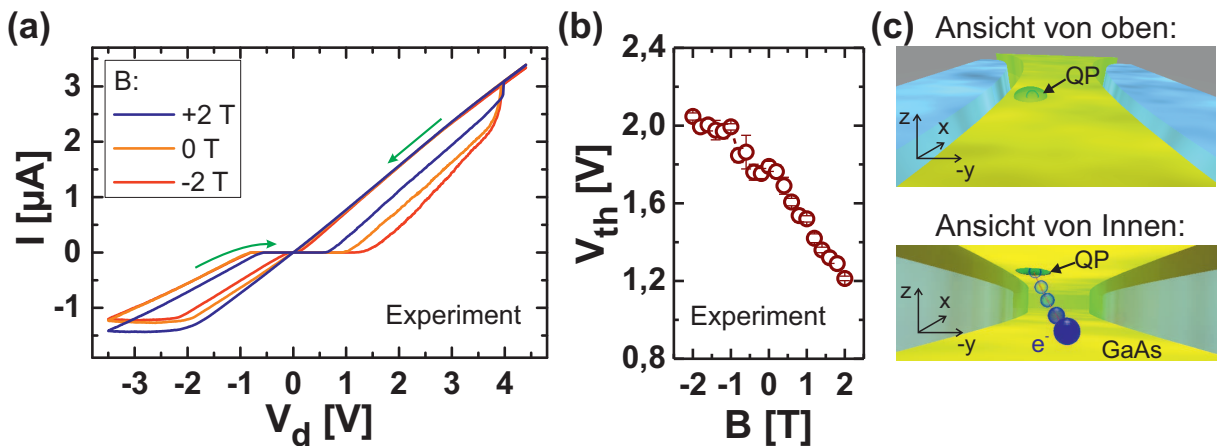


Abbildung 3.6: (a) Strom-Spannungs-Kennlinien für unterschiedliche Magnetfeldstärken. Für zunehmende Magnetfeldstärken sinkt die Plateaubreite V_{th} . (b) Plateaubreite in Abhängigkeit der Magnetfeldstärke. Größere Magnetfeldstärken führen zu einer Abnahme von V_{th} . (c) Schematische Darstellung der Tunneldynamik beim Ladeprozess. Der Kanal ist in gelb und die seitlichen Gates sind in blau dargestellt. Da sich der Quantenpunkt nicht zentral im Kanal befindet, tunneln Elektronen entlang der drei Raumrichtungen in den Quantenpunkt, was im unteren Bild durch die Bahn der blauen Kugeln skizziert wird.

verwendet. Dies ermöglicht die Bestimmung der Tunnelraten zwischen den Grundzuständen

$$\Gamma \propto \exp[-\sigma^2(\Delta k_x - k_{Fx})^2] \cdot \exp[-\sigma^2(\Delta k_y - k_{Fy})^2]. \quad (3.10)$$

Dabei wurde berücksichtigt, dass die Tunnelrate maximal wird, wenn die magnetfeldabhängige Impulsänderung dem Fermi-Impuls $\vec{k}_F = (k_{Fx}, k_{Fy})$ entspricht [149]. σ^2 ist die Varianz der Quantenpunkt-Wellenfunktion. Demzufolge führt die Impulserhaltung während des Tunnelns zu einer Abhängigkeit der Tunnelrate von der magnetfeldinduzierten Impulsänderung [149, 150]. Mit den Proportionalitäten $\Delta k_x \propto eB/\hbar$ und $\Delta k_y \propto eB/\hbar$ (siehe Gleichung (3.8)) lässt sich Gleichung (3.10) zu

$$\Gamma = \alpha \cdot \exp\left[-c_1^2 \cdot (B + B_0)^2\right] \quad (3.11)$$

vereinfachen. c_1 und B_0 berücksichtigen die Konstanten e und \hbar sowie die Tunnelrichtungen Δx und Δy und die Komponenten k_{Fx} und k_{Fy} des Fermi-Impulses.

Zur Simulation der Strom-Spannungs-Kennlinien wurde die Anzahl der transferierten Elektronen mit dem Zusammenhang

$$\Delta n = n_c (1 - \exp[-T_{cha} \cdot \Gamma_{cha}]) - n_d (1 - \exp[-T_{dis} \cdot \Gamma_{dis}]) \quad (3.12)$$

bestimmt. Dabei sind Γ_{cha} und Γ_{dis} die Tunnelraten beim Laden bzw. Entladen. n_c und n_d geben die Anzahl der Elektronen an, die von den Quantenpunkten zum Kanal bzw. vom Kanal zu den Quantenpunkten tunneln. Die Zeitintervalle im Lade- ($V_d < -1,9$ V) bzw. Entladebereich ($V_d > 3,9$ V) der Spannung werden von T_{cha} und T_{dis} repräsentiert. Für den Kanalwiderstand wird eine lineare Zunahme beim Laden mit $R_{ch} = R_0 + n \cdot R_n$ angenommen. Dabei ist R_0 der Kanalwiderstand für $n = 0$ und R_n beschreibt die Widerstandsänderung in Abhängigkeit der Quantenpunktladung. In Kombination mit dem Vorwiderstand R_v folgt der Spannungsabfall entlang des Kanals

$$V_{ch} = V_d \frac{R_0 + n \cdot R_n}{R_0 + n \cdot R_n + R_v}. \quad (3.13)$$

Die Quantenpunktladung führt zudem zu einer Verschiebung der Schwellenspannung, welche durch

$$V_{tu} = \begin{cases} V_{tu,0} + n \cdot V_{tu,n} - \eta_- |V_k| & \text{für } V_d < 0 \\ V_{tu,0} + n \cdot V_{tu,n} - \eta_+ |V_k| & \text{für } V_d > 0 \end{cases} \quad (3.14)$$

angenommen wird. Die Asymmetrie zwischen positiven und negativen Spannungen folgt aus der drainspannungsabhängigen Reduktion der Potentialdifferenz zwischen dem Kanal und den seitlichen Gates [151].

Für die Simulation in Abbildung 3.7(a) wurde der Transistorstrom mit Gleichung (2.19) und den Parametern $\mu = (1 - n/40) \cdot 0,05 \text{ m}^2/(\text{Vs})$ und $\beta = 1,5 \cdot 10^{-5} \text{ Fm}^{-2}$ bestimmt. Dabei sinkt die Beweglichkeit mit zunehmender Quantenpunktladung [128]. Die ladungsabhängige

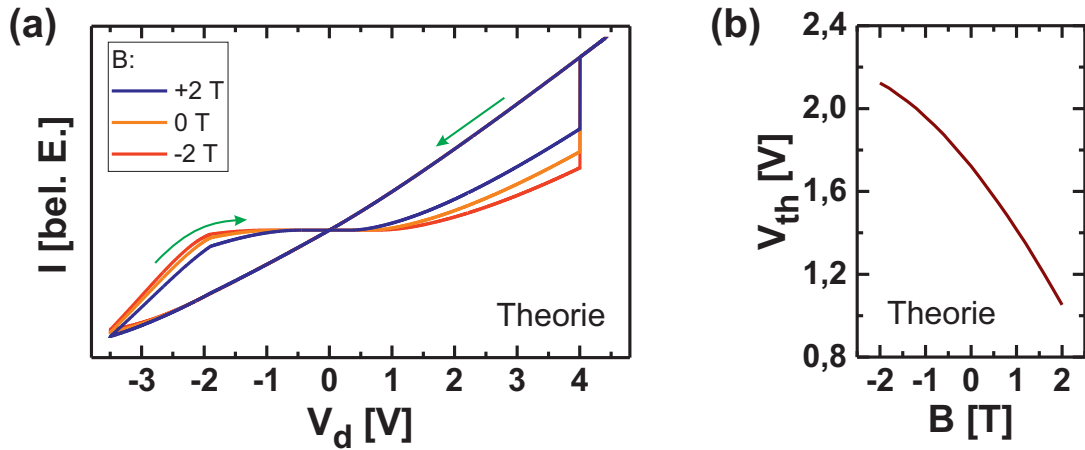


Abbildung 3.7: (a) Theoretische Strom-Spannungs-Kennlinien für Magnetfeldstärken von -2 , 0 und $+2\text{ T}$. Die Spannung wurde innerhalb von 85 s zwischen dem maximalen Wert von $4,4\text{ V}$ und dem minimalen Wert von $-3,5\text{ V}$ variiert. Für entladene Quantenpunkte ist der Widerstand konstant. Das Laden bei negativen und Entladen bei positiven Spannungen führt zur Ausbildung einer Hysterese. Für zunehmende Magnetfeldstärken sinkt die Tunnelrate für das Laden, wodurch die Plateaubreite abnimmt (siehe (b)).

Schwellenspannung wurde anhand von Gleichung (3.14) und den Parametern $V_{tu,0} = -3,0\text{ V}$, $V_{tu,n} = 0,125\text{ V}$, $\eta_- = 1,7$ und $\eta_+ = 0,8$ implementiert. Aus dem Transistorstrom I_{ch} , dem Spannungsabfall im Kanal (siehe Gleichung (3.13)) und den Parametern $R_0 = 5,0 \cdot 10^5\ \Omega$ und $R_n = 1,2 \cdot 10^5\ \Omega$ wurde der Kanalwiderstand $R_{ch} = V_{ch}/I_{ch}$ bestimmt. Mit dem Vorwiderstand $R_v = 1,0 \cdot 10^6\ \Omega$ folgt schließlich der Strom durch den Vorwiderstand und den Kanal zu

$$I = \frac{V_d}{R_k + R_v}. \quad (3.15)$$

Bei der Simulation wurde nur die Magnetfeldabhängigkeit der Tunnelrate beim Laden berücksichtigt. Diese wurde mittels Gleichung (3.11) und den Parametern $\alpha = 2,02\text{ s}^{-1}$, $c_1 = 0,007\text{ T}^{-1}$ und $B_0 = 3,3\text{ T}$ implementiert. Die Tunnelrate für das Entladen ist konstant mit $\Gamma_{dis} = 10^4\text{ s}^{-1}$. Zusammen mit Gleichung (3.12) und den Parametern $n_c = n_d = 1$, $V_{cha} = -1,9\text{ V}$ und $V_{dis} = 4,0\text{ V}$ ergibt sich die Anzahl lokalisierter Elektronen, die zwischen 0 und 28 variiert. Die theoretischen Strom-Spannungs-Kennlinien in Abbildung 3.7(a) zeigen durch das Laden der Quantenpunkte bei negativen und das Entladen bei positiven Spannungen Hysterese mit unterschiedlichen Leitwertzuständen um Null. Die abnehmende Tunnelrate Γ_{cha} für zunehmende Magnetfeldstärken führt zur Reduktion der Plateaubreite (siehe Abbildung 3.7(b)). Zum Vergleich der experimentellen mit den theoretischen Kennlinien sind in Abbildung 3.8 weitere Kennlinien dargestellt. Für zunehmende Magnetfeldstärken werden weniger Elektronen lokalisiert, was zur Verschiebung der Kennlinien in den Abbildungen 3.8(a) und (c) zu kleineren Spannungen und zur Zunahme der Leitwerte in den Abbildungen 3.8(b) und (d) führt.

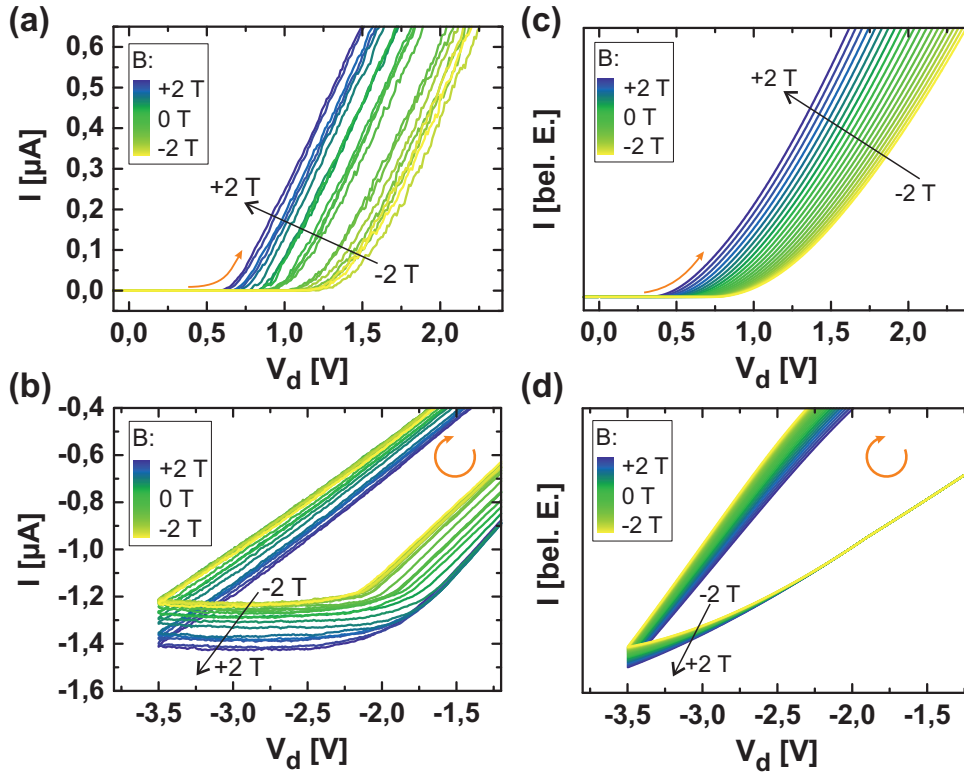


Abbildung 3.8: (a, b) Experimentelle Strom-Spannungs-Kennlinien für Magnetfeldstärken zwischen -2 (gelbe Kurve) und $+2$ T (blaue Kurve). Die Magnetfeldstärke wurde in Schritten von $0,2$ T variiert. (c, d) Theoretische I - V -Kennlinien für magnetfeldabhängige Tunnelraten beim Laden (siehe Gleichung (3.11)).

Die Magnetfeldabhängigkeit der Zustandsvariablen (Quantenpunktladung) führt zur q_{1D} - φ -Abhängigkeit in Abbildung 3.9(a). Dabei ist q_{1D} die Ladung im Kanal und φ der magnetische Fluss durch den Quantenpunkt an der engsten Kanaleinschnürung, welcher maßgeblich die Memristanz beeinflusst. Zur Bestimmung der Ladung im Kanal wurde der Zusammenhang

$$q_{1D} = e \cdot (A \cdot \rho_{max} - n) \quad (3.16)$$

mit einer linearen Abnahme beim Laden der Quantenpunkte angenommen [128]. A ist die Kanalfläche und ρ_{max} die maximale Ladungsträgerdichte. Die Anzahl lokalisierter Elektronen n wurde mit Gleichung (3.2) aus der Plateaubreite berechnet. Durch die Verwendung von seitlichen Gates ist C_{eff} hauptsächlich durch die Gate-Kanal-Kapazität gegeben, welche in vergleichbaren Strukturen mittels Einzelelektronentransports zu $1,1$ aF bestimmt wurde [152]. Die Fläche eines Quantenpunkts wird als $\pi(25 \text{ nm})^2$ angenommen. Mit $n_{max} = 10^{10} \text{ cm}^{-2}$ und $A = 0,3 \cdot 0,3 \mu\text{m}^2$ folgt die q_{1D} - φ -Abhängigkeit in Abbildung 3.9(a). Für zunehmenden magnetischen Fluss nimmt die Ladung im Kanal zu. Abbildung 3.9(b) zeigt die Memristanz für $V_d = 2$ V beim Erhöhen der Spannung in Abhängigkeit von φ/q_{1d} . Es wird ein linearer Zusammenhang mit

$$M = c_2 \frac{\varphi}{q_{1D}} + M_0 \quad (3.17)$$

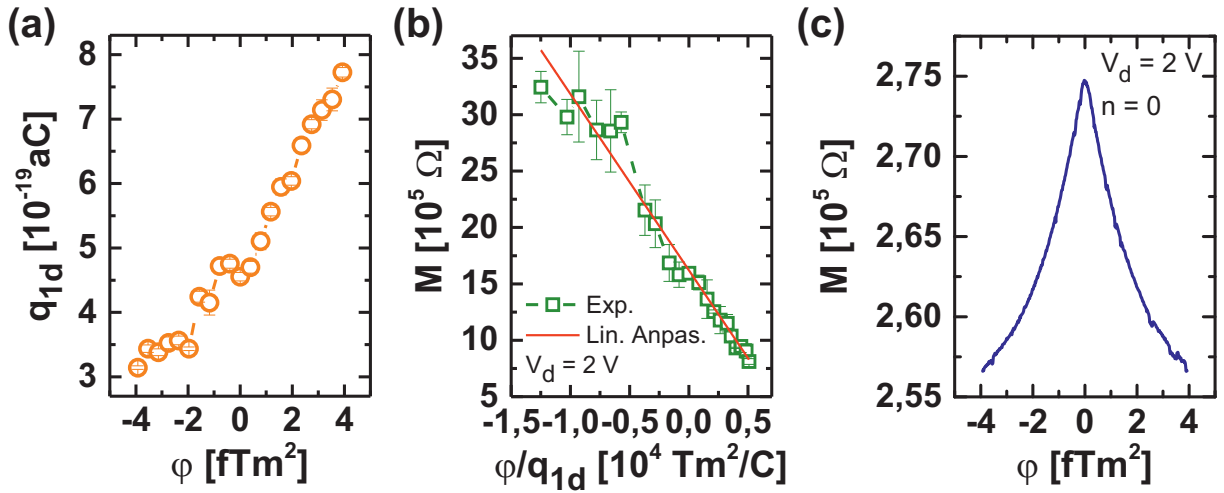


Abbildung 3.9: (a) Ladung im Kanal in Abhängigkeit des magnetischen Flusses durch einen Quantenpunkt. Für zunehmenden Fluss steigt die Ladung. (b) Memristanz in Abhängigkeit des Verhältnisses ϕ/q_{1D} . Die Memristanz wurde für $V_d = 2 \text{ V}$ beim Erhöhen der Spannung bestimmt. (c) Memristanz für eine Variation von ϕ für entladene Quantenpunkte. Die geringe Magnetfeldasymmetrie lässt auf eine nahezu symmetrische Probenstruktur schließen.

festgestellt. Die Anpassung der Daten in Abbildung 3.9(b) ergab $c_2 = -156$ und $M_0 = 1,6 \text{ M}\Omega$. Dabei gibt M_0 die Memristanz ohne externes Magnetfeld an und c_2 korreliert die spannungsinduzierte Änderung der Memristanz mit dem magnetischen Fluss.

Zur Untersuchung von möglichen Strukturasymmetrien als Ursache für die beobachtete Magnetfeldasymmetrie wurde die Memristanz ebenfalls für $V_d = 2 \text{ V}$ und entladene Quantenpunkte bestimmt (siehe Abbildung 3.9(c)). Im Gegensatz zu den geladenen Quantenpunkten ist die Asymmetrie bezüglich der Inversion von ϕ verringert. Somit wird die Magnetfeldasymmetrie durch die Lokalisierung von Ladungen auf den Quantenpunkten und nicht durch die Struktur (beispielsweise durch unterschiedliche Streuung am linken und rechten Rand des Kanals [153, 154]) hervorgerufen.

In diesem Abschnitt wurde gezeigt, dass die Quantenpunktladung mit einem externen Magnetfeld aufgrund einer Impulsänderung der tunnelnden Elektronen erhöht oder verringert werden kann. Die Änderung der Memristanz hängt vom Verhältnis aus magnetischem Fluss durch einen Quantenpunkt und der lokalisierten Ladung ab. Dies kann damit interpretiert werden, dass die Zustandsvariable w in den allgemeinen Memristorgleichungen [27]

$$V = M(w, I) \cdot I \quad \text{und} \quad \frac{dw}{dt} = f(w, I) \quad (3.18)$$

von ϕ/q abhängt. Die Verknüpfung der Memristanz mit dem magnetischen Fluss und der elektrischen Ladung veranlasste L. Chua zur Vorhersage des Memristors [29], wurde jedoch bislang noch nicht gezeigt [155]. Die Beobachtungen in diesem Abschnitt zeigen erstmals magnetfeldabhängige Memristanzänderungen. Mit Memristanzänderungen unter Beleuchtung durch optisch-induzierte Lade- und Entladeprozesse beschäftigt sich der folgende Abschnitt.

3.1.3 Lichtsensitivität der Memristanz

Memristoren wurden bereits in verschiedenen Materialsystemen wie Oxiden [27], Übergangsmetallchalkogeniden [71] oder organischen Materialien [66] realisiert. Dabei wurde insbesondere die Variation der Memristanz mit Spannungspulsen behandelt. Die unterschiedlichen Memristorrealisierungen erlauben zudem ein optisches Auslesen des Memristorzustands [156], eine optische Reduktion der Memristanz [41, 157] oder eine optoelektronische Variation der Memristanz [69, 158]. Die Realisierung von neuromorphen Lernregeln mittels Lichtpulsen, wie sie in Referenz [111] mit Metall-Sulfid-Mikrofasern demonstriert wurden, erfordert jedoch lichtinduzierte Memristanzerhöhungen und -reduktionen.

Die Lichtsensitivität des Memristors wurde durch Beleuchtung mit einer roten Leuchtdiode (engl.: *light emitting diode*, LED) der Wellenlänge 632 nm untersucht (siehe Abbildung 3.10(a)). In Abbildung 3.10(b) sind Strom-Spannungs-Kennlinien unter Beleuchtung im Dauerstrichbetrieb für unterschiedliche LED-Stromstärken gezeigt, welche annähernd proportional zur Lichtleistung sind ($I_{LED} = 10 \mu\text{A}$ entspricht einer Lichtleistung von 1 nW). Für zunehmende LED-Stromstärken nehmen die Hysteresenfläche, die Plateaubreite und die Entladespannung ab. Somit können die Quantenpunkte optisch entladen werden. Unter Beleuchtung werden zwischen -1 und -3 V zudem betragsmäßig kleinere Stromstärken beobachtet. Dies wird anhand der Differenz

$$\Delta I(I_{LED}) = I(I_{LED}) - I_{dunkel} \quad (3.19)$$

in Abbildung 3.10(c) verdeutlicht. Für hohe Lichtleistungen ist ΔI sowohl positiv als auch negativ. Demzufolge ist die Stromstärke unter Beleuchtung beim Reduzieren der Spannung zu-

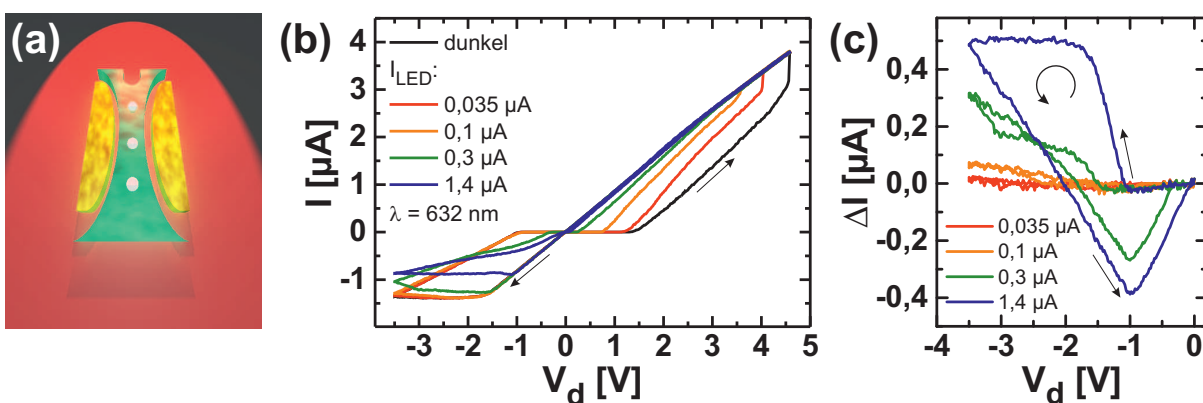


Abbildung 3.10: (a) Zur Untersuchung von optischen Lade- und Entladeprozessen wurde der Memristor mit einer roten LED der Wellenlänge 632 nm beleuchtet. Die LED beleuchtet die gesamte Struktur und im Folgenden werden die Ausgangsleistungen der LED angegeben. (b) Strom-Spannungs-Kennlinien unter Beleuchtung mit der roten LED im Dauerstrichbetrieb. Die Lichtleistungen lagen unter der Detektionsgrenze des verwendeten Photodetektors. Eine Stromstärke von $10 \mu\text{A}$ entspricht einer Lichtleistung von 1 nW. Für zunehmende LED-Stromstärken nehmen die Hysteresenfläche und die Plateaubreite ab. (c) Differenz der Stromstärken unter Beleuchtung und der Dunkelkennlinie. Die Daten wurden mit Gleichung (3.19) und den Kennlinien in (b) bestimmt.

nächst größer als bei der Dunkelkennlinie. Bei der anschließenden Erhöhung der Spannung ist die Stromstärke unter Beleuchtung jedoch geringer. Da die Stromstärke für entladene Quantenpunkte nicht von der Lichtleistung abhängt ($\Delta I = 0$), sind $\Delta I > 0$ und $\Delta I < 0$ auf optisch induziertes Laden bzw. Entladen zurückzuführen. Somit werden die Quantenpunkte für $I_{LED} = 1,4 \mu\text{A}$ unterhalb von -1 V zunächst geladen und für $V_d > -2 \text{ V}$ bei der Erhöhung der Spannung wieder entladen.

In Abbildung 3.11(a) ist der Leitwert beim Anlegen von roten Lichtpulsen mit Dauern von $10 \mu\text{s}$ für unterschiedliche Lichtleistungen dargestellt. Während der Beleuchtung wurde eine Spannung von $-1,8 \text{ V}$ angelegt. Die Leitwerte wurden mit Hilfe von Auslesepulsen der Amplitude $1,0 \text{ V}$ ermittelt. Zu Beginn der Messung wurden die Quantenpunkte entladen und der Leitwert beträgt $2,4 \mu\text{S}$. Für eine Lichtleistung von 3 nW bleibt der Leitwert beim Anlegen von 2000 Pulsen nahezu unverändert. Größere Lichtleistungen führen zu einer Reduktion des Leitwerts. Abbildung 3.11(b) zeigt den Leitwert in Abhängigkeit der Pulsanzahl für eine Spannung von 0 V . Im Gegensatz zu den vorherigen Messungen sind die Quantenpunkte zu Beginn der Messung geladen, weshalb ein Leitwert von Null beobachtet wird. Das Anlegen von

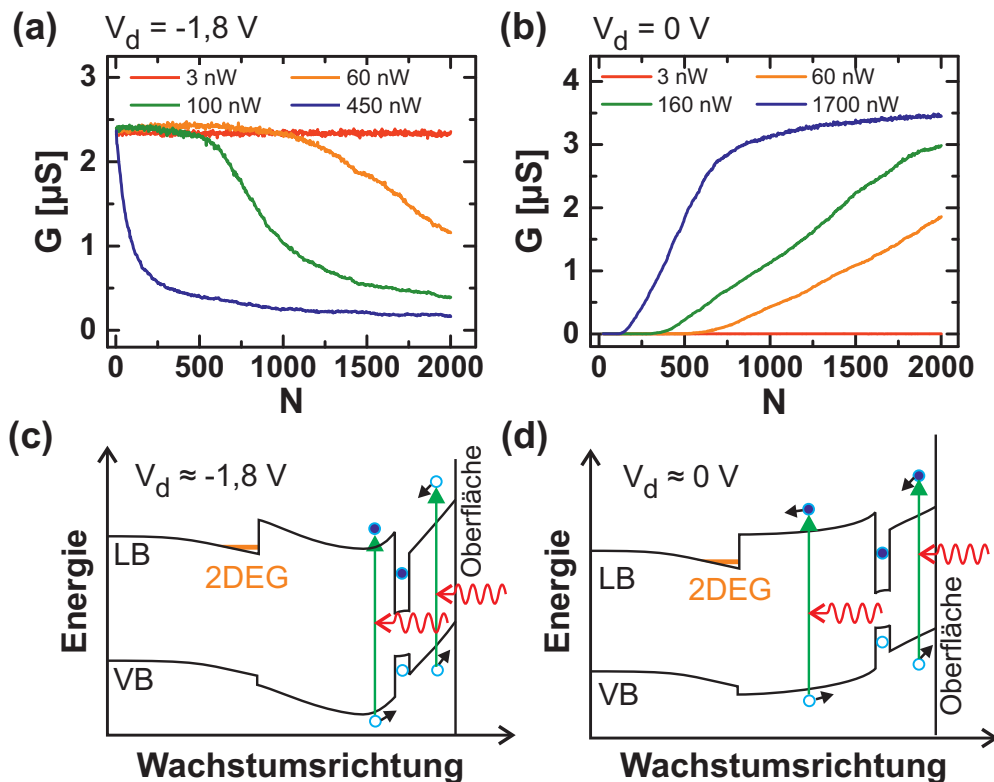


Abbildung 3.11: (a) Leitwert für gepulste optische Anregung mit rotem Licht für Pulsdauern von $10 \mu\text{s}$ und unterschiedliche Lichtleistungen. Der Leitwert sinkt für hohe Lichtleistungen. (b) Leitwert für Beleuchtung mit denselben Pulsen wie in (a), allerdings wurde die Spannung während der Beleuchtung auf 0 V erhöht. Für hohe Lichtleistungen steigt der Leitwert an. (c) Verlauf der Leitungs- (LB) und Valenzbandkante (VB) für eine Spannung von $-1,8 \text{ V}$ sowie schematische Darstellung der Ladungsträgerdynamik. Es driften mehr Elektronen zu den Quantenpunkten. (d) Leitungs- und Valenzbandkante für $V_d \approx 0 \text{ V}$. Durch das elektrische Feld driften mehr Löcher zu den Quantenpunkten, wo sie mit lokalisierten Elektronen rekombinieren.

Lichtpulsen mit Leistungen oberhalb von 60 nW führt zum Anstieg des Leitwerts. Leitwertserhöhungen durch Beleuchtung bei Raumtemperatur wurden mit Memristoren basierend auf $\text{CeO}_{2-x}/\text{AlO}_y/\text{Al}$ -Übergängen [41] und ZnO Nanodrähten [157] realisiert. Die erstgenannten Memristoren hatten allerdings Kontakte mit Durchmessern von 100 μm und die Nanodrähte wurden mit einer 300 W Xenon-Lichtquelle beleuchtet. Hier liegt die tatsächliche Lichtleistung am Memristor unter 1 nW und die Strukturgrößen sind im Bereich einiger 100 nm.

Die spannungsabhängige Änderung der Quantenpunktladung soll mit dem Verlauf der Leitungs- (LB) und Valenzbandkante (VB) in den Abbildungen 3.11(c) und (d) diskutiert werden. Die Photonenenergie des roten Lichts von etwa 2 eV ist größer als die Bandlückenenergie der InAs Quantenpunkte ($\approx 1,35$ eV) und der umgebenen GaAs ($\approx 1,50$ eV) und AlGaAs ($\approx 1,75$ eV) Barrieren. Demzufolge werden unter Beleuchtung in der gesamten Struktur durch Interband-Absorption Elektron-Loch-Paare generiert, die aufgrund des elektrischen Feldes getrennt werden. Die Anzahl lokalisierter Elektronen steigt an, sofern mehr Elektronen als Löcher in den Quantenpunkten akkumulieren. Driften dagegen mehr Löcher zu den Quantenpunkten, können diese mit lokalisierten Elektronen unter Aussendung eines Photons rekombinieren, wodurch die Anzahl lokalisierter Elektronen sinkt. Zur Beschreibung der Lokalisierung von mehr Elektronen (Laden der Quantenpunkte) und mehr Löchern (Entladen der Quantenpunkte) werden die effektiven Raten Γ_{cha} und Γ_{dis} eingeführt. Für eine Spannung von $-1,8$ V driften mehr Elektronen als Löcher in die Quantenpunkte (siehe Abbildung 3.11(c)) und es gilt $\Gamma_{cha} > \Gamma_{dis}$. Eine Erhöhung der Spannung auf 0,0 V führt zum Entladen der Quantenpunkte. Es driften mehr Löcher zu den Quantenpunkten (siehe Abbildung 3.11(d)). Daraus folgt $\Gamma_{cha} < \Gamma_{dis}$.

Abbildung 3.12(a) zeigt den Leitwert für gepulste Beleuchtung und unterschiedliche Spannungen. Zu Beginn der Messung wurden die Quantenpunkte entladen. Für $V_d = -0,6$ V bleibt der Leitwert beim Anlegen von 800 Pulsen annähernd unverändert. Eine Verringerung der Span-

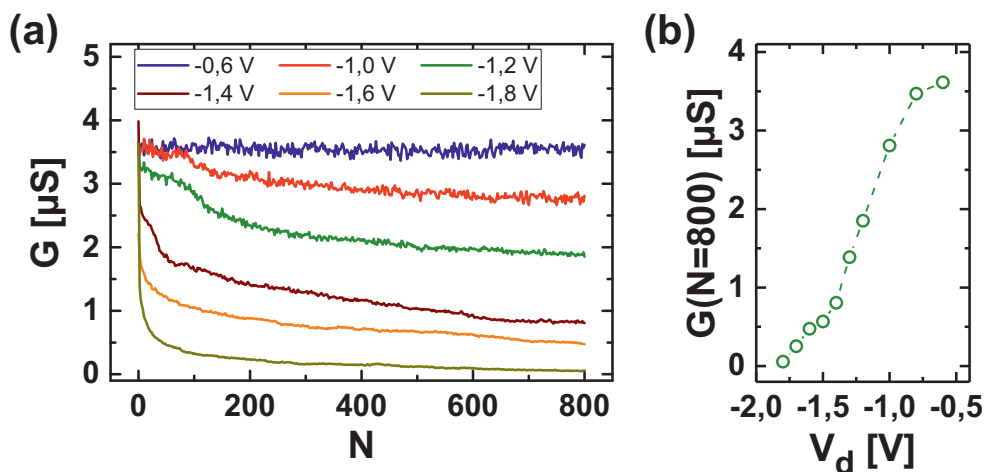


Abbildung 3.12: (a) Leitwert in Abhängigkeit der Pulsanzahl für rote Lichtpulse mit einer Dauer von 10 ms und einer Lichtleistung von 730 nW. Für Spannungen unterhalb von $-1,0$ V wird eine Reduktion des Leitwerts beobachtet. (b) Sättigungleitwerte nach 800 Pulsen aus den Daten in (a).

nung führt zu einer sukzessiven Leitwertreduktion. Der Sättigungsleitwert nach 800 Pulsen sinkt für abnehmende Spannungen (siehe Abbildung 3.12(b)). Die Änderung der Quantenpunktladung kann durch die Ratengleichung

$$\frac{dn}{dt} = P[-n\Gamma_{dis} + \Gamma_{cha}] \quad (3.20)$$

beschrieben werden. Dabei ist P die Rate der eingestrahnten Photonen (proportional zur eingestrahnten Leistung) und n die Anzahl der lokalisierten Elektronen. Im Gleichgewicht gilt $dn/dt = 0$ und die Quantenpunktladung ergibt sich zu

$$n = \frac{\Gamma_{cha}}{\Gamma_{dis}}. \quad (3.21)$$

Eine Reduktion der Spannung führt zur Zunahme von Γ_{cha} und zur Abnahme von Γ_{dis} . Demnach werden mehr Elektronen lokalisiert, weshalb $G(N = 800)$ in Abbildung 3.12(b) sinkt. Die Leitwertvariation eines zweidimensionalen Elektronengases durch Lokalisierung optisch generierter Ladungsträger ermöglicht die Realisierung von optischen Transistoren [159] und Einzelphotonendetektoren [160]. Bei anderen Memristorrealisierungen wurden nur lichtinduzierte Leitwertserhöhungen oder -reduktionen beobachtet [41, 157]. Die kontrollierte Zunahme und Abnahme unter Beleuchtung könnte jedoch zur Realisierung von optischen Lernregeln herangezogen werden, wie sie in Referenz [111] basierend auf Metall-Sulfid-Mikrofasern gezeigt wurden.

Abbildung 3.13(a) zeigt Strom-Spannungs-Kennlinien unter Beleuchtung im Dauerstrichbetrieb mit infrarotem Licht der Wellenlängen 940 nm (Photonenenergie: 1,32 eV, Lichtleistungen 39 μ W) und 1300 nm (Photonenenergie: 0,95 eV, Lichtleistung: 1,4 μ W). Aufgrund des experi-

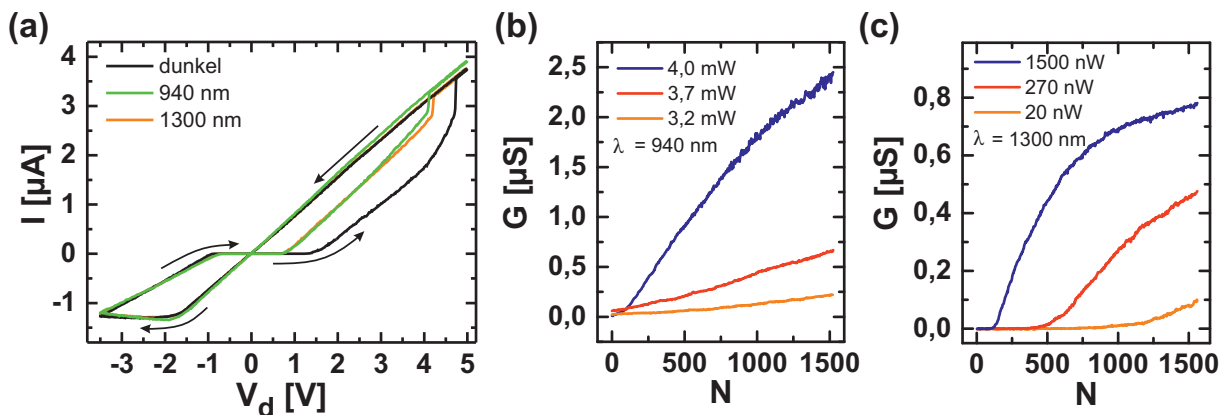


Abbildung 3.13: (a) Strom-Spannungs-Kennlinien ohne (dunkel) und mit Beleuchtung im Dauerstrichbetrieb mit Wellenlängen von 940 nm (Lichtleistung: 39 μ W) und 1300 nm (Lichtleistung: 1,4 μ W). Unter Beleuchtung nehmen die Hysteresenfläche und Plateaubreite ab. (b) Leitwert für Beleuchtung mit Lichtpulsen der Wellenlänge 940 nm, der Dauer 10 μ s und unterschiedlichen Lichtleistungen. (c) Leitwert für gepulste Beleuchtung mit Wellenlänge 1300 nm und Pulsdauer 100 μ s.

mentellen Aufbaus werden von den beiden LEDs unterschiedliche Flächen beleuchtet, weshalb das Verhältnis der Lichtleistungen nicht die Anzahl der absorbierten Photonen widerspiegelt. Unter Beleuchtung weisen die Kennlinien geringere Hysteresenflächen und Plateaubreiten auf. Der Leitwert für gepulste Beleuchtung ist in den Abbildungen 3.13(b) und (c) dargestellt. Während der Beleuchtung wurde eine Spannung von 0 V angelegt. Die Beleuchtung führt zum Anstieg des Leitwerts.

Aufgrund der geringen Photonenenergien des infraroten Lichts werden unter Beleuchtung kaum Elektron-Loch-Paare generiert. Absorbierte Photonen können jedoch Ladungsträger innerhalb eines Bandes anregen. Durch diese Intraband-Übergänge können lokalisierte Elektronen die Potentialbarriere der umgebenen Matrix überwinden (siehe Abbildung 3.14(a)), wodurch die Quantenpunkte entladen werden [161]. Zur Untersuchung von spannungsabhängigem Entladen der Quantenpunkte durch Intraband-Absorption wurde der Memristor mit Lichtpulsen der Dauer 100 μs und der Lichtleistung 3,6 mW beleuchtet (siehe Abbildung 3.14(b)). Die Wellenlänge betrug 940 nm und die Spannung während der Beleuchtung wurde zwischen $-1,0$ und $-2,0$ V variiert. Für eine Spannung von $-2,0$ V steigt der Leitwert nach etwa 170 Pulsen an und sättigt nach 1000 Pulsen bei 0,2 μS . Eine Erhöhung der Spannung führt zu einem Anstieg des Sättigungsleitwerts nach 1000 Pulsen. Somit können die Quantenpunkte durch Intraband-Absorption für negative Spannungen entladen werden.

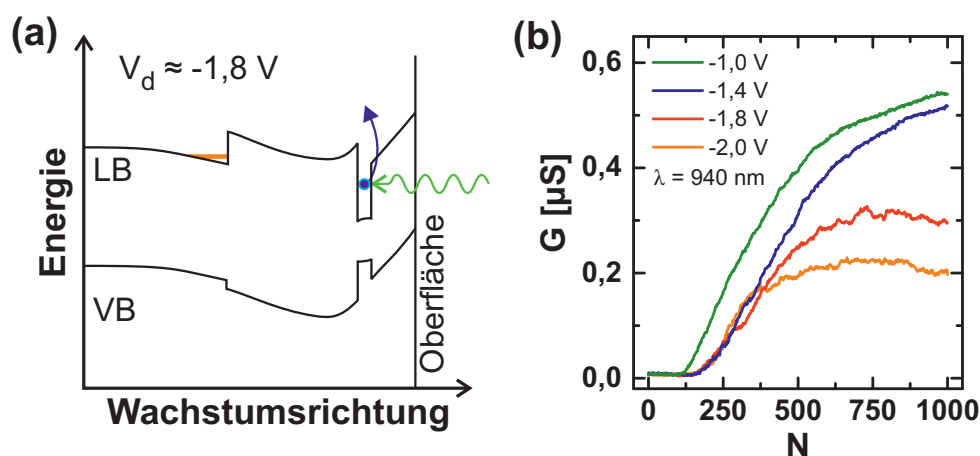


Abbildung 3.14: (a) Bandprofil der Leitungs- (LB) und Valenzbandkante (VB) für eine angelegte Spannung von $-1,8$ V. Lokalisierte Elektronen können durch Intraband-Absorption über die Potentialbarriere der umgebenden Matrix angeregt werden. Die Quantenpunkte werden optisch entladen. (b) Leitwert in Abhängigkeit der Pulsanzahl für Beleuchtung mit infrarotem Licht der Wellenlänge 940 nm, Pulsdauern von 100 μs , Lichtleistungen von 3,6 mW und unterschiedliche Spannungen. Unabhängig von der Spannung wird ein Anstieg des Leitwerts beobachtet. Der Leitwert für $N = 1000$ nimmt für steigende Spannungen zu.

Zur weiteren Untersuchung von wellenlängensensitiven Leitwertsänderungen wurden in Abbildung 3.15(a) abwechselnd 20 infrarote und 10 rote Lichtpulse der Wellenlängen 940 nm bzw. 632 nm angelegt. Die Pulse hatten eine Dauer von 250 ms. Die Lichtleistungen betragen 2,2 mW für die infraroten Pulse und 1 nW für die roten Pulse. In Abbildung 3.15(a) steigt der

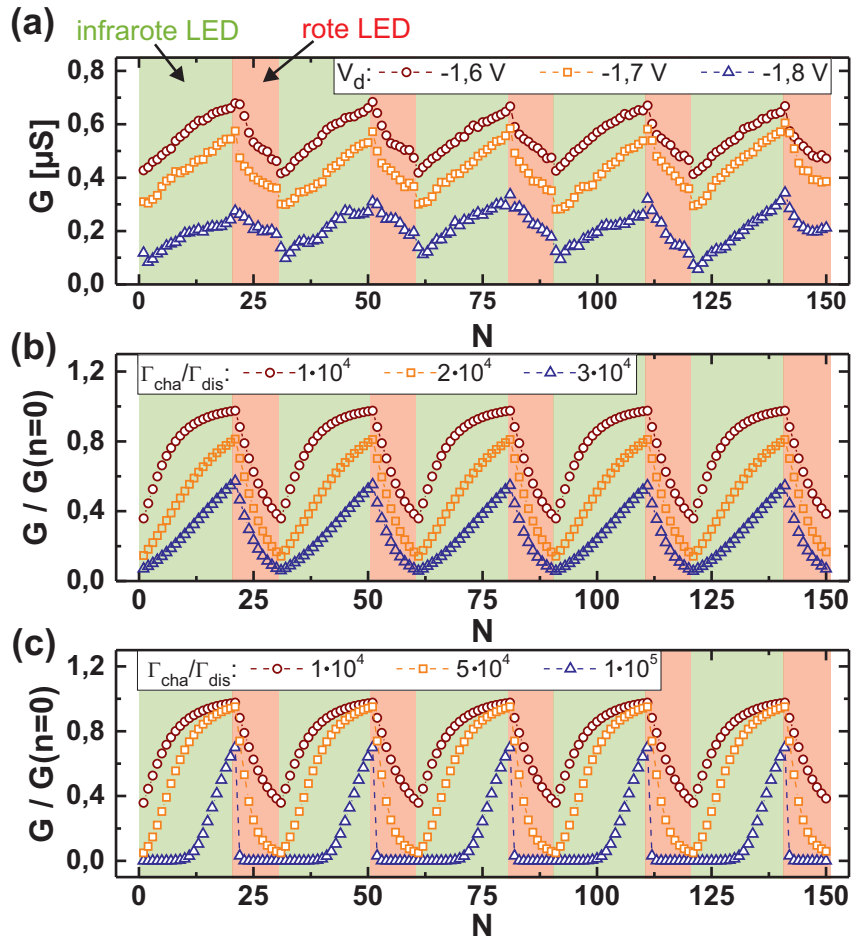


Abbildung 3.15: (a) Leitwert für Beleuchtung mit infrarotem und rotem Licht der Wellenlängen 940 nm bzw. 632 nm. Alternierend werden 20 infrarote und 10 rote Lichtpulse angelegt. Die Beleuchtung mit Licht unterschiedlicher Wellenlängen führt zu einer Erhöhung (infrarotes Licht) und Reduktion (rotes Licht) des Leitwerts. (b) Simulierte Leitwerte für dieselben optischen Pulse wie in (a), konstante Raten Γ_{cha} und variable Γ_{dis} . Geringere Raten Γ_{dis} führen zu kleineren Amplituden der Leitwertmodulation. $P\Delta t\Gamma_{dis}$ beträgt 0,15 für die Kreise, 0,15/2 für die Rechtecke und 0,15/3 für die Dreiecke. (c) Dieselben Simulationen wie in (b), allerdings für $P\Gamma_{dis}\Delta t = 0,15$, konstante Raten Γ_{dis} und unterschiedliche Γ_{cha} .

Leitwert für infrarotes Licht und sinkt für rotes Licht. Für zunehmende Spannungen sind die Leitwerte zu größeren Werten verschoben. Somit kann der Leitwert nur durch Beleuchtung mit Licht unterschiedlicher Wellenlängen variiert werden. Wellenlängenabhängige Leitwertänderungen in Memristoren wurden bislang nur in Referenz [41] demonstriert. Dabei war jedoch nur der Betrag der Leitwertserhöhung von der Wellenlänge abhängig. Hier kann der Leitwert dagegen durch Beleuchtung mit unterschiedlichen Wellenlängen erhöht und reduziert werden, was für die Realisierung von STDP mit Lichtpulsen benötigt wird.

Zur Modellierung der optisch induzierten Lade- und Entladeprozesse bei Beleuchtung mit Licht unterschiedlicher Wellenlängen wird die Ratengleichung

$$\frac{dn}{dt} = P[H(\hbar\omega - E_g)\Gamma_{cha} - n\Gamma_{dis}] \quad (3.22)$$

herangezogen. Dabei ist $\hbar\omega$ die Photonenenergie des eingestrahltten Lichts und $H(\dots)$ die Stufenfunktion. Der erste Term auf der rechten Seite von Gleichung (3.22) beschreibt das Laden und Entladen der Quantenpunkte durch Interband-Absorption (Photonenenergie übersteigt die effektive Bandlücke E_g von GaAs). Das Entladen durch Intraband-Absorption wird durch den zweiten Term auf der rechten Seite von Gleichung (3.22) modelliert. Intraband-Absorption tritt sowohl für rotes als auch infrarotes Licht auf. Aus der Ratengleichung ergibt sich die Anzahl der lokalisierten Elektronen nach dem Anlegen von N Lichtpulsen mit der Photonenenergie $\hbar\omega > E_g$ (rotes Licht) und der Dauer Δt zu

$$n(N) = \frac{\Gamma_{cha}}{\Gamma_{dis}} - \left(\frac{\Gamma_{cha}}{\Gamma_{dis}} - n_0 \right) \exp[-NP\Delta t\Gamma_{dis}]. \quad (3.23)$$

Dabei ist n_0 die Anfangsladung vor dem Anlegen der Lichtpulse. Nach Gleichung (3.23) kann die Ladung auf den Quantenpunkten für $n_0 < \Gamma_{cha}/\Gamma_{dis}$ durch Beleuchtung mit rotem Licht erhöht und für $n_0 > \Gamma_{cha}/\Gamma_{dis}$ verringert werden. Dies ist im Einklang mit den experimentellen Daten in den Abbildungen 3.11(a) und (b), wo das Verhältnis $\Gamma_{cha}/\Gamma_{dis}$ durch Variation der Spannung verändert wurde.

Mit Hilfe der Ratengleichung und dem Leitwert in Gleichung (2.32) kann die wellenlängensensitive Leitwertsänderung in Abbildung 3.15(a) simuliert werden. Für dieselbe Pulsabfolge von rotem und infrarotem Licht wie in der experimentellen Durchführung ergeben sich die Leitwerte in den Abbildungen 3.15(b) und (c). In Abbildung 3.15(b) ist die Leitwertsänderung für konstante Γ_{cha} , P und Δt dargestellt. $P\Gamma_{dis}\Delta t$ beträgt 0,15 für die braunen Kreise, 0,15/2 für die orangen Quadrate und 0,15/3 für die blauen Dreiecke. Abbildung 3.15(c) zeigt den Leitwert für $P\Delta t\Gamma_{dis} = 0,15$ und variable Γ_{cha} . Unter Beleuchtung sinkt der Leitwert für rotes Licht und steigt für infrarotes Licht. Die Amplituden der Leitwertsmodulation verschieben für eine Reduktion von Γ_{dis} und eine Erhöhung von Γ_{cha} zu kleineren Werten.

Die maximalen und minimalen Leitwerte sind auf unterschiedliche Ladezustände der Quantenpunkte zurückzuführen. Beim Anlegen von periodischen Pulsabfolgen bestehend aus N_1 Pulsen mit $\hbar\omega > E_g$ gefolgt von N_2 Pulsen mit $\hbar\omega < E_g$ stellt sich unabhängig von n_0 ein dynamischer Zustand ein, bei welchem die Quantenpunktladung zwischen einem minimalen Wert n_{min} und einem maximalen Wert n_{max} alterniert. Aus Gleichung (3.23) folgt die maximale Quantenpunktladung für N_1 Pulse mit Dauer Δt und $n_0 = n_{min}$

$$n_{max} = \frac{\Gamma_{cha}}{\Gamma_{dis}} - \left(\frac{\Gamma_{cha}}{\Gamma_{dis}} - n_{min} \right) \cdot \exp[-N_1 P \Gamma_{dis} \Delta t]. \quad (3.24)$$

Die Beleuchtung mit N_2 Pulsen der Dauer Δt und $n_0 = n_{max}$ reduziert die Quantenpunktladung auf

$$n_{min} = n_{max} \cdot \exp[-N_2 P \Gamma_{dis} \Delta t]. \quad (3.25)$$

Durch Lösen des Gleichungssystems (Gleichungen (3.24) und (3.25)) ergeben sich die Ladezustände

$$n_{min} = \frac{\Gamma_{cha}}{\Gamma_{dis}} \cdot \frac{\exp[-N_2 P \Gamma_{dis} \Delta t] \cdot (1 - \exp[-N_1 P \Gamma_{dis} \Delta t])}{1 - \exp[-(N_1 + N_2) P \Gamma_{dis} \Delta t]} \quad (3.26)$$

und

$$n_{max} = \frac{\Gamma_{cha}}{\Gamma_{dis}} \cdot \frac{1 - \exp[-N_1 P \Gamma_{dis} \Delta t]}{1 - \exp[-(N_1 + N_2) P \Gamma_{dis} \Delta t]} \quad (3.27)$$

Somit werden die Amplituden der Leitwertmodulation durch das Verhältnis $\Gamma_{cha}/\Gamma_{dis}$ kontrolliert. Die geringeren Amplituden in Abbildung 3.15(a) können durch kleinere Raten Γ_{dis} in Abbildung 3.15(b) und größere Raten Γ_{cha} in Abbildung 3.15(c) reproduziert werden. Demnach führt eine Reduktion der Spannung zu einer Verringerung von Γ_{dis} und zu einer Erhöhung von Γ_{cha} , was auch mit den Ergebnissen in Abbildung 3.12(b) vereinbar ist.

In diesem Abschnitt wurden optisch induzierte Leitwertserhöhungen und -reduktionen demonstriert. In Abhängigkeit der angelegten Spannung kann der Leitwert durch Interband-Absorption erhöht oder verringert werden, indem eine größere Anzahl an Löchern oder Elektronen zu den Quantenpunkten driften. Zudem ermöglicht Intraband-Absorption das Anregen von lokalisierten Elektronen über die Potentialbarriere der umgebenden Matrix. Die unterschiedlichen Absorptionsmechanismen führen zu wellenlängensensitiven Leitwertsänderungen. Mit der Realisierung von Leitwertsänderungen durch Spannungspulse und der Verwendung von Memristoren in künstlichen neuronalen Netzen beschäftigt sich der folgende Abschnitt.

3.1.4 Synaptische Funktionalitäten

Synapsen stellen in neuronalen Netzen die Verbindungen zwischen Neuronen dar. Ihre Stärke reguliert die Intensität, mit welcher ankommende Signale transmittiert werden. Die dynamische Änderung der synaptischen Stärke ist entscheidend für das Lernen in neuronalen Netzen und wird in Abhängigkeit der Zeitdifferenz zwischen prä- und postsynaptischen Pulsen erhöht (Potenzierung) oder verringert (Depression). Als Äquivalent zur synaptischen Stärke kann in elektronischen Bauelementen der Leitwert G herangezogen werden. Für die Nachahmung synaptischer Funktionalitäten ist die Kontrolle des Leitwerts mit der angelegten Spannung entscheidend.

Zur Untersuchung von dynamischen Leitwertsänderungen werden Spannungspulse mit Amplitude V_l und Dauer t_l angelegt (siehe eingebettetes Diagramm in Abbildung 3.16(a)). Abbildung 3.16(a) zeigt den Leitwert des Kanals in Abhängigkeit der Anzahl angelegter Lernpulse N mit Amplitude $-2,0$ V und unterschiedlichen Pulsdauern. Durch das Anlegen der Lernpulse wird der Leitwert sukzessive verringert. Für längere Pulsdauern ist die Leitwertsreduktion deutlicher ausgeprägt. Der Leitwert in Abhängigkeit der Anzahl angelegter Pulse mit einer konstanten Dauer von 5 ms und unterschiedlichen Amplituden ist in Abbildung 3.16(b) dargestellt. Es wird eine deutliche Verringerung des Leitwerts nach wenigen Pulsen beobachtet. Der Leitwert

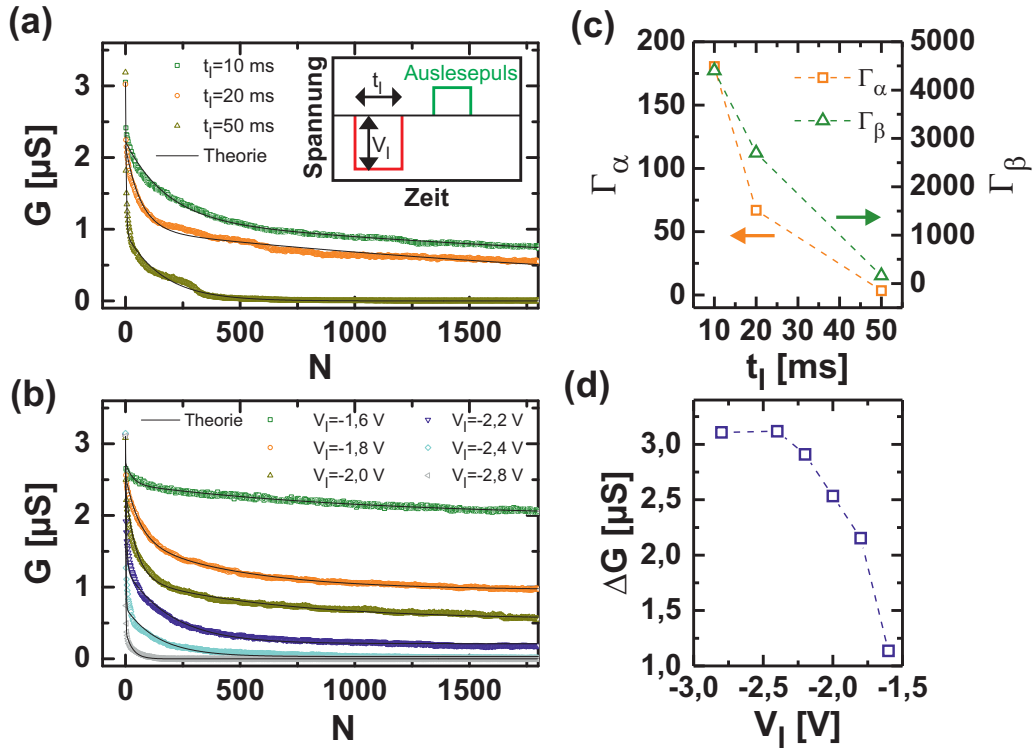


Abbildung 3.16: (a) Leitwert des Kanals in Abhängigkeit der Anzahl an Lernpulsen mit einer Amplitude von $-2,0$ V und unterschiedlichen Pulsdauern. Für zunehmende Pulsdauer nimmt der Leitwert nach 1800 Pulsen ab. Die eingebettete Grafik zeigt den zeitlichen Verlauf des Spannungssignals. Der Lernpuls (rot) wird von einem Auslesepuls (grün) mit positiver Amplitude gefolgt. (b) Leitwert beim Anlegen von Lernpulsen mit Pulsdauer 5 ms und verschiedenen Amplituden. Für geringe Amplituden wird G bereits nach wenigen Pulsen auf Null reduziert. (c) Raten Γ_α und Γ_β , die durch Anpassung der Daten in (a) mit Gleichung (3.32) ermittelt wurden. (d) Leitwertänderungen $\Delta G = G_0 - G_\infty$ der Daten in (b), die durch Anpassung mittels Gleichung (3.32) bestimmt wurden.

für $N = 1800$ sinkt mit abnehmender Amplitude und für $V_l \leq -2,4$ V wird ein Leitwert von Null beobachtet.

Zur Beschreibung des ladungsabhängigen Leitwerts wird die Strom-Spannungs-Charakteristik von Speichertransistoren herangezogen. Mit der Steilheit β , der Drain-Source-Spannung V_{ds} , der Gatespannung V_g und der Schwellenspannung V_{th} ergibt sich der Strom zu [51]

$$I = \beta (V_g - V_{th}) \cdot V_{ds} - \beta \frac{V_{ds}^2}{2}. \quad (3.28)$$

Für die Beschaltung in Abbildung 3.2(b) gilt $V_g = V_d$ und $V_{ds} \leq V_d$. Mit $V_{th} = ne/C$ (siehe Gleichung (2.20)) und unter Vernachlässigung des zweiten Terms folgt der Leitwert

$$G = \frac{I}{V_{ds}} = \beta (V_d - V_{th}) = \beta V_d - \frac{\beta e}{C} n. \quad (3.29)$$

Die Änderung Δn der Quantenpunktladung kann durch das Laden und Entladen eines Kondensators beschrieben werden. Mit den Zeitkonstanten τ_{cha} für das Laden und τ_{dis} für das Entladen

folgt

$$n = n_0 + \Delta n = n_0 + n_+ \left(1 - \exp \left[-\frac{T_{cha}}{\tau_{cha}} \right] \right) - n_- \left(1 - \exp \left[-\frac{T_{dis}}{\tau_{dis}} \right] \right). \quad (3.30)$$

Dabei ist n_0 die Anfangsladung der Quantenpunkte und T_{cha} und T_{dis} sind die Zeitintervalle während derer Lade- und Entladeprozesse stattfinden können. Die Zeitkonstanten für das Laden (τ_{cha}) und Entladen (τ_{dis}) sind ebenfalls von der angelegten Spannungsdifferenz abhängig. Die Anzahl an transferierten Elektronen sind für das Laden durch n_+ und für das Entladen durch n_- gegeben. Für ein vollständiges Entladen der Quantenpunkte gilt $n_- = n$, andernfalls $n_- < n$. Aus den Gleichungen (3.29) und (3.30) ergibt sich der Leitwert nach dem N -ten Puls zu

$$G_N \propto -n_0 - n_+ \left(1 - \exp \left[-\frac{NT_{cha}}{\tau_{cha}} \right] \right) + n_- \left(1 - \exp \left[-\frac{NT_{dis}}{\tau_{dis}} \right] \right). \quad (3.31)$$

Der exponentielle Zusammenhang aus Gleichung (3.31) beschreibt die G - N -Abhängigkeiten in den Abbildungen 3.16(a) und (b). Dabei entsprechen T_{cha} bzw. T_{dis} den Dauern der Spannungspulse, sofern die Amplituden betragsmäßig die Lade- oder Entladespannung überschreiten. Da nur negative Spannungspulse angelegt werden, gilt $T_{dis} = 0$. Die Abweichung der Leitwertreduktion vom monoexponentiellen Zusammenhang aus Gleichung (3.31) ist auf eine Abhängigkeit der Zeitkonstanten von der Energie der lokalisierten Elektronen zurückzuführen. Nach den Abbildungen 2.12(b) und (c) ist die Höhe der Tunnelbarriere für höherenergetische Quantenzustände reduziert [129]. Demzufolge wurden die Daten in den Abbildungen 3.16(a) und (b) durch biexponentielle Funktionen der Form

$$G = G_\infty + G_\alpha \exp[-N\Gamma_\alpha] + G_\beta \exp[-N\Gamma_\beta] \quad (3.32)$$

mit dem Sättigungsleitwert G_∞ angepasst. Γ_α und Γ_β sind Zeitkonstanten für das Tunneln vom zweidimensionalen Elektronengas in die Quantenpunkte. Dabei beschreibt Γ_α den Tunnelprozess durch eine Barriere mit geringerer Höhe und Γ_β den Tunnelprozess durch eine höhere Tunnelbarriere (siehe Abbildungen 2.12(b) und (c)). Aus den Anpassungskurven in Abbildung 3.16(a) mit $G_\infty = 0$ (schwarze Linien) wurden die Raten Γ_α und Γ_β in Abbildung 3.16(c) ermittelt. Daraus ergeben sich Zeitkonstanten $\tau = \Gamma t_l$ zwischen $0,2 \text{ s} < \tau_\alpha < 1,8 \text{ s}$ und $8,1 \text{ s} < \tau_\beta < 44,0 \text{ s}$. Die Zeitkonstante τ_β im Bereich von zehn Sekunden ist mit der ermittelten Ladezeit in Abbildung 3.3(b) vereinbar. Die Daten in Abbildung 3.16(b) wurden ebenfalls mit dem biexponentiellen Zusammenhang aus Gleichung (3.32) angepasst (siehe schwarze Linien). Abbildung 3.16(d) zeigt die Leitwertsänderung $\Delta G = G_0 - G_\infty$, wobei G_0 den Leitwert für $N = 0$ angibt. Für Amplituden unterhalb von $-2,4 \text{ V}$ wird der Leitwert durch Laden der Quantenpunkte auf Null reduziert. Größere Amplituden führen zu geringeren Leitwertsänderungen.

In Abbildung 3.17(a) ist der zeitliche Verlauf des Leitwerts beim Anlegen von Lernpulsen mit Amplituden $V_l = 4,0 \text{ V}$ und unterschiedlichen Dauern t_l dargestellt. Für kurze Pulse (2 ms)

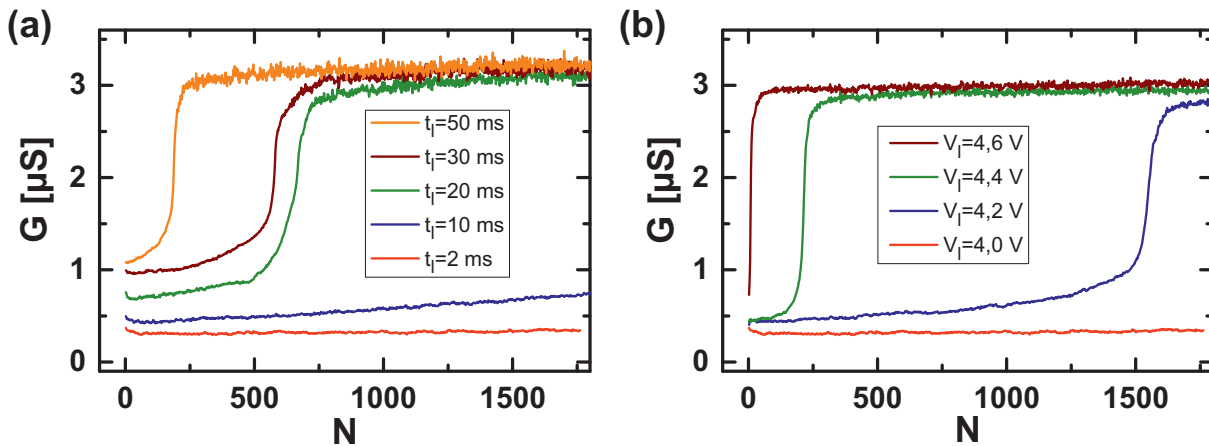


Abbildung 3.17: (a) Leitwert in Abhängigkeit der Anzahl an Lernpulsen mit Amplitude $4,0 \text{ V}$ und unterschiedlichen Dauern. Für zunehmende Dauern wird der Sättigungsleitwert von $3,1 \mu\text{S}$ nach weniger Pulsen erreicht. (b) G in Abhängigkeit von N für Lernpulse der Dauer 2 ms und unterschiedlichen Amplituden. Für größere Amplituden steigt der Leitwert nach weniger Pulsen an.

wird beim Anlegen von 1800 Pulsen ein nahezu unveränderter Leitwert beobachtet. Eine Erhöhung der Pulsdauer auf 20 ms führt zu einem Anstieg des Leitwerts auf $3,1 \mu\text{S}$ nach 500 Pulsen. Für $t_l = 30$ und 50 ms wird die Leitwertserhöhung nach 750 respektive 260 Pulsen beobachtet. Aus dem Produkt Nt_l , wobei N die Pulsanzahl für das vollständige Entladen ist, ergeben sich Zeitkonstanten zwischen 9 und 17 s . In Referenz [129] wurden für das Entladen von selbstorganisierten InAs Quantenpunkten durch eine 40 nm dicke Tunnelbarriere Zeitkonstanten von 300 bis 4000 s beobachtet. Die kleineren Zeitkonstanten könnten auf die angelegte Spannung zurückzuführen sein, was in Abbildung 3.17(b) mit Lernpulsen der Dauer 2 ms und unterschiedlichen Amplituden untersucht wird. Für eine Amplitude von $4,0 \text{ V}$ bleibt der Leitwert für 1800 Pulse annähernd konstant. Wird die Amplitude auf $4,2 \text{ V}$ erhöht, steigt der Leitwert nach etwa 1500 Pulsen deutlich an und sättigt bei $2,8 \mu\text{S}$. Bei einer weiteren Erhöhung der Amplitude wird der Sättigungsleitwert von $3,0 \mu\text{S}$ bereits nach 360 ($4,4 \text{ V}$) bzw. 100 Pulsen ($4,6 \text{ V}$) erreicht. Die Erhöhung der Amplitude von $4,2$ auf $4,6 \text{ V}$ führt zu einer Abnahme der Zeitkonstanten für das Entladen von $3,11$ auf $0,02 \text{ s}$.

Abbildung 3.18(a) zeigt Strom-Spannungs-Kennlinien beim Anlegen einer konstanten Spannung V_s an den Sourcekontakt. Die Drainspannung wurde zwischen $-3,2$ und $6,0 \text{ V}$ variiert. Für $V_s = 1,0 \text{ V}$ wird eine durch den Ursprung gehende Hysterese mit $V_{th} \approx 2,9 \text{ V}$ und $A = 7,1 \mu\text{W}$ beobachtet. Bei einer Verringerung der Sourcespannung nehmen die Hysteresenfläche und die Plateaubreite ab (siehe Abbildung 3.18(b)). Für das Laden der Quantenpunkte ist insbesondere die Spannungsdifferenz $V_{ds} = V_d - V_s$ zwischen dem Drain- und Sourcekontakt entscheidend (V_d liegt am Kanal und den seitlichen Gates an). Demnach werden die Quantenpunkte bei einer Sourcespannung von $+1,0 \text{ V}$ bereits für $V_d < V_{cha} - V_s = -0,9 \text{ V}$ geladen. Dagegen werden für $V_s = -1,0 \text{ V}$ zum Laden der Quantenpunkte Drainspannungen von $-2,9 \text{ V}$ benötigt, weshalb weniger Elektronen lokalisiert werden. Abbildung 3.18(c) zeigt die Entladespannung in

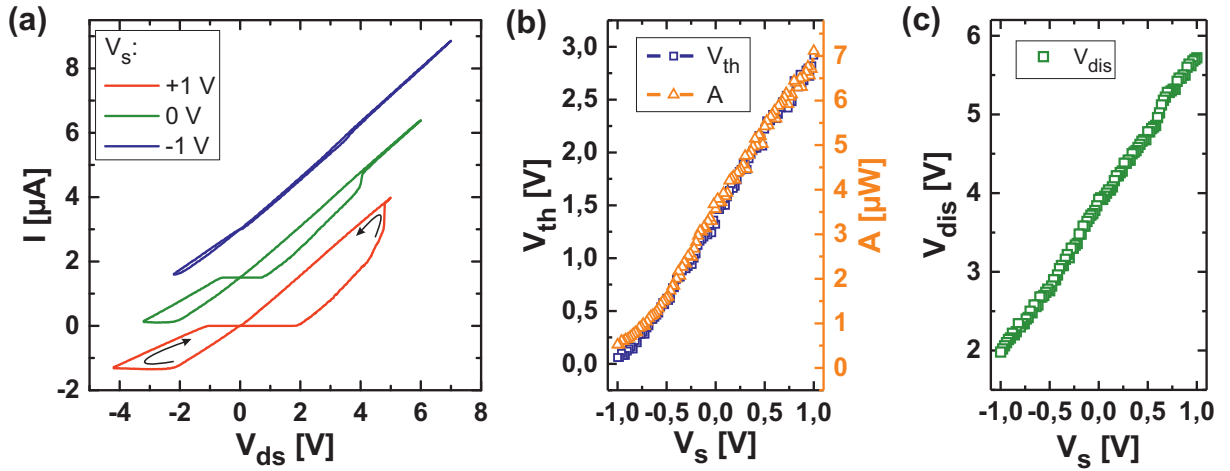


Abbildung 3.18: (a) Strom-Spannungs-Kennlinien für eine Variation der Sourcespannung. $V_{ds} = V_d - V_s$ ist die Spannungsdifferenz zwischen dem Drain- und Sourcekontakt. Für kleine V_s werden weniger Elektronen lokalisiert. (b) Plateaubreite und Hysteresenfläche in Abhängigkeit der Sourcespannung. Größere V_s führen zur Zunahme von V_{th} und A . (c) Bei einer Variation der Sourcespannung verschiebt die Entladespannung linear zu größeren Werten.

Abhängigkeit von der Sourcespannung. V_{dis} ist die zum Entladen der Quantenpunkte benötigte Drainspannung. Sie verschiebt für zunehmende Sourcespannungen zu größeren Werten. Bei einer Erhöhung von V_s um 2,0 V nimmt die Entladespannung um 3,7 V zu. Die größere Verschiebung von V_{dis} wird mit der Zunahme der Quantenpunktladung erklärt. Aus den Daten in den Abbildungen 3.18(b) und (c) folgt

$$\Delta V_{dis} = \Delta V_s + 0,6 \cdot \Delta V_{th}. \quad (3.33)$$

Die ladungsabhängige Verschiebung der Entladespannung mit Steigung 0,6 wurde ebenfalls in Abbildung 3.4(d) beobachtet (siehe Gleichung (3.3)).

Zur Untersuchung der Leitwertsänderung bei der Überlagerung unterschiedlicher Spannungspulse wird die präsynaptische Spannung an den Drainkontakt und die postsynaptische Spannung an den Sourcekontakt angelegt. Zunächst werden rechteckige Spannungspulse verwendet (siehe Abbildung 3.19(a)). Die Pulse haben eine Dauer von 10 ms. Die Zeitdifferenz Δt zwischen den Pulsen wird variiert. Für $\Delta t = 0$ ms liegen die Pulse gleichzeitig an. Mit zunehmender zeitlicher Differenz folgt der prä- dem postsynaptischen Puls. Abbildung 3.19(b) zeigt die Differenz $V_{ds} = V_d - V_s$ für $\Delta t \approx 6$ ms. Die Überlagerung der beiden Pulse führt für die Dauer $T_{dis} \approx 4$ ms zum Überschreiten der Entladespannung (siehe gelb markierter Bereich). Durch Erhöhen der Zeitdifferenz zwischen den Pulsen kann T_{dis} von 10 ms ($\Delta t = 0$ ms) auf 0 ms ($\Delta t = 10$ ms) reduziert werden.

Abbildung 3.19(c) zeigt den Leitwert beim Anlegen der Pulse aus Abbildung 3.19(a) für unterschiedliche Δt . Die Amplituden der prä- und postsynaptische Pulse waren $V_{pr} = 3,8$ und $V_{po} = -0,8$ V. Für $\Delta t = 9$ ms bleibt der Leitwert beim Anlegen von 1000 Pulsen konstant.

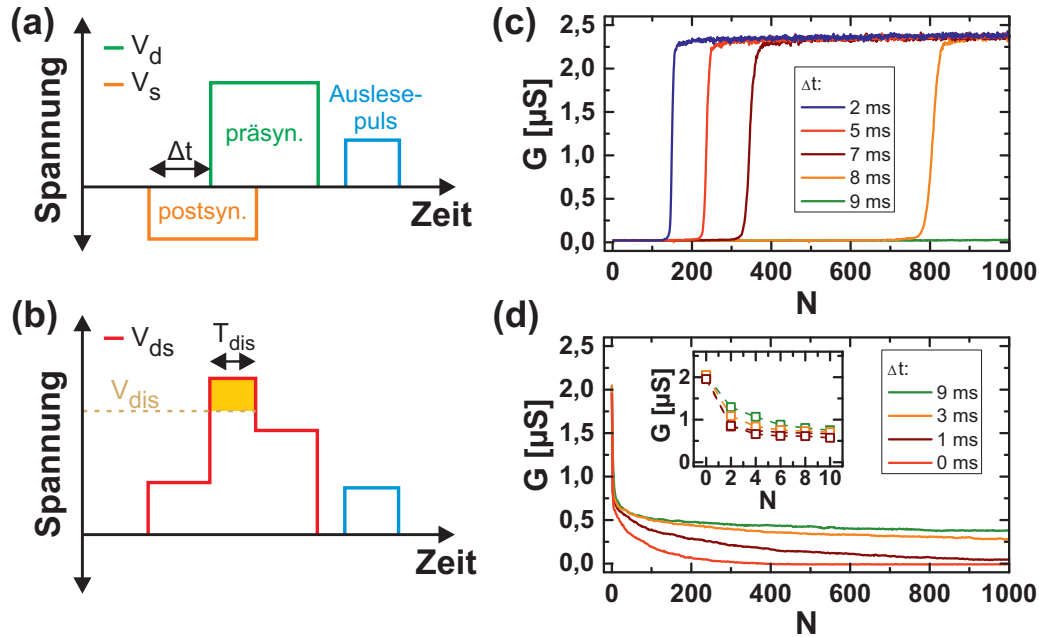


Abbildung 3.19: (a) Zeitlicher Verlauf der prä- und postsynaptischen Spannungen, die an den Drain- bzw. den Sourcekontakt angelegt wurden. (b) Die Differenz der Spannungspulse aus (a) übersteigt im Zeitintervall T_{dis} die Entladespannung (siehe gelb markierter Bereich). (c) Leitwert des Kanals in Abhängigkeit der Anzahl angelegter Spannungspulse mit Amplituden $V_{pr} = 3,8$ V und $V_{po} = -0,8$ V. Für $\Delta t = 9$ ms bleibt der Leitwert konstant. Eine Reduktion von Δt führt zu einem sprunghaften Anstieg des Leitwerts. (d) Abnahme des Leitwerts beim Anlegen von Spannungspulsen mit $V_{pr} = -2,4$ V und $V_{po} = 0,8$ V. Das eingebettete Diagramm zeigt die Leitwertsreduktion nach den ersten Pulsen.

Eine Reduktion der Zeitdifferenz zwischen den Pulsen auf 8 ms führt zu einem sprunghaften Anstieg des Leitwerts nach etwa 780 Pulsen. Wird Δt weiter verringert, findet der Leitwertanstieg bereits nach weniger Pulsen statt. In Abbildung 3.19(d) ist der Leitwert in Abhängigkeit der Pulsanzahl für $V_{pr} = -2,4$ V und $V_{po} = 0,8$ V gezeigt. Bei einer Überlagerung der Pulse gilt $T_{dis}(\Delta t) = 0$ und $T_{cha}(\Delta t) > 0$. Im Gegensatz zur vorangegangenen Messung wurden die Quantenpunkte vor dem Anlegen der ersten Pulse entladen. Beim Anlegen der Pulse sinkt der Leitwert. Dabei ist die Leitwertsreduktion umso größer, je kleiner die Zeitdifferenz zwischen den Pulsen ist. Der Leitwert nach 1000 Pulsen sinkt ebenfalls mit abnehmender Zeitdifferenz. Somit kann der Leitwert durch Variation von T_{dis} und T_{cha} erhöht oder verringert werden. Aufgrund der Symmetrie der Spannungspulse werden für eine Umkehr der zeitlichen Reihenfolge dieselben Leitwertsänderungen in Abhängigkeit vom Betrag von Δt erwartet.

Zur Untersuchung einer Abhängigkeit der Leitwertsänderung von der Reihenfolge der Pulse werden die asymmetrischen Pulse in Abbildung 3.20(a) verwendet, welche eine positive und eine negative Amplitude aufweisen. Dies ist dem Aktionspotential in Abbildung 2.6(a) nachempfunden, welches relativ zur Ruhespannung ebenfalls einen positiven und einen negativen Beitrag zeigt. Allerdings wurden die Spannungsmaxima und -minima der hier verwendeten Pulse den Lade- und Entladespannungen und die Dauer den inversen Tunnelraten angepasst.

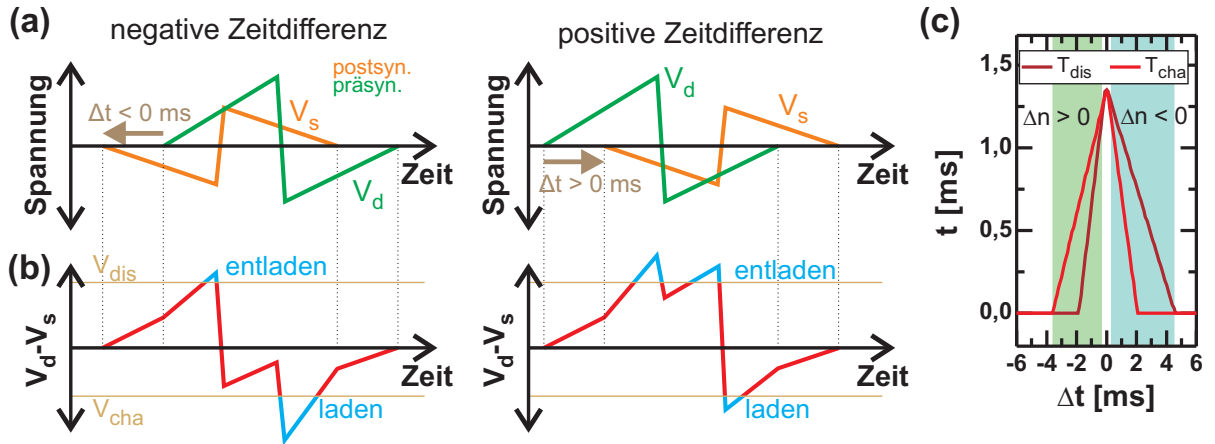


Abbildung 3.20: (a) Zeitlicher Verlauf der prä- und postsynaptischen Pulse. Für negative Zeitdifferenzen folgt der prä- dem postsynaptischen Puls (links). Für positive Zeitdifferenzen ist die Reihenfolge invertiert (rechts). Die Spannungsdifferenz zwischen den Pulsen kann die Schwellenspannungen V_{cha} für das Laden unter- und V_{dis} für das Entladen überschreiten (siehe blau markierte Bereiche in (b)). Die Zeitintervalle, in welchen Lade- und Entladeprozesse stattfinden können, sind in (c) in Abhängigkeit von Δt gezeigt. Für negative Zeitdifferenzen dominiert das Laden und für positive Zeitdifferenzen das Entladen der Quantenpunkte.

Der präsynaptische Spannungspuls mit Amplituden von +4,2 und -3,1 V wurde an den Drainkontakt angelegt und der postsynaptische Spannungspuls mit Amplituden von +2,0 und -2,0 V an den Sourcekontakt. Die Dauer der Pulse betrug 10 ms. Für die Pulse in Abbildung 3.20(a) finden für positive und negative Zeitdifferenzen Lade- und Entladeprozesse statt. Die Zeitintervalle $T_{cha} > 0$ und $T_{dis} > 0$ sind in Abbildung 3.20(b) blau markiert. Durch Variation von Δt können T_{dis} und T_{cha} verändert werden (siehe Abbildung 3.20(c)).

Abbildung 3.21(a) zeigt den Leitwert für vier unterschiedliche Zeitdifferenzen zwischen den Pulsen. Vor jeder Messung wurde ein bestimmter Ladezustand der Quantenpunkte eingestellt. Für große zeitliche Separationen der Pulse ($\Delta t = +4,8$ und $-5,5$ ms) wird eine geringe Reduktion des Leitwerts beim Anlegen von zehn Pulsen beobachtet. Dagegen steigt der Leitwert für eine Zeitdifferenz von +0,7 ms bereits nach dem ersten Puls an und sinkt für eine Zeitdifferenz von -0,7 ms. Aus den Daten in Abbildung 3.21(a) wurde die relative Änderung des Leitwerts nach einem Puls

$$\Delta G = \frac{G_1 - G_0}{G_0} \quad (3.34)$$

bestimmt. Dabei ist G_0 der Leitwert zu Beginn der Messung und G_1 nach dem Anlegen von einem Puls. In Abbildung 3.21(b) ist die relative Leitwertsänderung für $\Delta t < 0$ negativ und für $\Delta t > 0$ positiv. Für große Zeitdifferenzen zwischen den Pulsen wird dagegen keine Änderung beobachtet. Somit kann der Leitwert nur durch Variation der Reihenfolge von prä- und postsynaptischen Pulsen erhöht oder verringert werden, was die Nachahmung der antisymmetrischen Hebb'schen Lernregel ermöglicht (siehe Abbildung 2.8(a)). Die exponentielle Abhängigkeit in Abbildung 3.21(b) folgt aus Gleichung (3.31). In Verbindung mit der Definition von ΔG in

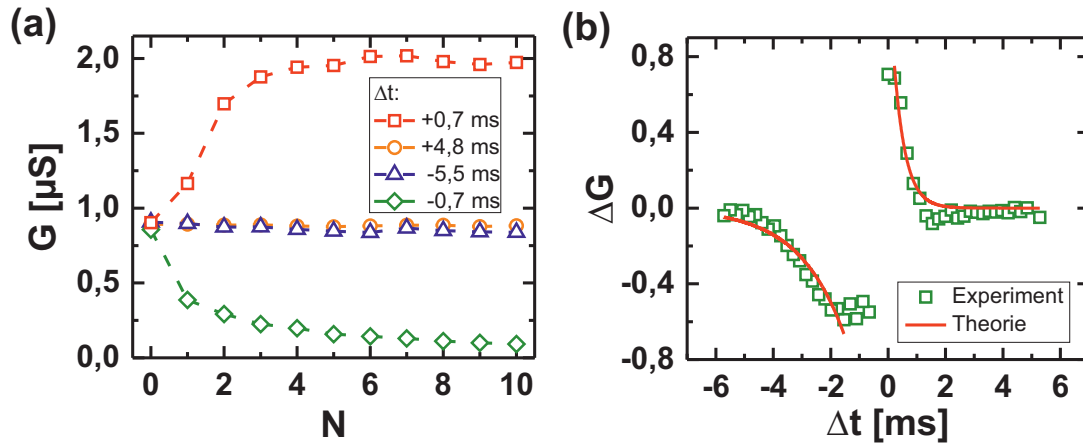


Abbildung 3.21: (a) Leitwert in Abhängigkeit der Anzahl angelegter prä- und postsynaptischer Pulse. Der Leitwert nimmt für eine Zeitdifferenz von $+0,7$ ms zu und sinkt für eine Zeitdifferenz von $-0,7$ ms. (b) Relative Leitwärtsänderung für die Daten in (a). Die Werte wurden mittels Gleichung (3.34) berechnet. Für negative Zeitdifferenzen ist $\Delta G < 0$ und für positive Zeitdifferenzen ist $\Delta G > 0$. Die betragsmäßig größte Leitwärtsänderung findet für Zeitdifferenzen um Null statt. Die exponentiellen Anpassungen beruhen auf Gleichung (3.35).

Gleichung (3.34) gilt

$$G_N(\Delta t) - G_0 \propto -n_+ \left(1 - \exp \left[-\frac{NT_{cha}(\Delta t)}{\tau_{cha}} \right] \right) + n_- \left(1 - \exp \left[-\frac{NT_{dis}(\Delta t)}{\tau_{dis}} \right] \right). \quad (3.35)$$

Werden nur die dominierenden Tunnelprozesse (Laden für $\Delta t < 0$ ms und Entladen für $\Delta t > 0$ ms, siehe Abbildung 3.20(c)) betrachtet, so ergibt sich eine exponentielle Reduktion des Leitwerts für negative und ein exponentieller Anstieg für positive Zeitdifferenzen zwischen den Pulsen. Die experimentellen Daten wurden mit zwei exponentiellen Funktionen $\alpha \cdot \exp(\Delta t/\tau)$ angepasst. Die Parameter sind $\alpha = 1,3$ und $\tau = -0,4$ ms für positive und $\alpha = -1,75$ und $\tau = 1,6$ ms für negative Zeitdifferenzen. Demnach kann die antisymmetrische Hebb'sche Lernregel (siehe Abbildung 2.8(a)) nachgeahmt werden. Die Änderung der synaptischen Stärke in hippocampalen Neuronen hängt jedoch nicht nur von der Zeitdifferenz zwischen prä- und postsynaptischen Aktionspotentialen ab, sondern ebenfalls vom aktuellen Zustand der Synapse [105].

Die Abhängigkeit der Leitwärtsänderung vom Anfangsleitwert G_0 wird in Abbildung 3.22(a) untersucht. Die Amplituden der Pulse waren $+4,2$ und $-2,8$ V für den präsynaptischen und $+2,0$ und $-2,0$ V für den postsynaptischen Puls. Unabhängig von G_0 steigt der Leitwert an und sättigt für $N > 3$ bei $1,9 \mu\text{S}$. Die Leitwärtsänderung nach dem ersten Puls ist für $G_0 \approx 0,8 \mu\text{S}$ am größten. Für eine Zeitdifferenz von $-1,1$ ms wird unabhängig von G_0 eine Abnahme des Leitwerts beobachtet (siehe Abbildung 3.22(b)). Die Leitwärtsreduktion nach dem ersten Puls nimmt mit steigendem G_0 zu.

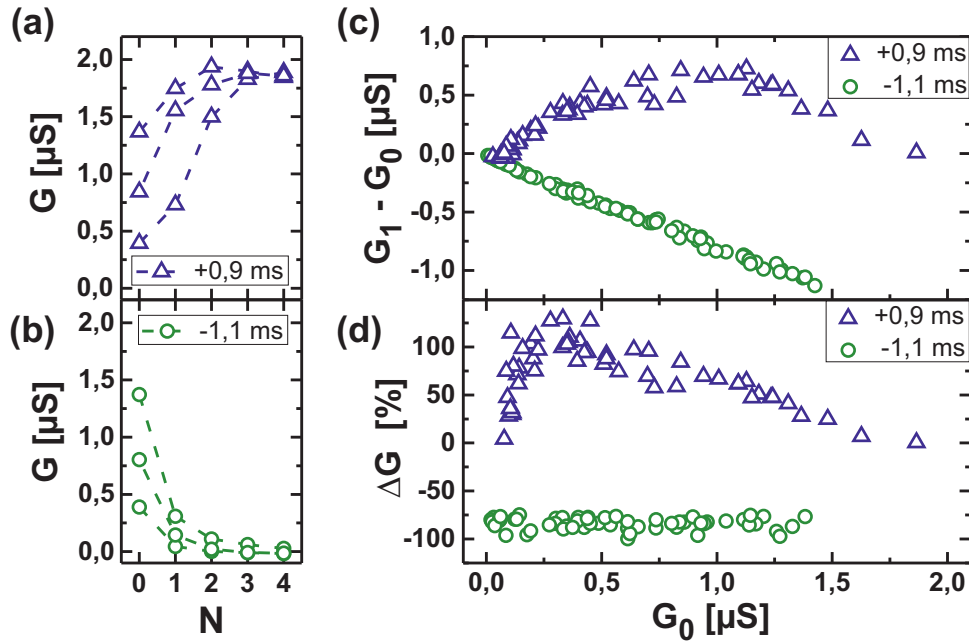


Abbildung 3.22: (a) Leitwert in Abhängigkeit der Pulsanzahl für eine Zeitdifferenz von $+0,9$ ms und unterschiedliche Anfangsleitwerte. Der Leitwert steigt an und sättigt für $N > 3$. (b) G als Funktion von N für $\Delta t = -1,1$ ms. Der Leitwert nimmt ab und geht für eine große Anzahl an Pulsen gegen Null. (c) Leitwertsänderung nach einem Puls in Abhängigkeit von G_0 . Für $\Delta t = -1,1$ ms nimmt die absolute Leitwertsänderung linear ab. Dagegen steigt $G_1 - G_0$ für $\Delta t = +0,9$ ms zunächst an und ist maximal für $G_0 \approx 1,0$ μS . (d) Relative Änderung des Leitwerts als Funktion von G_0 . ΔG ist konstant für $\Delta t = -1,1$ ms. Für $\Delta t = +0,9$ ms werden Werte zwischen Null und 130 % beobachtet.

In Abbildung 3.22(c) ist die absolute Leitwertsänderung nach einem Puls in Abhängigkeit des Anfangsleitwerts dargestellt. Für $\Delta t = +0,9$ ms ist diese Änderung positiv und für $\Delta t = -1,1$ ms negativ. Die Abnahme des Leitwerts ist direkt proportional zu G_0 , da die Ladespannung mit abnehmender Quantenpunktladung (steigendem Anfangsleitwert) zu größeren Werten verschiebt. Demzufolge steigt T_{cha} in Gleichung (3.35) an und folglich nimmt $G_1 - G_0$ ab. Zunehmende Quantenpunktladungen führen zudem zu einem linearen Anstieg der Entladespannung (siehe Abbildung 3.4(d)), weshalb das Zeitintervall T_{dis} für eine Reduktion des Anfangsleitwerts abnimmt. Dies führt nach Gleichung (3.35) zu einer Zunahme von $G_1 - G_0$. Allerdings wird in Abbildung 3.22(c) für $\Delta t = 0,9$ ms nur ein Anstieg der absoluten Leitwertsänderung für $G_0 < 1,0$ μS beobachtet. Die Abnahme von $G_1 - G_0$ ist darauf zurückzuführen, dass aufgrund von $T_{dis} \gg \tau_{dis}$ alle Elektronen aus den Quantenpunkten heraustunneln. Da für zunehmende Anfangsleitwerte die Anzahl der lokalisierten Ladungsträger abnimmt, sinkt $G_1 - G_0$. Die relative Leitwertsänderung (siehe Gleichung (3.34)) als Funktion von G_0 ist in Abbildung 3.22(d) gezeigt. Für eine Zeitdifferenz von $-1,1$ ms ist ΔG konstant. Dagegen variiert die relative Leitwertsänderung für $\Delta t = +0,9$ ms zwischen 0 und 130 %. In hippocampalen Neuronen ist die relative Zunahme der synaptischen Stärke ebenfalls von der aktuellen Stärke abhängig, wohingegen die relative Abnahme konstant ist [105]. Diese Abhängigkeiten sind wichtig für die Stabilität von STDP-Modellen, da konstante relative Zunahmen der synaptischen Stärke zu einer

Divergenz der synaptischen Stärke führen würden [162]. Andere Memristorrealisierungen weisen aufgrund der Sättigung des Leitwerts beim maximalen oder minimalen Wert ebenfalls G_0 -Abhängigkeiten auf [44]. Hier beruht die Abhängigkeit vom Anfangsleitwert zusätzlich auf der Verschiebung der Entladespannung, was zu einer G_0 -Abhängigkeit zwischen den Sättigungsleitwerten führt.

In Abbildung 3.23(a) werden abwechselnd N_d Pulse mit $\Delta t = -1$ ms und N_p Pulse mit $\Delta t = +1$ ms angelegt. Die Amplituden der prä- und postsynaptischen Pulse waren $+4,5$ und $-3,1$ V bzw. $+2,0$ und $-2,0$ V. Für die negative Zeitdifferenz wird der Leitwert kontinuierlich verringert. Eine Umkehr der Pulsabfolge führt zur Leitwertserhöhung. Aufgrund der hohen positiven Amplitude des präsynaptischen Pulses werden die Quantenpunkte für $\Delta t = +1$ ms vollständig entladen. Der Leitwert sättigt dadurch bei $2,3 \mu\text{S}$. Es ist eine hohe Reproduzier-

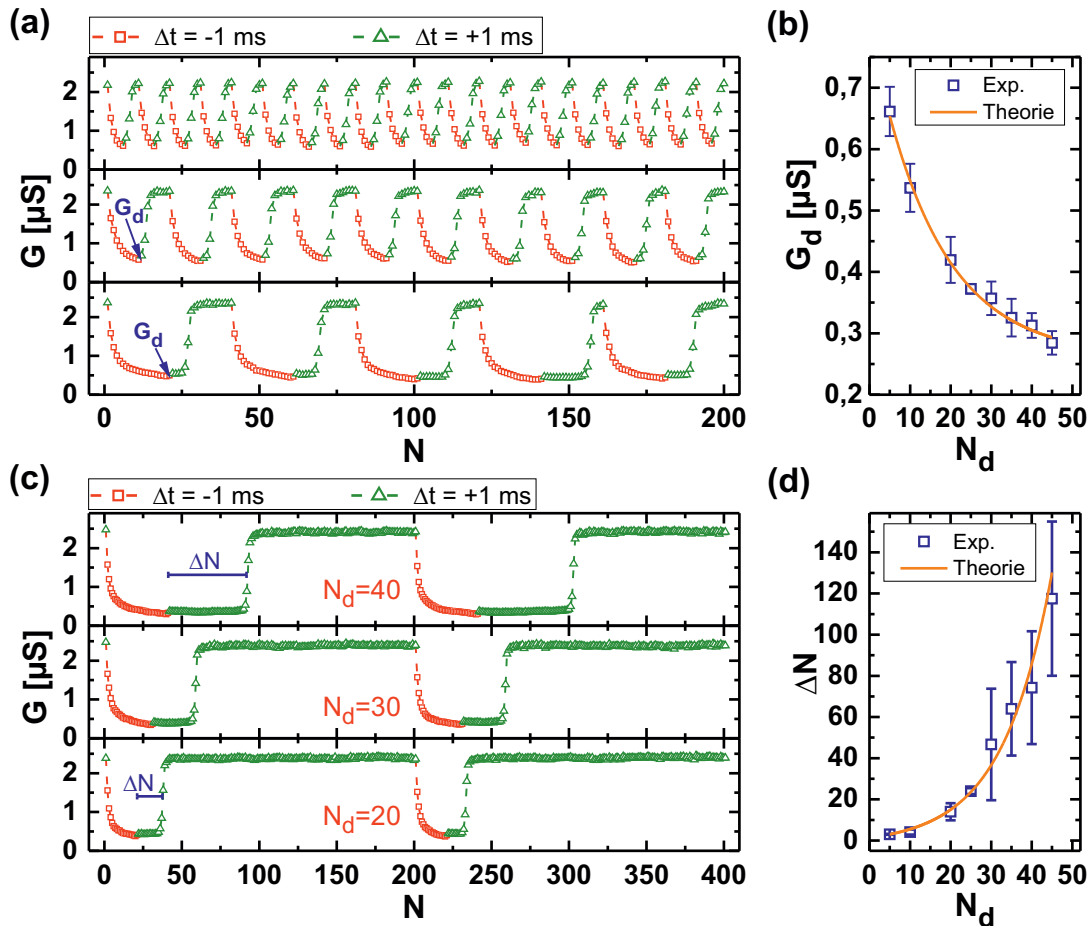


Abbildung 3.23: (a) Leitwert in Abhängigkeit der Pulsanzahl. Es werden N_d Pulse mit $\Delta t = -1$ ms und N_p Pulse mit $\Delta t = +1$ ms angelegt. Für die drei Diagramme gilt $N_d = N_p = 5, 10$ und 20 (von oben nach unten). Der Leitwert G_d nach N_d Pulsen mit negativer Zeitdifferenz nimmt für steigende N_d exponentiell ab (siehe (b)). Die Daten in (b) wurden mittels Gleichung (3.35) angepasst (orange Linie). (c) Leitwert für $N_p = 200 - N_d$ und $N_d = 40, 30$ und 20 (von oben nach unten). ΔN gibt die Anzahl an Pulsen mit $\Delta t = +1$ ms an, die zum Erhöhen des Leitwerts benötigt werden. Für zunehmende N_d steigt ΔN exponentiell (siehe (d)). Die exponentielle Anpassung basiert auf Gleichung (3.35).

barkeit von Potenzierung und Depression zu erkennen. Der Leitwert G_d nach N_d Pulsen mit $\Delta t = -1$ ms (bevor die Reihenfolge der Pulse invertiert wird), nimmt für steigende N_d exponentiell ab (siehe Abbildung 3.23(b)). Die Daten wurden mittels Gleichung (3.35) angepasst (orange Linie). Für größere N_d werden mehr Elektronen lokalisiert.

Der Leitwert für $N_p = 200 - N_d$ ist in Abbildung 3.23(c) dargestellt. Dabei ist $N_d = 40, 30$ und 20 (von oben nach unten). ΔN ist die Anzahl der benötigten Potenzierungspulse, um den Leitwert auf 50 % des Maximalwerts zu erhöhen. Diese Anzahl steigt für größere N_d an (siehe Abbildung 3.23(d)). Die Erhöhung von ΔN wird mit der zunehmenden Entladespannung aufgrund der größeren Anzahl an lokalisierten Elektronen erklärt, was zur Abnahme von T_{dis} führt. Eine Abhängigkeit der Schwellen für Potenzierung und Depression wurden auch in Mauthner-Zellen von Goldfischen beobachtet [163]. Durch die ΔN - N_d -Abhängigkeit in Abbildung 3.23(d) ist die Lerneffektivität vom aktuellen Zustand abhängig. Demnach wird Potenzierung für einen höheren Anfangsleitwert bereits nach weniger Pulsen beobachtet. Die Abhängigkeit der Leitwertsänderung vom Anfangsleitwert wurde hier für die antisymmetrische Hebb'sche Lernregel untersucht. Allerdings werden für unterschiedliche Arten von Synapsen verschiedene Lernregeln beobachtet (siehe Abbildung 2.8) [108–110].

Zur Nachahmung der in Abbildung 2.8 dargestellten Lernregeln wurden die Formen der prä- und postsynaptischen Spannungspulse dahingehend variiert, um die für das Laden und Entladen relevanten Zeiten T_{cha} und T_{dis} einzustellen (siehe Abbildung 3.24). Die ΔG - Δt -Abhängigkeiten in den Abbildungen 3.24(a) und (b) ermöglichen die Nachahmung der antisymmetrischen Hebb'schen Lernregel und der antisymmetrischen anti-Hebb'schen Lernregel, welche für eine Inversion der zeitlichen Abfolge von prä- und postsynaptischen Pulsen einen abrupten Übergang zwischen Depression und Potenzierung aufweisen. Dieser Übergang wurde mittels zeitlich antisymmetrischer Spannungspulse nachgeahmt. In neuronalen Netzen wurden zudem symmetrische Lernregeln beobachtet, bei welchen die Änderung der synaptischen Stärke nur von der Zeitdifferenz zwischen den Pulsen, aber nicht von der Reihenfolge abhängt [108]. Die symmetrischen Lernregeln sind insbesondere für das Vervollständigen von Mustern zuständig [164]. Zur Nachahmung der symmetrischen Lernregeln wurden symmetrische Pulse angelegt (siehe Abbildungen 3.24(c) und (d)). Die relativen Leitwertsänderungen hängen nur von der Zeitdifferenz, nicht aber von der Reihenfolge der Pulse ab.

Zur Anpassung der ΔG - Δt -Abhängigkeiten wurde der Leitwert in Gleichung (2.32) in der allgemeinen Form

$$G(n) = \frac{1}{A \cdot \exp[B \cdot n] + \rho} \quad (3.36)$$

mit der Quantenpunktladung n ausgedrückt. A , B und ρ berücksichtigen Systemparameter wie die Gateeffektivitäten, Subbandenergien und die Temperatur. Die relative Leitwertsänderung

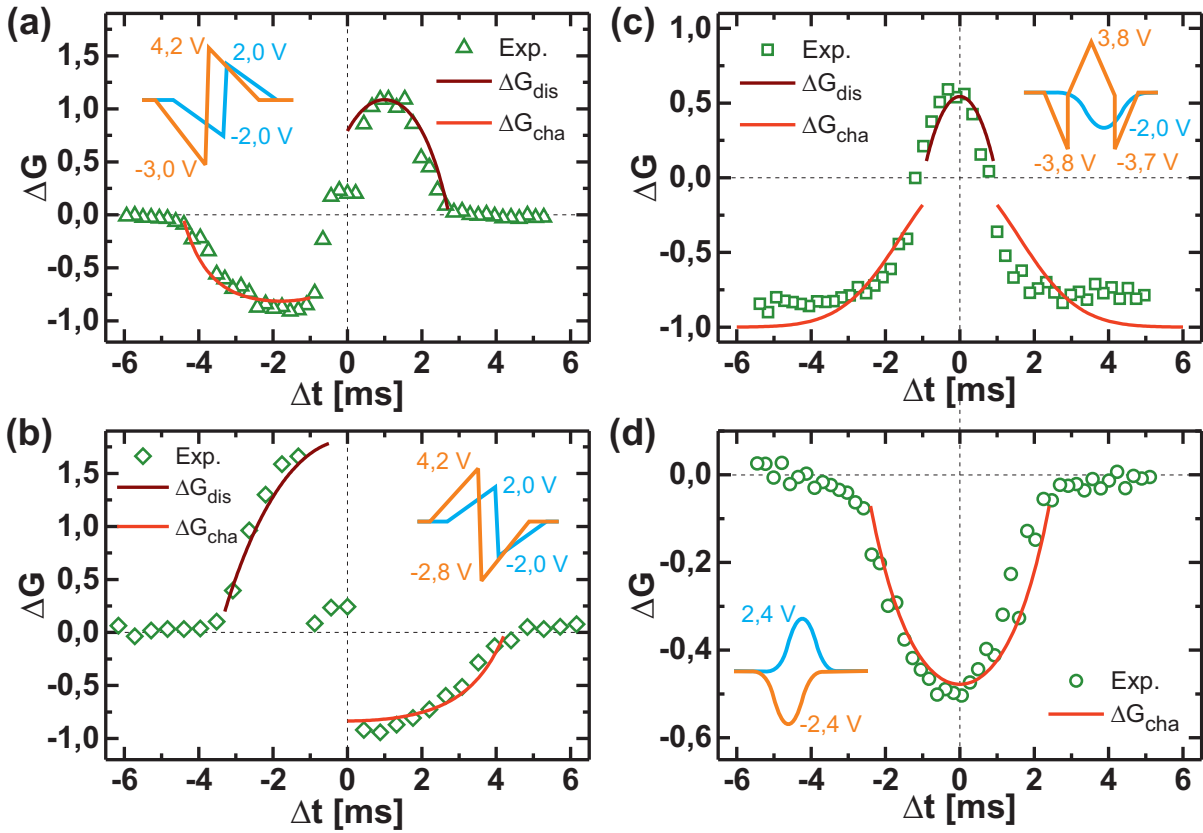


Abbildung 3.24: Relative Leitwertänderungen in Abhängigkeit von Δt für unterschiedliche prä- und postsynaptische Spannungspulse. Die eingebetteten Diagramme skizzieren die Formen der angelegten Spannungspulse mit Pulsdauern von 10 ms. Die unterschiedlichen Pulsformen ermöglichen das Nachahmen der antisymmetrischen Hebb'schen Lernregel in (a), der antisymmetrischen anti-Hebb'schen Lernregel in (b), der symmetrischen Hebb'schen Lernregel in (c) und der symmetrischen anti-Hebb'schen Lernregel in (d).

aus Gleichung (3.34) ist somit durch

$$\Delta G(n) = \frac{A [\exp(B \cdot n_0) - \exp(B \cdot n)]}{A \cdot \exp(B \cdot n) + \rho} \quad (3.37)$$

gegeben. Dabei ist n_0 die Anfangsladung auf den Quantenpunkten und n die Ladung nach dem Anlegen von N Pulsen. Die Änderung der Quantenpunktladung wird mit der Differentialgleichung

$$\frac{dn}{dt} = \begin{cases} -\alpha_{cha} (V_{ds} - V_{cha}) & \text{für } V_{ds} < V_{cha} < 0 \\ -\alpha_{dis} (V_{ds} - V_{dis}) n & \text{für } V_{ds} > V_{dis} > 0 \\ 0 & \text{für } V_{cha} \leq V_{ds} \leq V_{dis} \end{cases} \quad (3.38)$$

beschrieben. V_{ds} ist die Spannungsdifferenz zwischen dem Drain- und Sourcekontakt und α_{cha} und α_{dis} sind Effektivitäten für das Laden bzw. Entladen. Daraus folgt

$$n = n_0 - \alpha_{cha} \int (V_{ds} - V_{cha}) dt \quad (3.39)$$

Kapitel 3 | Transportspektroskopie an Quantenpunkt-Speichertransistoren

beim Laden und

$$n = n_0 \exp \left[-\alpha_{dis} \int (V_{ds} - V_{dis}) dt \right] \quad (3.40)$$

beim Entladen der Quantenpunkte. Für das Laden und große n ergibt sich die Leitwärtsänderung in Gleichung (3.37) zu

$$\Delta G_{cha} = \exp [B(n_0 - n)] - 1 = \exp [B\alpha_{cha}S_{cha}(\Delta t)] - 1 \quad (3.41)$$

und für das Entladen und kleine n zu

$$\Delta G_{dis} = \frac{AB}{A + \rho} (n_0 - n) = \frac{AB}{A + \rho} [1 - \exp(-\alpha_{dis}S_{dis}(\Delta t))]. \quad (3.42)$$

Dabei sind S_{cha} und S_{dis} durch

$$S_{cha}(\Delta t) = \int (V_{ds}(\Delta t) - V_{cha}) dt \quad \text{und} \quad S_{dis}(\Delta t) = \int (V_{ds}(\Delta t) - V_{dis}) dt \quad (3.43)$$

gegeben. Zur Anpassung der Daten in Abbildung 3.24 mit Gleichung (3.41) für negative ΔG und Gleichung (3.42) (mit $AB/(A + \rho) = 3$) für positive ΔG wurden S_{cha} und S_{dis} mit Polynomen zweiter Ordnung genähert (siehe Tabelle 1). Somit kann die relative Leitwärtsänderung direkt von der Form der angelegten Pulse abgeleitet werden. Die verschiedenen Lernregeln wurden ebenfalls mit anderen Memristorrealisierungen demonstriert, die eine gute Skalierbarkeit durch die Anordnung in einer Matrix (engl.: crossbar array) [44] und die Verwendung von Spannungspulsen der Dauer 500 ns [50] ermöglichen. Aufgrund der Lichtsensitivität des untersuchten Memristors könnten dagegen unterschiedliche Leitwärtsänderungen durch zusätzliche Beleuchtung realisiert werden, was synaptische mit sensorischen Funktionalitäten kombiniert.

Abb.	ΔG_{dis}	ΔG_{cha}
3.24(a)	$\alpha_{dis}S_{dis} = -0,17\Delta t^2 + 0,34\Delta t + 0,34$	$B\alpha_{cha}S_{cha} = -0,24\Delta t^2 - 0,864\Delta t + 0,90$
3.24(b)	$\alpha_{dis}S_{dis} = -0,08\Delta t^2 + 0,96$	$B\alpha_{cha}S_{cha} = -0,10\Delta t^2 + 0,18$
3.24(c)	$\alpha_{dis}S_{dis} = -0,20\Delta t^2 + 0,20$	$B\alpha_{cha}S_{cha} = -0,20\Delta t^2$
3.24(d)	—	$B\alpha_{cha}S_{cha} = -0,10\Delta t^2 + 0,65$

Tabelle 1: Parameter zur Anpassung der pulsformabhängigen Lernregeln in Abbildung 3.24. Die Polynome zweiter Ordnung spiegeln die Integrale in Gleichung (3.43) wider. Zur Anpassung der experimentellen Daten wurden die Polynome ΔG_{cha} und ΔG_{dis} in die Gleichungen (3.41) bzw. (3.42) eingesetzt.

Die Ergebnisse in diesem Abschnitt demonstrieren eine dynamische Leitwärtsänderung durch einzelne Spannungspulse oder die Überlagerung zweier Spannungspulse. Diese Beobachtungen ermöglichen das Nachahmen von synaptischen Funktionalitäten. Die Verwendung unterschiedlicher Pulsformen ermöglicht zudem die Realisierung von symmetrischen und antisymmetrischen Lernregeln, die in neuronalen Netzen für verschiedene Aufgaben zu bevorzugen

sind [164]. Basierend auf den synaptischen Funktionalitäten soll im folgenden Abschnitt Pawlowsche Konditionierung realisiert werden.

3.1.5 Pawlowsche Konditionierung mit Quantenpunkt-Speichertransistoren

Die Konditionierung nach Pawlow spielt eine entscheidende Rolle zur Ausbildung von parallel verknüpften neuronalen Netzen und zur Assoziation von Erinnerungen mit neu erlerntem Wissen. Der experimentelle Nachweis gelang dem Nobelpreisträger I. Pawlow, der den Speichelfluss seines Hundes als Reflex auf Anregung mit verschiedenen Reizen untersuchte [165]. Der Speichelfluss wurde dabei durch die Darbietung von Essen (unbedingter Reiz), nicht jedoch durch das Läuten einer Glocke (neutraler Reiz) ausgelöst [166]. Durch mehrmaliges Läuten der Glocke kurz vor der Fütterung wurde der unbedingte, durch das Essen ausgelöste Reflex (Speichelfluss) mit dem Glockenton assoziiert. Aufgrund dieser Assoziation wurde der Speichelfluss im Folgenden auch durch das Läuten der Glocke ohne die Darbietung von Essen hervorgerufen [166]. Dieses Lernverhalten durch Verknüpfung von Reflexen mit neutralen Reizen wird als klassische oder Pawlowsche Konditionierung bezeichnet.

Zur Untersuchung von Pawlowscher Konditionierung wurden Y-förmige Quantenpunkt-Speichertransistoren charakterisiert (siehe Abbildung 3.25(a)). Ausgehend von einem Stamm (ST) spaltet der Elektronenwellenleiter in einen linken (LA) und einen rechten Ast (RA) auf. Die Quantenpunkte sind im Stamm, in der Kreuzungsregion und in den Ästen positioniert. An die beiden Äste wurden verschiedene Spannungen V_l und V_r angelegt (siehe Abbildung 3.25(a)). Die Widerstände in Reihe zu den Ästen betragen $R_l = R_r = 1\text{ M}\Omega$. In Abbildung 3.25(b) sind

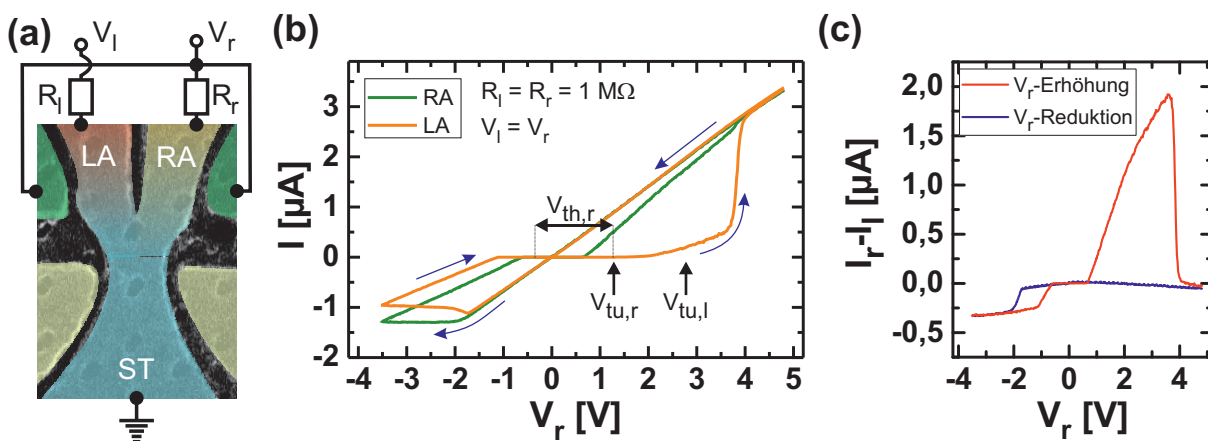


Abbildung 3.25: (a) Elektronenmikroskopische Aufnahme des Y-förmigen Quantenpunkt-Speichertransistors mit zugehörigem Schaltbild. Die Spannung V_r wird an den rechten Ast und zwei Gates und V_l an den linken Ast angelegt. (b) Strom-Spannungs-Kennlinien des linken (LA) und rechten Asts (RA) für $V_r = V_l$. Beide Kennlinien zeigen die charakteristische Hysterese von Memristoren. Für entladene Quantenpunkte wird in beiden Ästen dieselbe Stromstärke beobachtet. Das Laden der Quantenpunkte für $V_r < -1,8\text{ V}$ führt zu betragsmäßig kleineren Stromstärken im linken Ast. (c) Differenz der Stromstärken im rechten und im linken Ast. Für entladene Quantenpunkte ist die Differenz annähernd Null.

die Stromstärken im linken (orange) und im rechten Ast (grün) in Abhängigkeit von $V_r = V_l$ dargestellt. Beide Kennlinien weisen die für Memristoren charakteristische Hysterese auf. Für entladene Quantenpunkte sind die Stromstärken im linken und rechten Ast identisch. Demnach ist die Differenz $I_r - I_l$ der Stromstärken bei der Reduktion von V_r zwischen 4 und -2 V annähernd Null (siehe Abbildung 3.25(c)). Die Leitwerte für entladene Quantenpunkte betragen etwa $0,7 \mu\text{S}$. Durch das Laden der Quantenpunkte ab $V_r < -1,8$ V ist die Stromstärke im linken Ast betragsmäßig geringer als im rechten Ast und $I_r - I_l$ ist negativ. Bei der Erhöhung der Spannung werden unterschiedliche Schwellenspannungen $V_{tu,r}$ und $V_{tu,l} > V_{tu,r}$ für den rechten und linken Ast beobachtet. Demnach wird die links-rechts-Symmetrie durch das Laden der Quantenpunkte aufgehoben. Dies wird damit erklärt, dass Quantenpunkte oberhalb der beiden Äste unabhängig voneinander geladen werden, da geladene Quantenpunkte im Stamm oder der Kreuzungsregion die Stromstärke in beiden Ästen gleichermaßen reduzieren würden.

In Abbildung 3.26(a) sind Strom-Spannungs-Kennlinien des rechten Asts für konstante Spannungen V_l am linken Ast gezeigt. Für zunehmende V_l verschiebt der Nulldurchgang zu größeren Spannungen (siehe grauer Pfeil). Zudem werden die Quantenpunkte bei größeren Spannungen entladen. Die Verschiebung der Entladespannung ist durch den roten Pfeil angezeigt. Die Entladespannung verschiebt stärker als der Nulldurchgang (siehe Abbildungen 3.26(b) und (c)). Für den Stromfluss im rechten Ast ist die Spannungsdifferenz $V_r - V_k$ in Abbildung 3.26(d) entscheidend. Dabei ist V_k die Spannung am Kreuzungspunkt der beiden Äste. Aus dem Ersatzschaltbild in Abbildung 3.26(d) folgt

$$V_k - V_l = V_r - V_l - I_r \cdot R_{RA}. \quad (3.44)$$

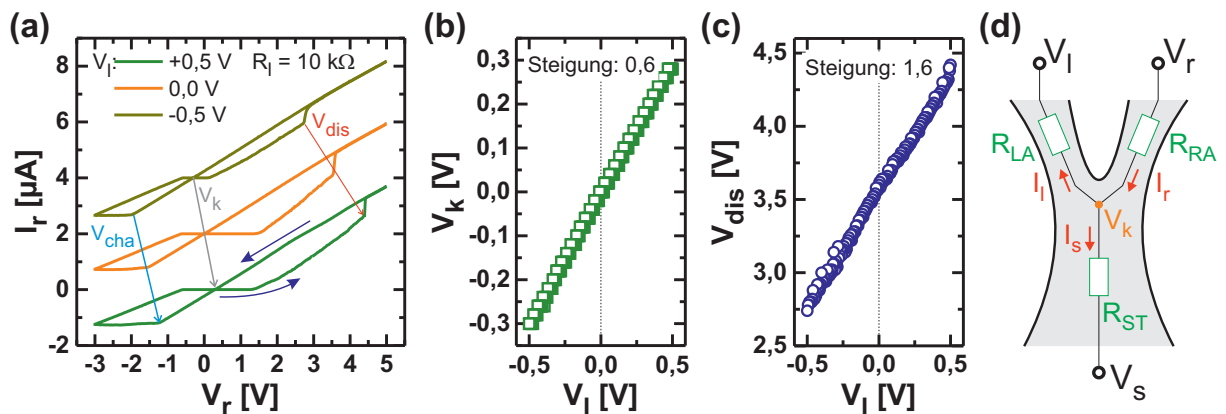


Abbildung 3.26: (a) Strom-Spannungs-Kennlinien des rechten Asts für konstante Spannungen am linken Ast. Es werden Hysteresen beobachtet, deren Nulldurchgang (grauer Pfeil) und Entladespannung (roter Pfeil) für zunehmende V_l zu größeren Werten verschieben. Die Kennlinien sind jeweils um $2 \mu\text{A}$ versetzt dargestellt. (b) Abhängigkeit der Nulldurchgangsspannung V_k in (a) von V_l . Es wird ein linearer Anstieg mit Steigung 0,6 beobachtet. (c) Entladespannung in Abhängigkeit der Spannung am linken Ast. Für größere Spannungen nimmt V_{dis} mit einer Steigung von 1,6 linear zu. (d) Ersatzschaltbild des Y-förmigen Elektronenwellenleiters. Zur Repräsentation der Äste und des Stamms werden die Widerstände R_{RA} (rechter Ast), R_{LA} (linker Ast) und R_{ST} (Stamm) verwendet. V_k ist die Spannung am Kreuzungspunkt der beiden Äste.

Der Strom im rechten Ast ist durch

$$I_r = I_l + I_s = \frac{V_k - V_l}{R_{LA}} + \frac{V_k - V_s}{R_{ST}} \quad (3.45)$$

gegeben. Einsetzen von Gleichung (3.45) in Gleichung (3.44) liefert

$$V_k = \frac{V_r + V_l \cdot \frac{R_{RA}}{R_{LA}} + V_s \cdot \frac{R_{RA}}{R_{ST}}}{1 + \frac{R_{RA}}{R_{LA}} + \frac{R_{RA}}{R_{ST}}} \quad (3.46)$$

Demnach gilt $V_k \propto V_l$ und die Spannung am Kreuzungspunkt verschiebt für zunehmende Spannungen am linken Ast zu größeren Werten. Diese Proportionalität ist in Abbildung 3.26(b) ersichtlich. Da das Laden der Quantenpunkte durch die Spannungsdifferenz $V_r - V_k$ kontrolliert wird, verschiebt die Ladespannung bei einer Variation der Spannung am linken Ast ebenfalls mit der Steigung 0,6 (siehe blauer Pfeil in Abbildung 3.26(a)). Die Entladespannung steigt dagegen mit einer Steigung von 1,6 an (siehe Abbildung 3.26(c)). Die lineare Verschiebung ist durch

$$\Delta V_{dis}(V_l) = 0,6 \cdot \Delta V_l + \alpha \cdot \Delta n(V_l) \quad (3.47)$$

gegeben. Dabei beschreibt der erste Term die Verschiebung der Spannung V_k . Der zweite Term berücksichtigt die zusätzlichen lokalisierten Elektronen aufgrund der veränderten Ladespannung. Nach Gleichung (3.3) ist die Zunahme der Entladespannung direkt proportional zur Anzahl der zusätzlich lokalisierten Elektronen.

Abbildung 3.27(a) zeigt die Plateaubreite $V_{th,r}$ in Abhängigkeit der Spannung am linken Ast. Für negative V_l nimmt die Plateaubreite linear mit Steigung 2,6 zu und für positive V_l sinkt die

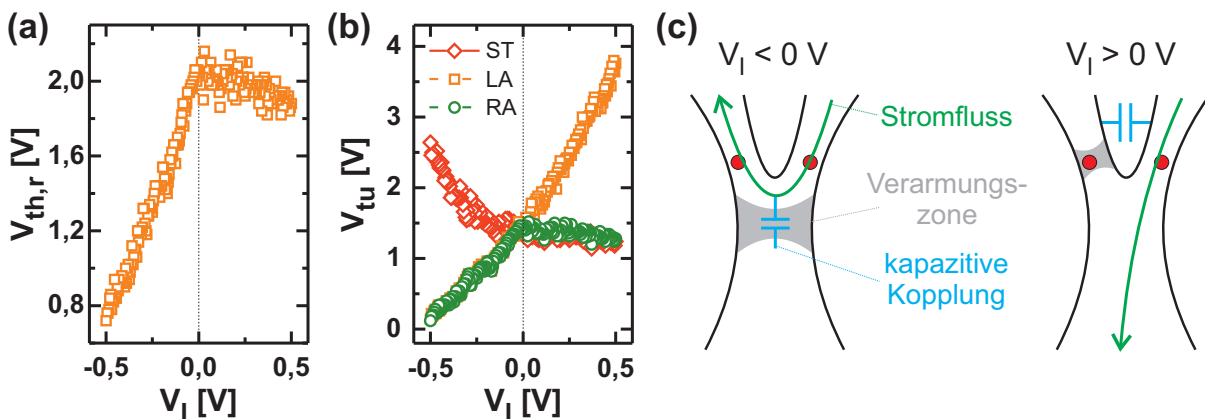


Abbildung 3.27: (a) Plateaubreite in Abhängigkeit von V_l . Für negative V_l steigt die Plateaubreite linear an und für positive sinkt sie. (b) Schwellenspannungen der beiden Äste und des Stamms in Abhängigkeit von V_l . Für negative V_l sind die Schwellenspannungen der beiden Äste annähernd gleich, wohingegen sie für positive V_l für den rechten Ast und den Stamm gleich sind. Demnach wird der Stromanstieg bei einer Erhöhung der Spannung am rechten Ast zunächst zwischen den beiden Ästen ($V_l < 0$) oder dem rechten Ast und dem Stamm ($V_l > 0$) beobachtet (siehe (c)). Das dritte Terminal ist durch die Verarmungszone vom leitfähigen Kanal getrennt und koppelt kapazitiv daran.

Plateaubreite mit Steigung $-0,3$. Nach Abbildung 3.4(d) gilt $V_{dis} \propto 0,6 \cdot V_{th}$. In Kombination mit der Steigung von $1,6$ für die V_{dis} - V_l -Abhängigkeit in Abbildung 3.26(c) folgt

$$V_{th} \propto \frac{1}{0,6} \cdot V_{dis} \propto \frac{1,6}{0,6} \cdot V_l \approx 2,7 \cdot V_l. \quad (3.48)$$

Diese Proportionalität wird annähernd für negative V_l beobachtet. Für positive V_l führt die kapazitive Kopplung zwischen den Ästen [167, 168] zu einer Abnahme der Plateaubreite. Abbildung 3.27(b) zeigt die Schwellenspannungen der beiden Äste und des Stamms in Abhängigkeit der Spannung am linken Ast. Für $V_l < 0$ sind die Schwellenspannungen der beiden Äste und für $V_l > 0$ die Schwellenspannungen des rechten Asts und des Stamms annähernd gleich. Demzufolge fließt der Strom für $V_r = V_{tu,r}$ in Abbildung 3.26(a) zwischen den beiden Ästen ($V_l < 0$) oder zwischen dem rechten Ast und dem Stamm ($V_l > 0$) (siehe Abbildung 3.27(c)). Das dritte Terminal ist durch die Verarmungszone entkoppelt und fungiert als zusätzliches Gate [167, 168]. Für $V_l > 0$ führt die zusätzliche, positive Gatespannung (der linke Ast wirkt als Gate) zu einer Abnahme der Plateaubreite, obwohl die Quantenpunktladung zunimmt.

Pawlowsche Konditionierung wurde mit dem Netzwerk in Abbildung 3.28(a) bestehend aus zwei Y-förmigen Quantenpunkt-Speichertransistoren Y_1 und Y_2 nachgeahmt. Y_1 und Y_2 unterscheiden sich bezüglich der Positionen der Quantenpunkte und verbinden zwei prä- mit einem postsynaptischen Neuron (siehe Abbildung 3.28(b)). Die Spannungen $V_{l,1}$ und $V_{r,2}$ repräsentieren die Reize „Essen“ und „Glocke“. Die Funktion des postsynaptischen Neurons wurde mit einem Verstärker und einem Funktionsgenerator nachgeahmt. Der Funktionsgenerator sendet Spannungspulse aus, sofern der Ausgang von Y_1 für einen $1 \text{ M}\Omega$ Widerstand die Trigger-

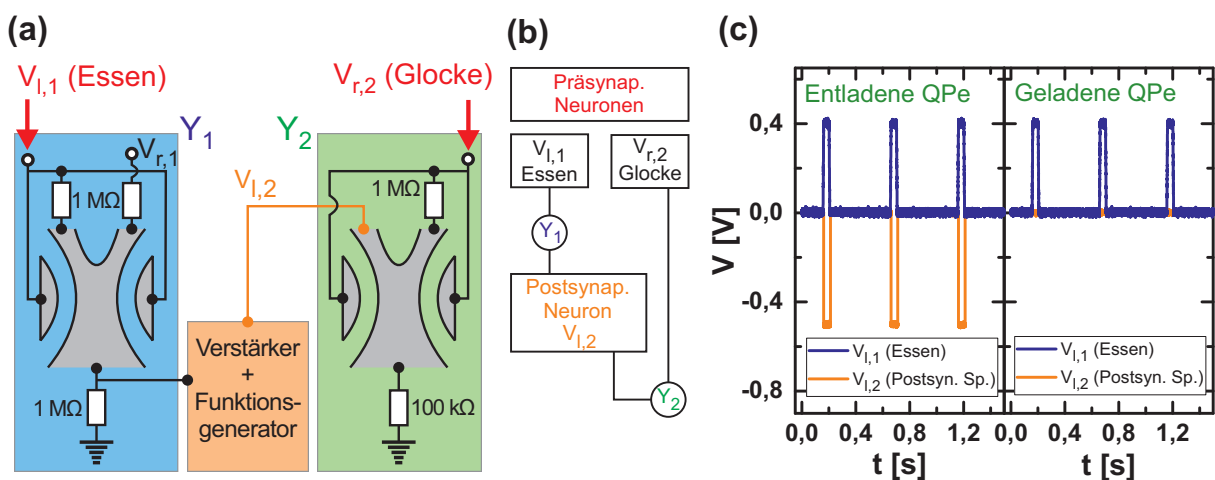


Abbildung 3.28: (a) Schema eines Netzwerks bestehend aus den Y-förmigen Quantenpunkt-Speichertransistoren Y_1 und Y_2 , die synaptische Funktionalitäten nachahmen und zwei prä- mit einem postsynaptischen Neuron verbinden (siehe (b)). (c) Zeitlicher Verlauf der präsynaptischen (blau) und der postsynaptischen Spannung (orange). Für entladene Quantenpunkte führt jedes Eingangssignal $V_{l,1}$ zu einem negativen Spannungspuls $V_{l,2}$. Durch Laden der Quantenpunkte wird das Aussenden von negativen Spannungspulsen unterdrückt.

schwelle überschreitet. Das Aussenden eines solchen Spannungspulses repräsentiert den „Speichelfluss“. Sind die Quantenpunkte in Y_1 entladen, so führt jeder Spannungspuls an Y_1 zur Aussendung eines Pulses mit negativer Amplitude (siehe Abbildung 3.28(c)). Dies entspricht einer Assoziation zwischen „Essen“ und „Speichelfluss“. Durch Laden der Quantenpunkte steigt der Spannungsabfall entlang Y_1 und die Assoziation zwischen „Essen“ und „Speichelfluss“ wird unterdrückt (siehe Abbildung 3.28(c)).

Abbildung 3.29(a) zeigt die Spannungssignale zur Untersuchung von Pawlowscher Konditionierung. Die Zustände der Quantenpunkt-Speichertransistoren geben die Assoziationen zwischen „Essen“ und „Speichelfluss“ (Y_1) sowie „Glocke“ und „Speichelfluss“ (Y_2) an. Die Assoziation ist vorhanden, sofern die Stromstärke (bzw. der Leitwert) während eines Auslesepulses größer als Null ist. In Abbildung 3.29(b) ist die Stromstärke in Y_2 in Abhängigkeit der Pulsanzahl dargestellt. Das Signal „Essen“ wird nur für $N = 2$ und 9 angelegt (siehe senkrechte rote Linien). Das Signal „Glocke“ ist dagegen dauerhaft aktiv. Für $N = 1$ ist die Stromstärke gering. Demnach liegt keine Assoziation zwischen „Glocke“ und Speichelfluss“ vor. Werden bei $N = 2$ jedoch gleichzeitig Spannungspulse an Y_1 und Y_2 angelegt, so wird eine Erhöhung der Stromstärke beobachtet. Dadurch kann eine Assoziation des Reizes „Glocke“ mit dem Re-

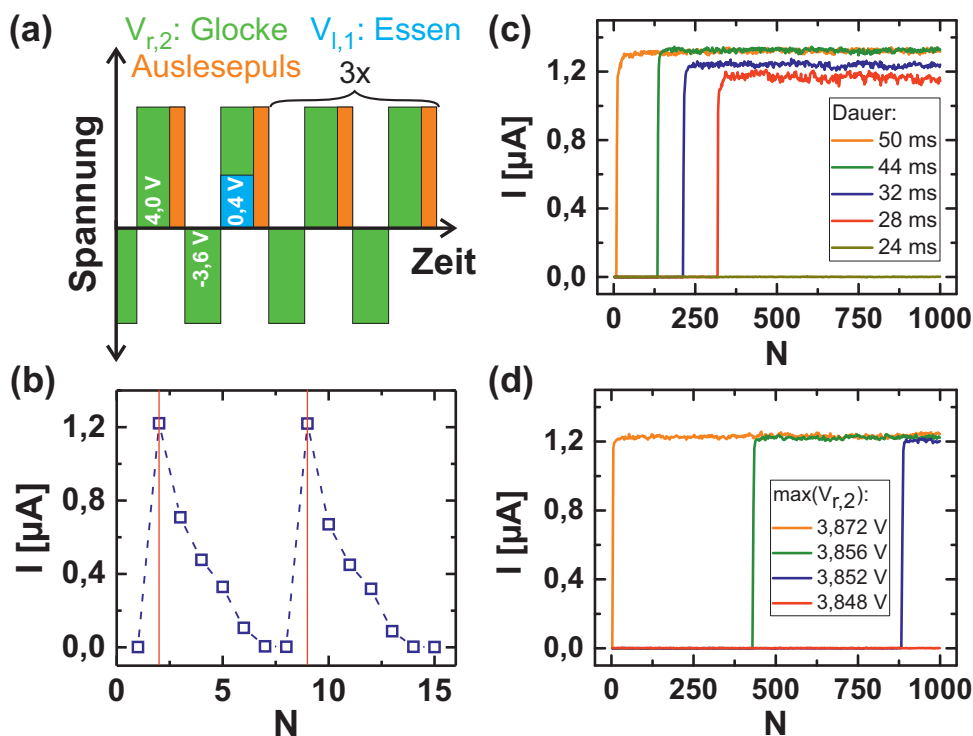


Abbildung 3.29: (a) Spannungssignal zur Untersuchung der Konditionierung nach Pawlow. (b) Stromstärke in Y_2 in Abhängigkeit der Pulsanzahl für das Spannungssignal in (a). Ein Stromanstieg wird beobachtet, falls gleichzeitig Pulse zur Repräsentation von „Essen“ und „Glocke“ angelegt werden (senkrechte rote Linien). (c) Stromstärke in Y_2 für unterschiedliche Dauern der Spannungspulse zur Repräsentation der Reize „Essen“ und „Glocke“. Beide Reize sind für $N > 0$ aktiv. Eine Erhöhung der Dauer führt zu einem Anstieg der Stromstärke nach weniger Pulsen. (d) Stromstärke für eine Variation der maximalen Spannung am rechten Ast von Y_2 . Die Pulsdauer betrug 50 ms. Für größere Spannungen steigt die Stromstärke bereits nach weniger Pulsen an.

flex „Speichelfluss“ induziert werden. Für $2 < N < 9$ wird nur der Reiz „Glocke“ aktiviert und die Stromstärke sinkt. Durch die erneute Aktivierung des Reizes „Essen“ bei $N = 9$ steigt die Stromstärke wieder an. Pawlowsche Konditionierung kann ebenfalls mit zwei Memristoren realisiert werden [169], allerdings erfordern künstliche Synapsen basierend auf Memristoren während der Konditionierung eine Unterbrechung der Informationsweitergabe [113]. Bei den Y-förmigen Quantenpunkt-Speichertransistoren können dagegen Spannungspulse von einem Ast zum Stamm propagieren, während gleichzeitig das Lernen durch eine Spannung am zweiten Ast induziert wird.

In Abbildung 3.29(b) wurde die Assoziation zwischen „Glocke“ und „Speichelfluss“ durch eine simultane Anregung mit den Reizen „Glocke“ und „Essen“ gebildet und nach wenigen Pulsen wieder vergessen. Mögliche Variationen der Anzahl an Pulsen zur Ausbildung der Assoziation wurden anhand der Pulsdauern von $V_{r,2}$ und $V_{l,1}$ analysiert (siehe Abbildung 3.29(c)). Im Unterschied zu den vorangegangenen Messungen sind während der gezeigten Pulse beide Reize aktiv. Für Pulsdauern von 24 ms bleibt die Stromstärke dauerhaft gering. Eine Erhöhung der Dauer auf 28 ms führt zu einem Stromanstieg (Ausbildung der Assoziation zwischen „Glocke“ und „Speichelfluss“) nach 320 Pulsen. Für größere Dauern werden weniger Pulse zur Erhöhung der Stromstärke benötigt. Die Pulsanzahl bis zur Beobachtung des Stromanstiegs kann zudem durch die maximale Spannung der Pulse zur Repräsentation des Reizes „Glocke“ variiert werden (siehe Abbildung 3.29(d)). Für größere Amplituden steigt die Stromstärke nach weniger Pulsen an. Aus der Anzahl an Pulsen zum Entladen und der Pulsdauer ergeben sich Zeiten in der Größenordnung von 1 bis 10 s, was mit den Zeiten in Abbildung 3.3(b) vereinbar ist.

Die Anzahl an Pulsen zum Vergessen der Assoziation soll anhand der minimalen Spannung des Reizes „Glocke“ genauer untersucht werden. In Abbildung 3.30(a) ist der Strom in Y_2 für

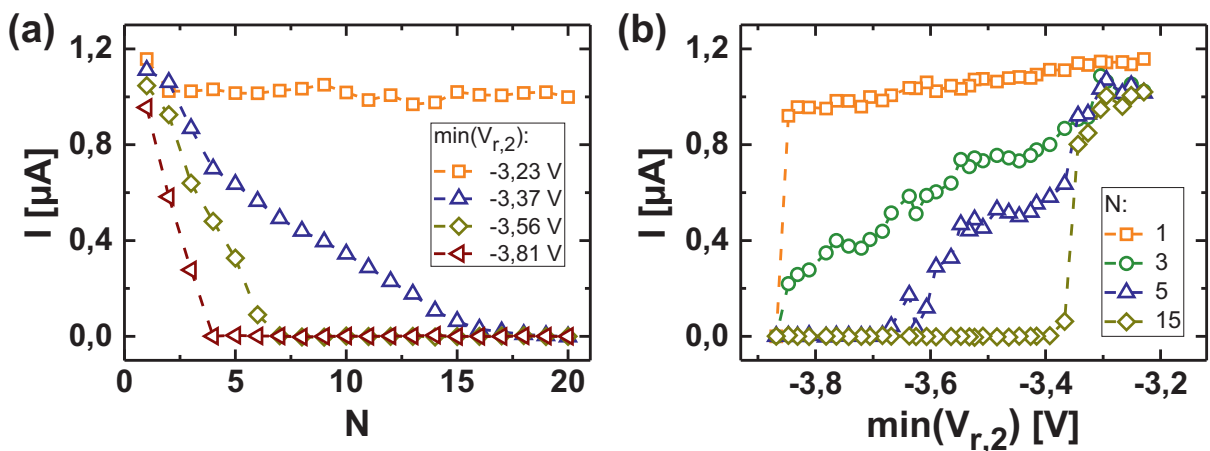


Abbildung 3.30: (a) Stromstärke in Y_2 für unterschiedliche minimale Spannungen am rechten Ast. Kleine Spannungen führen zu einer Reduktion der Stromstärke. (b) Stromstärke nach N Pulsen in Abhängigkeit der minimalen Spannung. Die Daten wurden aus Diagrammen wie in (a) bestimmt. Für zunehmende Spannungen werden mehr Pulse benötigt, um die Stromstärke auf Null zu reduzieren.

unterschiedliche minimale Spannungen dargestellt. Hierbei ist der Reiz „Essen“ nur für den ersten Puls aktiv. Infolgedessen wird für $N = 1$ ein hoher Strom beobachtet (die Assoziation zwischen „Glocke“ und „Speichelfluss“ wird gebildet). Während der folgenden Pulse ist nur der Reiz „Glocke“ aktiv. Für eine minimale Spannung von $-3,23$ V bleibt die Stromstärke für 20 Pulse annähernd unverändert. Geringere minimale Spannungen führen zu einer sukzessiven Verringerung der Stromstärke. Die Reduktion der Stromstärke repräsentiert das Vergessen der Assoziation. Für kleinere minimale Spannungen ist die Stromstärke bereits nach weniger Pulsen auf Null reduziert. Dies wird anhand der Daten in Abbildung 3.30(b) ersichtlich, wo die Stromstärke nach N Pulsen in Abhängigkeit der minimalen Spannung gezeigt ist. Für eine minimale Spannung von $-3,868$ V ist die Stromstärke bereits nach einem Puls auf Null reduziert. Dagegen wird für größere minimale Spannungen nach dem ersten Puls noch eine Stromstärke größer als $0,8 \mu\text{A}$ beobachtet. Eine minimale Spannung von $-3,705$ V erfordert beispielsweise fünf Pulse, um die Stromstärke auf Null zu reduzieren. Demnach kann die Anzahl der Pulse zum Vergessen der Assoziation mit der minimalen Spannung kontrolliert werden.

In diesem Abschnitt wurde die Konditionierung nach Pawlow mit einem Netzwerk bestehend aus zwei Quantenpunkt-Speichertransistoren nachgeahmt. Durch das kontrollierte Laden und Entladen der Quantenpunkte konnte die Verknüpfung zwischen prä- und postsynaptischen Neuronen gezielt verstärkt werden, was der Ausbildung von Assoziation entspricht. Nach der Realisierung von neuromorphen Funktionalitäten beschäftigt sich der nächste Abschnitt mit arithmetischen und logischen Operationen.

3.1.6 Arithmetische und logische Operationen

In den vorangegangenen Abschnitten wurden Memristoren als Baustein für künstliche neuronale Netze vorgestellt. Ein Vorteil von künstlichen neuronalen Netzen gegenüber herkömmlichen Computern ist die simultane Verarbeitung und Speicherung von Informationen. Die kombinierte Informationsverarbeitung und -speicherung basierend auf Memristoren ermöglicht darüber hinaus die Durchführung von arithmetischen [40, 136] und logischen Operationen [37], wobei das Ergebnis als nicht-flüchtiger Leitwertzustand gespeichert wird. Zur Untersuchung von arithmetischen Operationen mit kombinierter elektrischer und optischer ($\lambda = 632$ nm) Anregung werden die Signale in Abbildung 3.31(a) verwendet. Die Dauer der Pulse beträgt 10 ms. Der Leitwert in Abhängigkeit der Pulsanzahl ist in Abbildung 3.31(b) dargestellt. Durch den Initialisierungspuls werden die Quantenpunkte für $N = 0$ geladen. Der kleine Leitwert bleibt unverändert, falls nur die Spannungspulse angelegt werden (blaue Datenpunkte). Für elektrische und optische Anregung wird ein sukzessiver Anstieg des Leitwerts beobachtet, wobei die Leitwertsänderung zwischen dem neunten und zehnten Puls am größten ist. Im Dunkeln bleibt die Quantenpunktladung konstant, da die Amplitude der Spannungspulse geringer ist als die Entladespannung. Wird der Memristor allerdings zusätzlich mit roten Lichtpulsen beleuchtet,

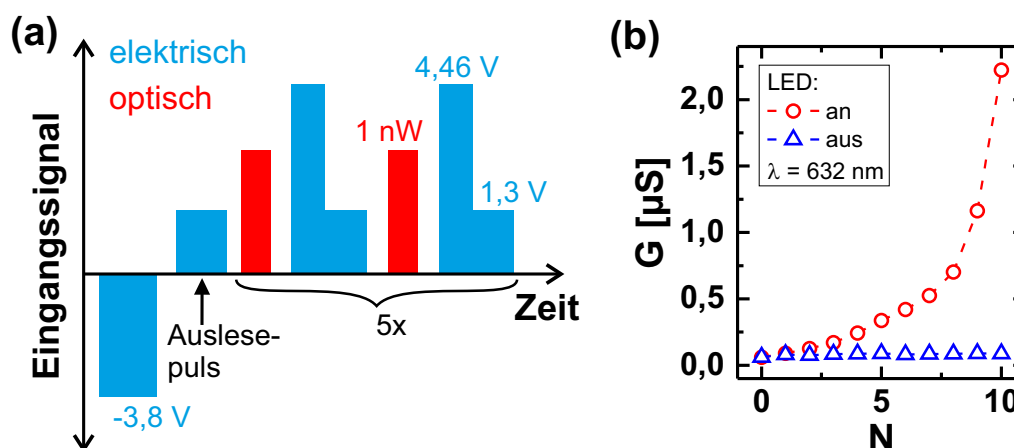


Abbildung 3.31: (a) Eingangssignal für elektrische (blau) und optische (rot) Anregung. Beginnend mit einem elektrischen Initialisierungspuls folgen jeweils 10 Spannungs- und Lichtpulse. Nach den Pulsen wird der Leitwert mit einem Auslesepuls mit Amplitude $1,3\text{ V}$ bestimmt. (b) Leitwert in Abhängigkeit der Pulsanzahl für das Eingangssignal in (a). Für $N = 0$ wird ein geringer Leitwert beobachtet, da die Quantenpunkte durch den Initialisierungspuls geladen wurden. Werden nur die Spannungspulse angelegt, bleibt der Leitwert gering (blau). Für die elektrische und optische Anregung steigt der Leitwert sukzessive an (rot).

so werden die Quantenpunkte durch jeden Lichtpuls teilweise entladen. Infolgedessen steigt der Leitwert, die Entladespannung sinkt ($V_{dis} \propto n$, siehe Abbildung 3.4(d)) und die Amplitude des elektrischen Spannungspulses übersteigt beim zehnten Puls die Entladespannung. Das vollständige Entladen führt zu einem deutlichen Leitwertanstieg. Der ausgeprägte Leitwert nach 10 Pulsen könnte mittels zusätzlicher RESET-Schaltungen das Anlegen eines weiteren Initialisierungspulses auslösen [77] und damit die Realisierung von arithmetischen Operationen in der Basis 10 ermöglichen. Die Anzahl an durchgeführten RESETs entspricht nach der Operation dem Wert des nächstsignifikanten Bits. Analog zu den Ausführungen in Referenz [40] können Additionen, Multiplikationen, Subtraktionen und Divisionen durchgeführt werden.

Abbildung 3.32(a) zeigt den Leitwert in Abhängigkeit der Pulsanzahl für unterschiedliche Dauern der Lichtpulse. Die Amplitude des Initialisierungspulses wurde auf $-4,0\text{ V}$ verringert. Die Maximalwerte der Spannungspulse sind $5,0$ und $1,5\text{ V}$ (Auslesepuls). Für eine Dauer der Lichtpulse von $3,1\text{ ms}$ werden die Quantenpunkte nach dem Anlegen von zehn Lichtpulsen vollständig entladen. Für größere Pulsdauern wird das Entladen bereits nach weniger Lichtpulsen beobachtet. Durch Reduktion der Dauer von $18,8$ auf $3,1\text{ ms}$ kann die Pulsanzahl zum vollständigen Entladen der Quantenpunkte zwischen Eins und Zehn variiert werden (siehe Falschfarbendarstellung in Abbildung 3.32(b)), was die Durchführung von arithmetischen Operationen in Basen von binär bis dezimal ermöglicht. Die Basis kann zudem durch Reduktion der Lichtleistung für konstante Pulsdauern erhöht werden (siehe Abbildung 3.32(c)). Arithmetische Operationen mit einem $\text{Ge}_2\text{Sb}_2\text{Te}_5$ -basierten Memristor wurden in Referenz [40] mit kürzeren Pulsen und höheren Lichtleistungen gezeigt. Hier wurde zusätzlich eine Variation der Basis in Ab-

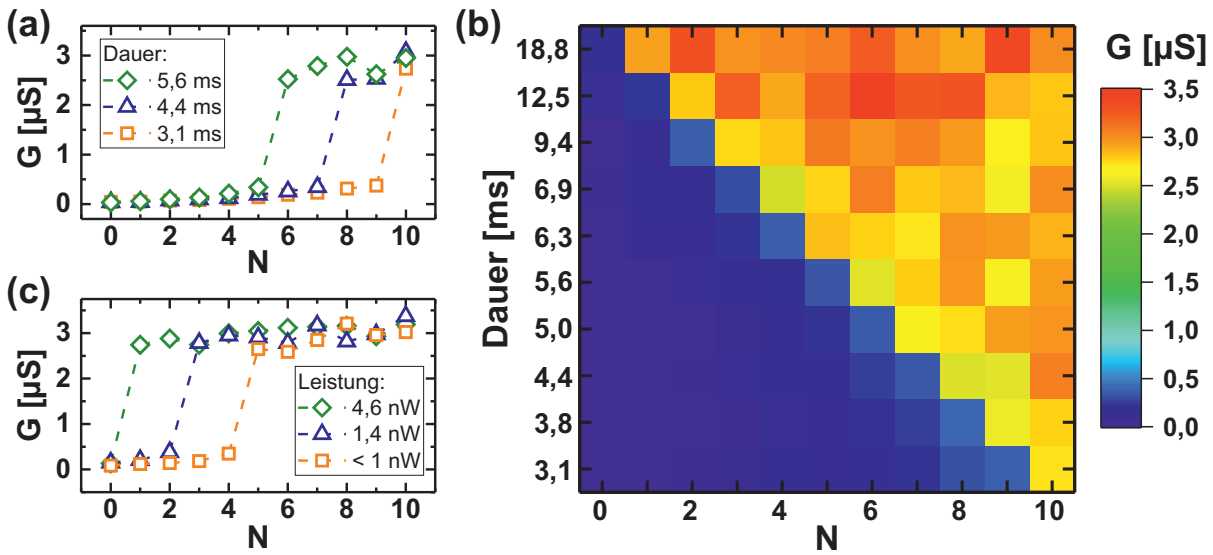


Abbildung 3.32: (a) Leitwert für optische Anregung mit der roten LED, Lichtleistungen von 1 nW und unterschiedlichen Dauern der Lichtpulse. Für zunehmende Pulsdauern werden die Quantenpunkte nach weniger Pulsen entladen. (b) Falschfarbendarstellung des Leitwerts in Abhängigkeit der Pulsanzahl für verschiedene Pulsdauern. Die Anzahl der Pulse zum Entladen der Quantenpunkte kann zwischen Eins und Zehn variiert werden. (c) Vergleichbare Messung wie in (a), jedoch für unterschiedliche Lichtleistungen. Die Dauer der Lichtpulse beträgt 10 ms. Für zunehmende Lichtleistungen steigt der Leitwert nach weniger Pulsen an.

hängigkeit der Dauer oder Leistung der Lichtpulse demonstriert. Dies ist insbesondere für die Durchführung von Divisionen vorteilhaft, da der Divisor von der Basis repräsentiert wird [40].

Zur Durchführung von logischen Operationen mit Memristoren werden die logischen Eingänge nacheinander (sequentiell) angelegt [37]. Die Realisierung von logischen Operationen wird mit dem Spannungssignal in Abbildung 3.33(a) untersucht. Die logische „0“ wird durch einen Puls mit der Amplitude 0,0 V und die logische „1“ durch einen Puls mit der Amplitude 5,3 V repräsentiert. Beide Pulse haben eine Dauer von 40 ms. In der Folge werden für die vier logischen Eingänge „00“, „01“, „10“ und „11“ jeweils hundert Operationen durchgeführt und nach jeder Operation der Leitwert bestimmt. Abbildung 3.33(b) zeigt den Mittelwert des Leitwerts und die Standardabweichung in Abhängigkeit der Amplitude des Initialisierungspulses. Für eine Amplitude von $-4,00$ V und den logischen Eingang „11“ beträgt der Leitwert etwa $1,9 \mu\text{S}$. Dagegen wird für die anderen Eingänge ein Leitwert von beinahe Null beobachtet. Wird nun eine Schwelle von $1,0 \mu\text{S}$ zur Unterscheidung der logischen Ausgänge „0“ (kleiner als $1,0 \mu\text{S}$) und „1“ (größer als $1,0 \mu\text{S}$) definiert, spiegeln die Eingangs-Ausgangs-Kombinationen für $V_i = -4,00$ V die Wahrheitstabelle der AND-Verknüpfung wider (siehe Abbildung 3.33(c)). Eine Erhöhung der Amplitude des Initialisierungspulses von $-4,00$ auf $-3,82$ V führt zum Anstieg des Leitwerts für die logischen Eingänge „01“ und „10“. Aufgrund der größeren Amplituden werden weniger Elektronen lokalisiert, was nach $V_{dis} \propto n$ (siehe Abbildung 3.4(d)) zu einer Abnahme der Entladespannung führt. Dadurch sinkt τ_{dis} in Gleichung (3.31)

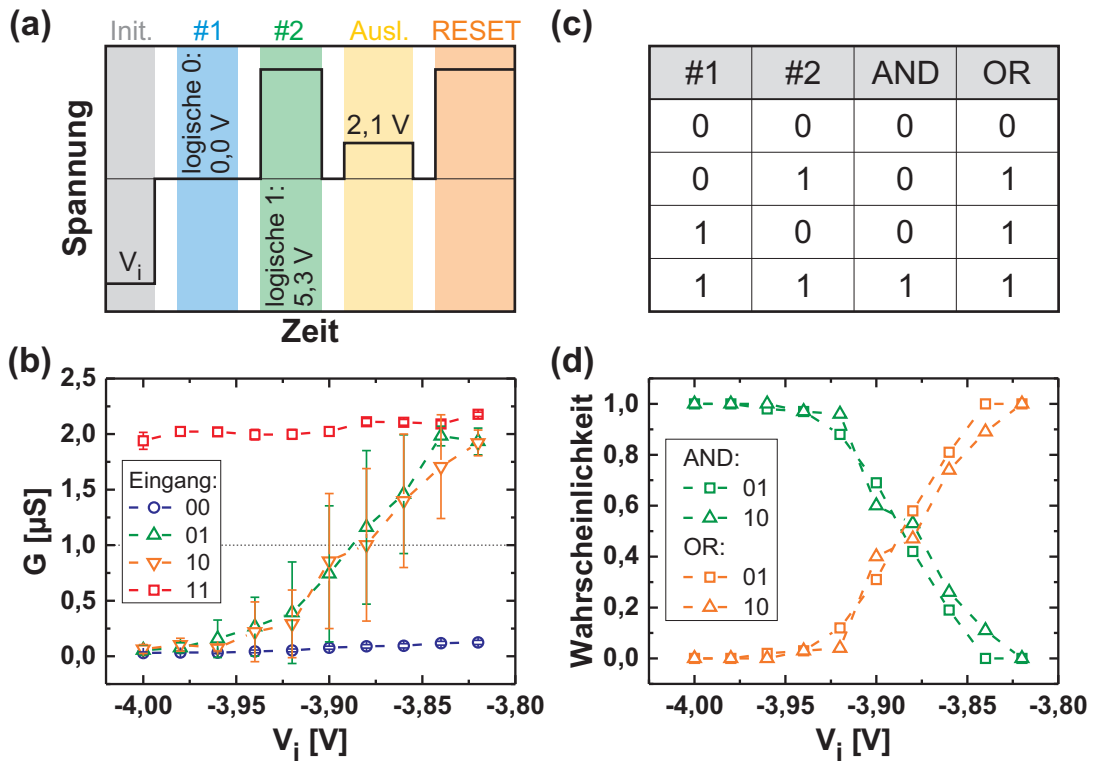


Abbildung 3.33: (a) Spannungssignal zur Demonstration von sequentieller Logik. Auf den Initialisierungspuls (grau) folgen die zwei Spannungspulse des logischen Eingangs (blau und grün), der Auslesepuls zur Bestimmung des Leitwerts (gelb) und der RESET-Puls zum Entladen der Quantenpunkte (orange). (b) Leitwert für unterschiedliche Kombinationen an logischen Eingängen in Abhängigkeit der Spannungsamplitude des Initialisierungspulses. Für die Eingänge „00“ und „11“ ist der Leitwert annähernd unabhängig von der Spannung, wohingegen für „01“ und „10“ ein Übergang von niedrigen zu hohen Leitwerten beobachtet wird. (c) Wahrheitstabelle für die logischen AND- und OR-Verknüpfungen. (d) Wahrscheinlichkeiten für das Auftreten eines geringen (logische AND-Funktionalität) und hohen Leitwerts (logische OR-Funktionalität) für die logischen Eingänge „01“ und „10“.

und die Quantenpunkte werden bereits mit einem Puls vollständig entladen. Demnach spiegelt das Ausgangssignal die OR-Verknüpfung wider. Die Wahrscheinlichkeit für das Auftreten der AND- und OR-Verknüpfungen ist in Abbildung 3.33(d) dargestellt. Für kleine Spannungen wird nur die AND-Operation und für große Spannungen nur die OR-Operation beobachtet. Im Zwischenbereich treten beide Operationen stochastisch verteilt auf.

Im nächsten Schritt wurde die Amplitude des Initialisierungspulses auf $-4,0$ V gesetzt und die Pulsdauer der logischen Eingänge variiert. Für Pulsdauern von 50 ms wird in Abbildung 3.34(a) nur für das Eingangssignal „11“ ein hoher Leitwert beobachtet, was die AND-Verknüpfung repräsentiert. Eine Erhöhung der Pulsdauer auf 75 ms führt zum Auftreten des hohen Leitwerts für die logischen Eingänge „01“, „10“ und „11“. Demnach kann die OR-Verknüpfung realisiert werden. Im Bereich von 60 bis 65 ms treten die AND- und OR-Verknüpfungen etwa mit Wahrscheinlichkeiten von 50 % auf (siehe Abbildung 3.34(b)).

In diesem Abschnitt wurde die Realisierung von arithmetischen und logischen Operationen mit intrinsischer Speicherfunktionalität des Ergebnisses demonstriert. Arithmetische [40] und

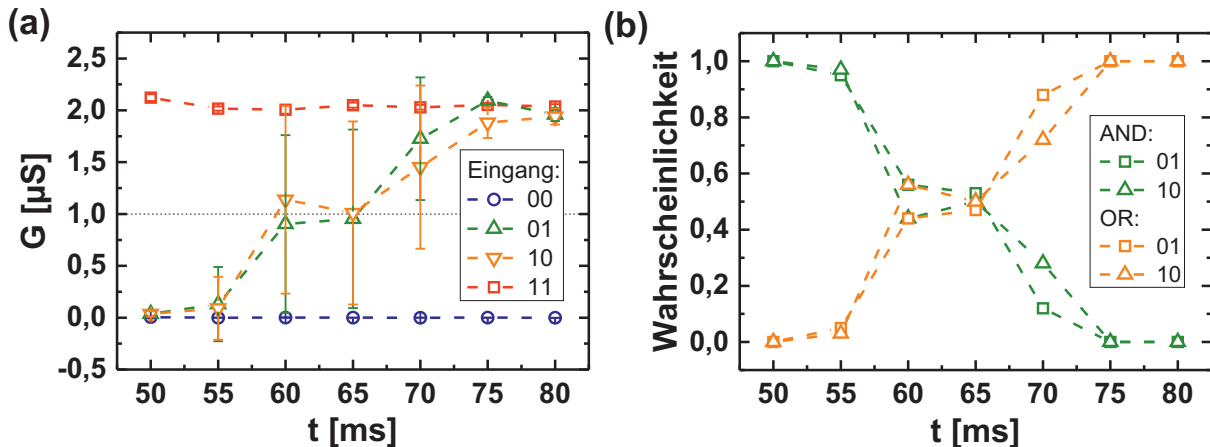


Abbildung 3.34: (a) Leitwert in Abhängigkeit der Pulsdauer für die unterschiedlichen logischen Eingangssignale. Eine Erhöhung der Pulsdauer führt für die Eingänge „01“ und „10“ zu einer Zunahme des Leitwerts. (b) Wahrscheinlichkeiten für die Beobachtung der AND- und OR-Verknüpfung in Abhängigkeit der Pulsdauer. Bei kurzen Dauern wird nur die AND-Verknüpfung und bei langen Dauern nur die OR-Verknüpfung beobachtet.

logische Operationen [37] wurden ebenfalls mit anderen Memristorrealisierungen gezeigt. Der Vorteil des hier präsentierten Memristors ist die Durchführung von arithmetischen Operationen mit Lichtleistungen im Bereich von nW sowie die Variation der Basis durch die Dauer und Leistung der Lichtpulse. Nach den Untersuchungen der ladungsabhängigen Memristanz soll im folgenden Abschnitt die Kapazität in Abhängigkeit der Quantenpunktladung behandelt werden.

3.2 Memkapazität des Quantenpunkt-Speichertransistors

Es gibt drei passive Bauelemente mit intrinsischer Speicherfunktionalität: den Memristor, den Memcapacitor und den Meminductor. Von diesen drei Bauteilen wurde der Memristor in den letzten Jahren am intensivsten untersucht, jedoch wurden auch Memcapacitoren [170] und Meminductoren [171] experimentell realisiert. Memcapacitoren können zudem durch Schaltkreise bestehend aus Kapazitäten und nicht-linearen Widerständen wie beispielsweise Memristoren hergestellt werden [172–174] und eignen sich ebenso wie Memristoren für parallele Rechenarchitekturen mit simultaner Informationsbearbeitung und -speicherung [170]. Die Zustandsvariable von Memcapacitoren ist die Kapazität, welche in Abhängigkeit der Spannung unterschiedliche Werte annimmt. Dies ermöglicht die Speicherung von Informationen mittels kapazitiven Zuständen [30]. Memcapacitoren werden durch die Gleichungen [30]

$$q(t) = C(x, V_C, t) V_C(t) \quad \text{und} \quad \frac{dx}{dt} = f(x, V_C, t) \quad (3.49)$$

definiert. Dabei ist q die Ladung auf dem Memcapacitor, V_C der Spannungsabfall über den Memcapacitor, C die Memkapazität und t die Zeit. Charakteristisch für Memcapacitoren ist eine durch den Ursprung gehende Hysterese in der Ladungs-Spannungs-Abhängigkeit (siehe

Abbildung 2.3(a)). Die unterschiedlichen kapazitiven Zustände können beispielsweise mit einer elastischen Membran realisiert werden, welche durch das Anlegen einer Spannung ausgelenkt wird [170]. Ferner werden charakteristische Hysteresen in der Kapazitäts-Spannungsebene durch die Lokalisierung von Ladungsträgern in der Nähe eines leitfähigen Kanals beobachtet [81, 134].

In diesem Abschnitt sollen die Gate-Kanal- und die Source-Drain-Kapazität des Quantenpunkt-Speichertransistors in Abhängigkeit der Ladung auf den Quantenpunkten untersucht werden. Hierfür werden in Abschnitt 3.2.1 zunächst die Lade- und Entladeprozesse modelliert. Es wird insbesondere gezeigt, dass die Quantenpunkte für negative Gatespannungen geladen oder entladen werden können. Die unterschiedlichen Ladezustände der Quantenpunkte werden in Abschnitt 3.2.2 mittels Kapazitätsspektroskopie untersucht. Dabei wird in der Ladungs-Spannungsebene die charakteristische Hysterese von Memcapacitoren beobachtet. In Abschnitt 3.2.3 wird die Koexistenz der Memristanz und der Memkapazität zwischen dem Source- und dem Drainkontakt charakterisiert. Basierend auf der Koexistenz werden in Abschnitt 3.2.4 Spannungs- und Lichtpulse integriert.

3.2.1 Modellierung unterschiedlicher Entladeprozesse

Zur Untersuchung verschiedener Entladeprozesse wurde eine konstante Spannung $V_d = 100$ mV an den Kanal und die Gatespannung V_g an zwei seitliche Gates angelegt (siehe eingebettetes Diagramm in Abbildung 3.35(a)). Abbildung 3.35(a) zeigt eine Strom-Spannungskennlinie für eine Variation der Gatespannung. Für negative Gatespannungen ist der Kanal verarmt und die Stromstärke ist annähernd Null. Die Quantenpunkte werden bei negativen Spannungen geladen. Die Schwellenspannung hängt von der Anzahl lokalisierter Elektronen ab und verschiebt mit [126]

$$\Delta V_{tu} = \frac{\Delta n \cdot e}{C_{eff}} \quad (3.50)$$

zu größeren Werten. Dabei gibt Δn die Anzahl zusätzlicher lokalisierter Elektronen an und C_{eff} berücksichtigt die Kapazitäten zwischen den Gates, dem Kanal und den Quantenpunkten. Für $V_g = V_{dis}$ werden die Quantenpunkte entladen und die Stromstärke steigt sprunghaft an. Bei der anschließenden Reduktion der Gatespannung wird aufgrund weniger lokalisierter Elektronen eine geringere Schwellenspannung $V_{td} < V_{tu}$ beobachtet. Im Gegensatz zu vergleichbaren Speichertransistoren mit Oberflächengates ist der Umlaufsinn der Hysterese invertiert, da die Quantenpunkte in diesen Strukturen bei positiven Gatespannungen geladen und bei negativen Gatespannungen entladen werden [126, 129].

Die Inversion der Hysterese wird mit der Verwendung von seitlichen Gates erklärt. Für negative Gatespannungen bilden sich im Kanal positive Spiegelladungen aus. Diese Spiegelladungen sind in Abbildung 3.35(b) weiß dargestellt und kompensieren das elektrische Feld der

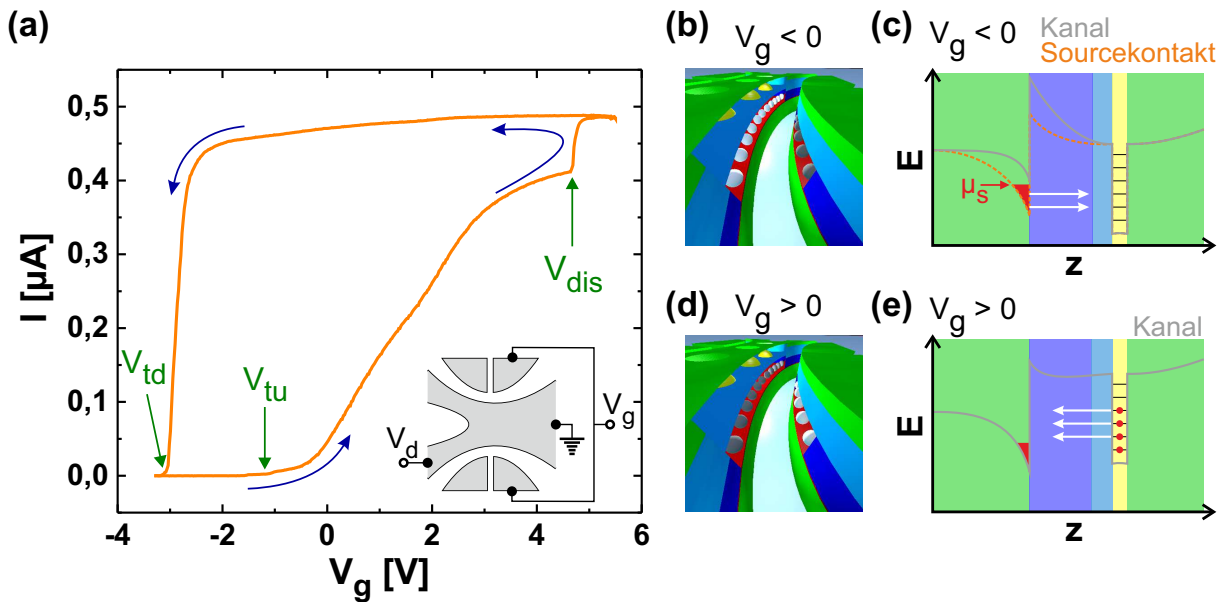


Abbildung 3.35: (a) Strom-Spannungs-Kennlinie für $V_d = 100 \text{ mV}$ und eine Variation der Gatespannung. Durch das Laden der Quantenpunkte bei negativen und das Entladen bei positiven Gatespannungen wird eine Hysterese beobachtet. Die blauen Pfeile geben den Umlaufsinn der Hysterese an. Das eingebettete Diagramm skizziert die Beschaltung. (b) Für negative Gatespannungen bilden sich im Kanal positive Spiegelladungen aus (weiß dargestellt), welche das elektrostatische Potential der Quantenpunkte nach unten verschieben. Dies ermöglicht das Laden der Quantenpunkte. (c) Leitungsbandkante im Kanal (grau) und im Sourcekontakt (orange gestrichelt) in Abhängigkeit der Wachstumsrichtung (z -Richtung). (d) Positive Gatespannungen akkumulieren Elektronen im Kanal (schwarz dargestellt). Dadurch verschiebt das elektrostatische Potential der Quantenpunkte zu höheren Energien. Elektronen können von den Quantenpunkten in das Elektronengas tunneln (siehe (e)).

Elektronen im Gate (schwarze Kugeln). Aufgrund der Probengeometrie wird das elektrostatische Potential der Quantenpunkte insbesondere durch die Spiegelladungen im Kanal und nicht durch die Ladungen im Gate beeinflusst. Demnach verschiebt das elektrostatische Potential der Quantenpunkte für $V_g < 0$ zu kleineren Energien und Elektronen können vom Sourcekontakt in die Quantenpunkte tunneln (siehe Abbildung 3.35(c)). Positive Gatespannungen führen dagegen zur Akkumulation von Elektronen im Kanal, welche das elektrostatische Potential der Quantenpunkte zu größeren Energien verschieben (siehe Abbildungen 3.35(d) und (e)). Dadurch liegen besetzte Quantenpunktzustände oberhalb des elektrochemischen Potentials im Kanal und die Quantenpunkte werden entladen.

Zur weiteren Untersuchung der Lade- und Entladeprozesse wurde die Gatespannung während der Messung für eine Wartezeit von 20 s konstant bei einem bestimmten Wert $V_{min} < V_w < V_{max}$ belassen (siehe eingebettetes Diagramm in Abbildung 3.36(a)). In Abbildung 3.36(a) führt eine Reduktion von V_w zur Zunahme der Schwellen- und Entladespannung. Abbildung 3.36(b) zeigt die ermittelte Schwellenspannung in Abhängigkeit von V_w . Die dargestellten Fehler geben die Standardabweichung von fünf aufeinanderfolgenden Messungen an. Im Spannungsbereich zwischen $-1,5$ und $-3,3 \text{ V}$ ist die Schwellenspannung im Rahmen des Fehlers konstant. Für kleinere Spannungen steigt V_{tu} an. Zum Vergleich wurde darüber hinaus die Schwellenspannung

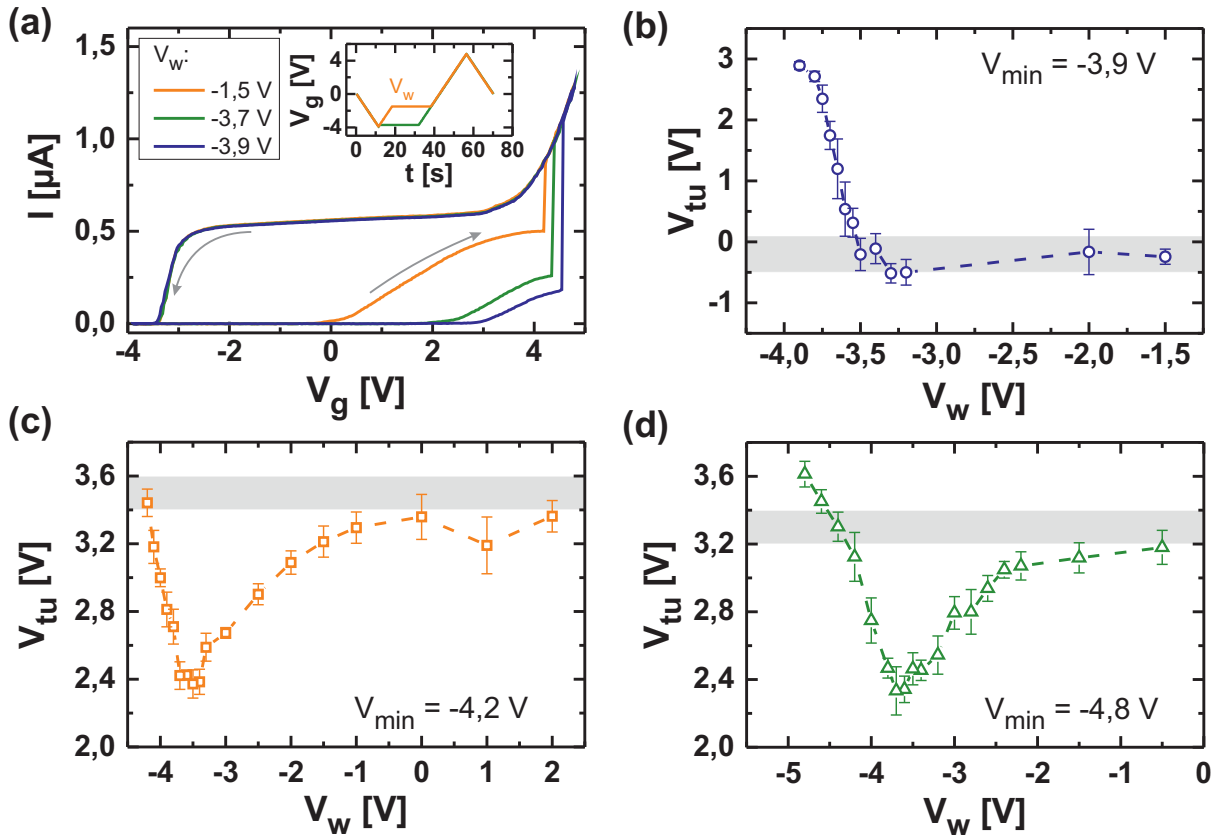


Abbildung 3.36: (a) Strom-Spannungs-Kennlinien für unterschiedliche V_w . Das eingebettete Diagramm zeigt den zeitlichen Verlauf der Gatespannung. Beim Erhöhen von V_g wird die Gatespannung für 20 s konstant bei den Spannungen $V_w = -1,5$ (orange) und $-3,7$ V (grün) belassen. (b) Schwellenspannungsverschiebung in Abhängigkeit von V_w . Für eine Reduktion von V_w unterhalb von $-3,3$ V steigt die Schwellenspannung an. Das graue Rechteck gibt die Schwellenspannung ohne Wartezeit mit Standardabweichung an. (c) Schwellenspannung in Abhängigkeit von V_w für eine minimale Spannung von $-4,2$ V. Für $V_w = -4,2$ und $2,0$ V beträgt die Schwellenspannung etwa $3,4$ V. Zwischen diesen Spannungen wird ein Minimum beobachtet. (d) Verschiebung der Schwellenspannung für $V_{min} = -4,8$ V. Durch Variation von V_w können die Quantenpunkte geladen oder entladen werden.

ohne Wartezeit zu $V_{tu}(0 \text{ s}) = (-0,2 \pm 0,3) \text{ V}$ bestimmt (siehe graues Rechteck in Abbildung 3.36(b)). Dieser Wert ist im Rahmen des Fehlers mit der Schwellenspannung für große V_w vereinbar. Demnach bleibt die Quantenpunktladung durch Einführen der Wartezeit bei Spannungen $-3,3 \text{ V} < V_w < -1,5 \text{ V}$ unverändert, wohingegen die Quantenpunkte für $V_w < -3,3 \text{ V}$ zusätzlich geladen werden. Die Messungen wurden ferner für minimale Gatespannung von $-4,2$ und $-4,8 \text{ V}$ durchgeführt (siehe Abbildungen 3.36(c) und (d)). Dabei können die Quantenpunkte in Abhängigkeit von V_w zusätzlich geladen oder entladen werden.

Das Entladen bei negativen Spannungen wird durch einen zweiten Entladeprozess erklärt, welcher für $V_g < V_{dis}$ auftritt. Wird die Gatespannung ohne Wartezeit kontinuierlich zwischen V_{min} und V_{max} variiert, werden bei negativen Gatespannungen Quantenpunktzustände bis zu einer bestimmten Energie besetzt (siehe Abbildung 3.37(a)). Die Anzahl der lokalisierten Elektronen ergibt sich dabei aus dem Verhältnis der Zeitkonstanten für das Laden vom Sourcekontakt und das Entladen in den Drainkontakt (siehe Abbildung 3.37(b) und (c)). Die großen

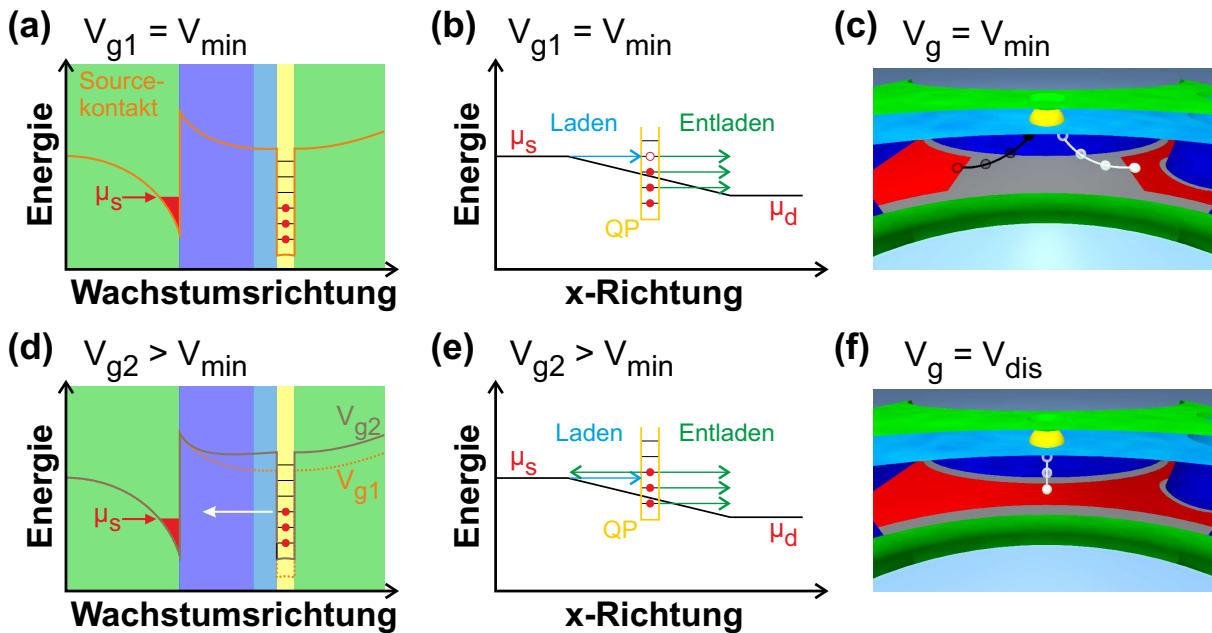


Abbildung 3.37: (a) Verlauf der Leitungsbandkante beim Anlegen der minimalen Gatespannung. Aufgrund der positiven Spiegelladungen im Kanal ist das elektrostatische Potential der Quantenpunkte zu kleinen Energien verschoben, wodurch die Zustände unterhalb von μ_s mit Elektronen aus dem Sourcekontakt besetzt werden. Gleichzeitig können lokalisierte Elektronen von den Quantenpunkten in den Drainkontakt tunneln (b). Die Anzahl der Elektronen auf den Quantenpunkten ergibt sich durch das Verhältnis der Tunnelraten für das Laden und Entladen. Die Tunnelprozesse beim Laden (schwarz) und Entladen (weiß) sind in (c) schematisch dargestellt. Durch eine Erhöhung der Gatespannung verschiebt das elektrostatische Potential der Quantenpunkte zu größeren Energien, wodurch Elektronen wieder in den Sourcekontakt tunneln können (d). Zudem tunneln für $V_{g2} > V_{min}$ Elektronen in den Drainkontakt (e). Wird die Gatespannung bis zu V_{dis} erhöht, tunneln Elektronen entgegen der Wachstumsrichtung in den Kanal (f).

Tunneldistanzen zwischen den Quantenpunkten und den Kontakten führen zum Laden auf einer Zeitskala von Sekunden. Demzufolge werden die Quantenpunkte für $V_g = V_{min}$ innerhalb der Wartezeit von 20 s kontinuierlich geladen. Bei einer Erhöhung der Gatespannung sinkt die Anzahl der positiven Spiegelladungen im Kanal. Dadurch verschiebt das elektrostatische Potential der Quantenpunkte zu größeren Energien (siehe Abbildungen 3.37(d) und (e)), was das Tunneln von lokalisierten Elektronen in den Source- und Drainkontakt ermöglicht. Für $V_g = V_{dis}$ ist das elektrostatische Potential der Quantenpunkte zu derart hohen Energien verschoben, dass die lokalisierten Elektronen die AlGaAs-Barriere teilweise überwinden können. Dies führt zu einem deutlichen Anstieg der Tunnelrate, wodurch die Quantenpunkte durch Tunneln von Elektronen in den Kanal vollständig entladen werden (siehe Abbildung 3.37(f)).

Das teilweise Entladen der Quantenpunkte für negative Gatespannungen wurde in Abbildung 3.36 nicht für $V_{min} = -3,9$ V beobachtet. Werden allerdings für dieselbe minimale Spannung mehr Elektronen lokalisiert, indem die Gatespannung zusätzlich zu V_w auch für 20 s konstant bei V_{min} belassen wird, so zeigt die $V_{tu}-V_w$ -Abhängigkeit ein Minimum (siehe Abbildung 3.38(a)). Durch das Einführen der zusätzlichen Wartezeit von 20 s bei V_{min} werden Zustände mit höherer Energie besetzt. Für diese Zustände ist die Tunnelrate zum Source- und Drain-

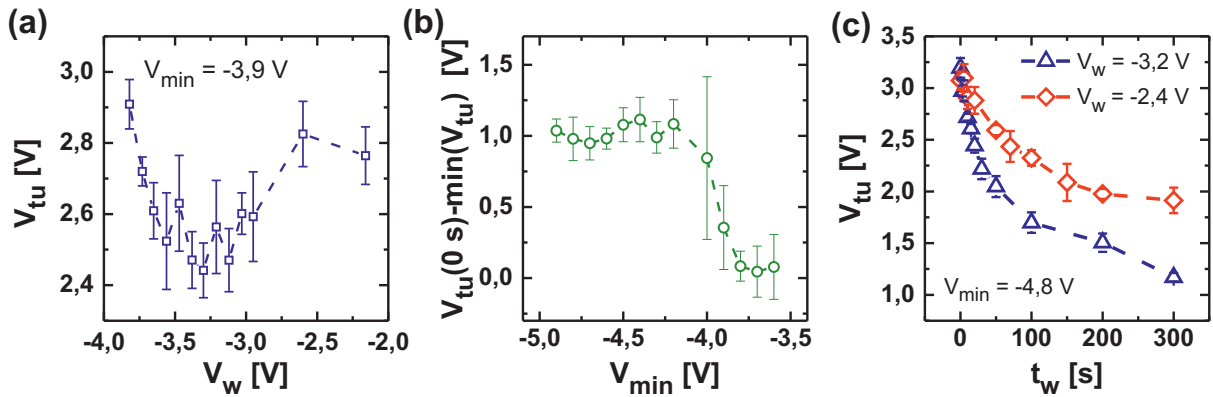


Abbildung 3.38: (a) Schwellenspannung V_{tu} für unterschiedliche V_w . Die Gatespannung wurde für jeweils 20 s bei V_{min} und V_w konstant gehalten. Zwischen $-2,95$ und $-3,65$ V ist die Schwellenspannung minimal. (b) Schwellenspannungsdifferenz zwischen dem minimalen Wert der V_{tu} - V_w -Abhängigkeit und dem Wert ohne Wartezeit. Die Differenz ist nur für $V_{min} \leq -4,0$ V positiv. Demnach weist die V_{tu} - V_w -Abhängigkeit nur ein Minimum auf, wenn Zustände mit hoher Energie besetzt werden. (c) Schwellenspannung in Abhängigkeit der Wartezeit für $V_w = -2,4$ und $-3,2$ V. V_{tu} nimmt innerhalb von einigen hundert Sekunden ab.

kontakt aufgrund der geringeren Höhe der Tunnelbarriere größer, weshalb die Quantenpunkte für $-3,65 \text{ V} < V_w < -2,95 \text{ V}$ teilweise entladen werden. Zur weiteren Untersuchung des Entladens bei negativen Gatespannungen wurde für verschiedene V_{min} die Differenz der Schwellenspannung am Minimum zur Schwellenspannung ohne Wartezeit bestimmt (siehe Abbildung 3.38(b)). Die Differenz der Schwellenspannungen ist für große V_{min} annähernd Null. Die positive Differenz für $V_{min} \leq -4,0 \text{ V}$ verdeutlicht, dass das Entladen bei negativen Gatespannungen nur für Zustände mit hoher Energie möglich ist. Die Zeitkonstante für das Entladen wird in Abbildung 3.38(c) durch Variation der Wartezeit untersucht. Es wird eine Abnahme der Schwellenspannung auf einer Zeitskala von einigen hundert Sekunden beobachtet. Dies wird mit der großen Tunneldistanz von den Quantenpunkten zum Source- und Drainkontakt erklärt.

Dieser Abschnitt hat gezeigt, dass die Quantenpunkte nur bei negativen Gatespannungen geladen, aber sowohl bei negativen als auch bei positiven Gatespannungen entladen werden. Das spannungsabhängige Entladen wurde anhand zweier verschiedener Entladeprozesse mit unterschiedlichen Zeitkonstanten erklärt. Im nächsten Abschnitt werden die Ladezustände der Quantenpunkte und die Abhängigkeit der Gate-Kanal-Kapazität von der Anzahl an lokalisierten Elektronen mittels Kapazitätsspektroskopie untersucht.

3.2.2 Quantenpunktladung als Zustandsgröße der Memkapazität

Mit Hilfe der Kapazitätsspektroskopie können diskrete Energieniveaus in Quantenpunkten untersucht werden, die kapazitiv zu einem zweidimensionalen Elektronengas koppeln [130, 175–177]. Hierfür werden die Quantenpunktniveaus mit einer Gatespannung in Resonanz mit dem elektrochemischen Potential des zweidimensionalen Elektronengases gebracht, was zu einer Erhöhung der Kapazität führt [130]. Zur Durchführung der Kapazitätsspektroskopie wurde eine

Sinusspannung mit variablem DC-Untergrund an zwei seitliche Gates angelegt (siehe Abbildung 3.39(a)). Am Sourcekontakt wurde der Strom mit einem Lock-In Messgerät gemessen. Da die Gates mit dem Kanal einen Kondensator bilden, induziert die Sinusspannung einen um 90° phasenverschobenen Wechselstrom im Kanal [178]. Die Modellierung des Gate-Kanal-Systems mit einem Widerstand in Reihe zum Kondensator ergibt die Kapazität [179]

$$C = \frac{I_+^2 + I_-^2}{2\pi\omega V_A I_-}. \quad (3.51)$$

Dabei sind I_+ und I_- der Real- bzw. Imaginärteil des gemessenen Stromes, ω die Frequenz der Sinusspannung und V_A der Effektivwert der Sinusspannung. In Abbildung 3.39(b) ist eine Kapazitäts-Spannungs-Kennlinie dargestellt. Die Kennlinie wurde gemessen, indem der DC-Untergrund der Sinusspannung (V_g) mit einer Rate von 50 mV/s zwischen $-3,5$ und $4,9$ V variiert wurde. Die Frequenz und Amplitude der Sinusspannung betragen 200 Hz und 20 mV. Das Laden der Quantenpunkte bei negativen Gatespannungen führt zu einer Abnahme der Kapazität. Anhand dieser Kennlinie wurde die Ladung $Q = C_g \cdot V_g$ bestimmt. Die resultierende Ladungs-Spannungs-Abhängigkeit in Abbildung 3.39(c) zeigt eine durch den Ursprung gehende Hysterese, was charakteristisch für Memcapacitoren ist [30]. Vergleichbare Kennlinien wurden durch

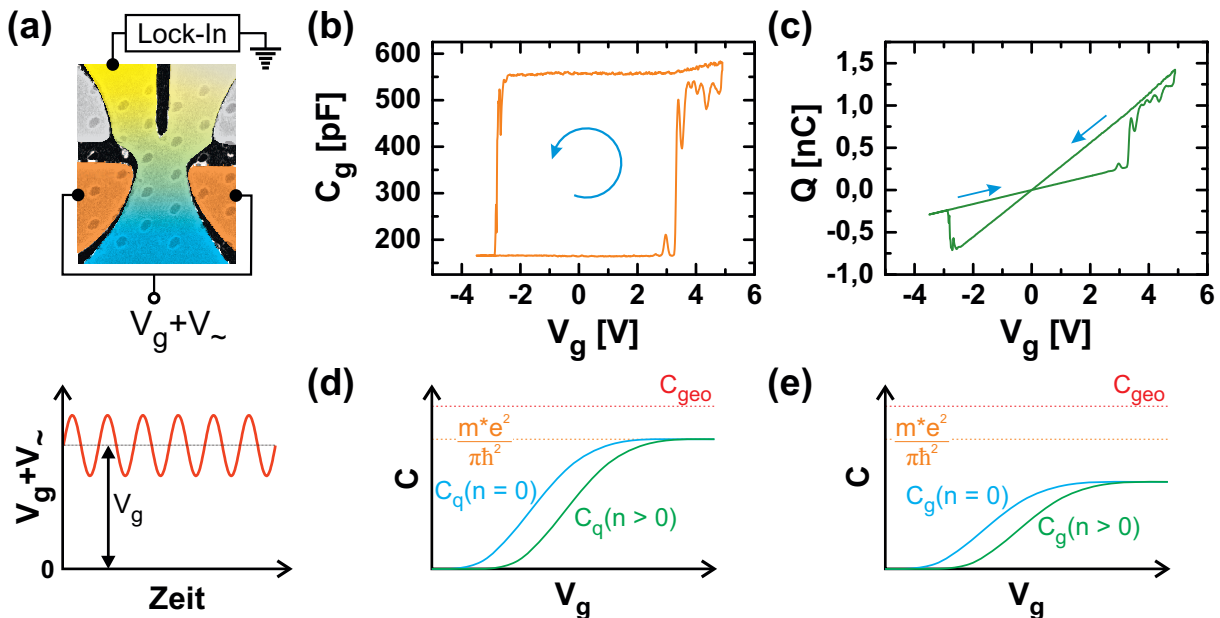


Abbildung 3.39: (a) Elektronenmikroskopische Aufnahme der Probe und Beschaltung zur Durchführung der Kapazitätsspektroskopie. An zwei seitliche Gates wird eine Sinusspannung mit variablem DC-Untergrund V_g angelegt. (b) Kapazitäts-Spannungs-Kennlinie für eine Variation der Gatespannung zwischen $-3,5$ und $4,9$ V. (c) Ladungs-Spannungs-Abhängigkeit für die Daten in (b). Es wird die charakteristische Hysterese von Memcapacitoren beobachtet. (d) Quantenkapazität C_q des Kanals und geometrische Kapazität C_{geo} in Abhängigkeit der Gatespannung. Mit zunehmender Gatespannung steigt die Quantenkapazität an. Eine Erhöhung der Quantenpunktladung führt zur Verschiebung der C_q - V_g -Kennlinie zu größeren Spannungen. Die Zusammenhänge beruhen auf Gleichung (3.54). (e) Kapazität zwischen den Gates und dem Kanal für unterschiedliche Quantenpunktladungen. Die Kennlinien wurden anhand der Daten in (d) und Gleichung (3.52) ermittelt.

das Laden von Germanium-Nanokristallen beobachtet, die in MOS-Strukturen eingebettet sind (siehe Abbildung 2.3) [134].

Die gemessene Kapazität kann durch die Reihenschaltung der Quantenkapazität C_q des Kanals und der geometrischen Kapazität C_{geo} zwischen den Gates und dem Kanal genähert werden [180–182]. Daraus folgt die Gate-Kanal-Kapazität

$$C_g = \left(\frac{1}{C_q} + \frac{1}{C_{geo}} \right)^{-1}. \quad (3.52)$$

Die geometrische Kapazität $C_{geo} = \epsilon A/d$ hängt vom Abstand d zwischen den Gates und dem Kanal, der Gatefläche A sowie der Dielektrizitätskonstanten ϵ ab und ist unabhängig von der Gatespannung. Die Quantenkapazität eines quantisierten Elektronensystems ist für jedes Subband durch [181]

$$C_q = \frac{\frac{m^* e^2}{\pi \hbar^2}}{1 + \exp \left[\frac{E_i - \mu_c}{k_b T} \right]} \quad (3.53)$$

gegeben. Dabei ist m^* die effektive Masse, e die Elementarladung, \hbar das reduzierte Plancksche Wirkungsquantum, E_i die Energie des zum Stromtransport beitragenden Subbandes, μ_c das elektrochemische Potential und $k_b T$ die thermische Energie. In Abhängigkeit von E_i ist die Quantenkapazität demnach annähernd Null ($E_i \gg \mu_c$) oder sie entspricht $m^* e^2 / (\pi \hbar^2)$ ($E_i \ll \mu_c$). Für $E_i \approx \mu_c$ kann die Näherung $E_i - \mu_c = E_i - e\beta V_g$ angenommen werden [183], woraus die Spannungsabhängigkeit in Abbildung 3.39(d) (blaue Kurve, $n = 0$) folgt. Zudem nimmt die Differenz $E_i - \mu_c$ beim Laden der Quantenpunkte aufgrund der Coulomb-Wechselwirkung des Kanals mit den lokalisierten Elektronen zu. Mit der Anzahl an lokalisierten Elektronen n ergibt sich der Zusammenhang $E_i - \mu_c = E_i + \alpha n - e\beta V_g$ und die Quantenkapazität ist

$$C_q = \frac{\frac{m^* e^2}{\pi \hbar^2}}{1 + \exp \left[\frac{E_i + \alpha n - e\beta V_g}{k_b T} \right]}. \quad (3.54)$$

Demnach führen das Laden und Entladen der Quantenpunkte zu einer bistabilen Quantenkapazität (siehe Abbildung 3.39(d)). Nach Gleichung (3.52) ergibt sich aus der ladungsabhängigen Quantenkapazität eine bistabile Kapazität zwischen den Gates und dem Kanal, wie sie in Abbildung 3.39(e) schematisch gezeigt ist. Da die Gateeffektivität für abnehmende Gate-Kanal-Kapazitäten sinkt [184], verschiebt die Entladespannung in Abbildung 3.4(d) mit zunehmender Quantenpunktladung zu größeren Werten.

Zusätzlich zur ladungsabhängigen Kapazität weist die Kapazitäts-Spannungs-Kennlinie in Abbildung 3.39(b) beim Erhöhen der Gatespannung lokale Kapazitätsmaxima auf. Zur Charakterisierung dieser Maxima wurde die Kapazitäts-Spannungs-Kennlinie für eine minimale Spannung von $-3,0$ V gemessen (siehe Abbildung 3.40(a)). Für $V_g = -0,6$ und $-0,25$ V wer-

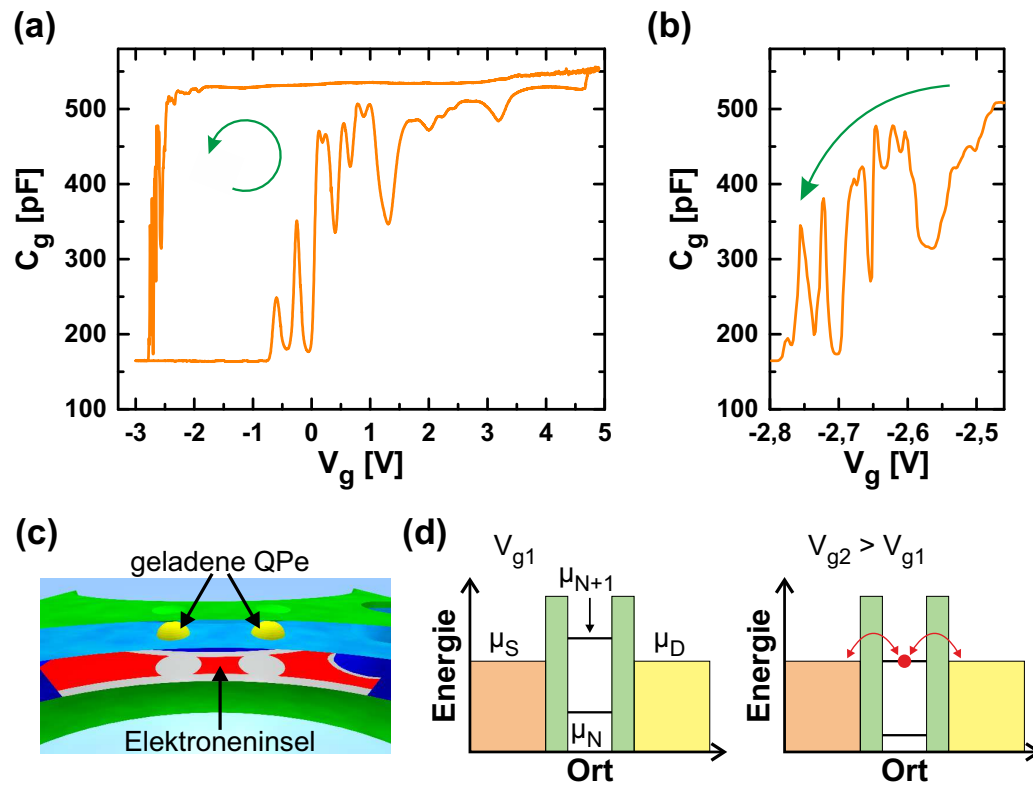


Abbildung 3.40: (a) Kapazitäts-Spannungs-Kennlinie. Die Gatespannung wurde mit einer Rate von 10 mV/s zwischen $-3,0$ und $4,9$ V variiert. Die Amplitude und Frequenz der Sinusspannung betragen 20 mV und 300 Hz. Beim Erhöhen von V_g zeigt die Kapazität charakteristische Maxima. (b) Detaillierte Kennlinie aus (a) für die Reduktion von V_g . (c) Schema zur Ausbildung der nulldimensionalen Elektroneninsel. Die geladenen Quantenpunkte (QPe) führen zu einer lokalen Verarmung des zweidimensionalen Elektronengases. Die Verarmungszonen im Kanal sind durch graue Flächen gekennzeichnet. Die Ausdehnung des zweidimensionalen Elektronengases ist auf die roten Flächen beschränkt. (d) Bandverlauf der Struktur in (c) vom Source- (S) zum Drainkontakt (D). Durch den dreidimensionalen Einschluss und die Coulomb-Wechselwirkung bilden sich in der Elektroneninsel diskrete Energieniveaus, die durch Variation der Gatespannung in Resonanz mit den elektrochemischen Potentialen der Kontakte gebracht werden können.

den zwei einzelne Maxima mit sehr geringen Kapazitätswerten dazwischen beobachtet. Bei größeren Spannungen treten zwei bzw. drei Maxima in einem geringen Spannungsintervall auf (Doppelmaximum bzw. Dreifachmaximum). Die Kapazitätsmaxima werden damit erklärt, dass diskrete Energieniveaus der nulldimensionalen Elektroneninsel, welche sich aufgrund der lokalen Verarmung des zweidimensionalen Elektronengases bildet (siehe Abbildung 3.40(c)), in Resonanz mit den elektrochemischen Potentialen des Source- und Drainkontakts gebracht werden. Der dreidimensionale Einschluss der Ladungsträger auf der Elektroneninsel und die Coulomb-Wechselwirkung führen zur Ausbildung von diskreten Energieniveaus [152, 185]. Ohne angelegte Drainspannung können die diskreten Energieniveaus durch Variation der Gatespannung in Resonanz mit den elektrochemischen Potentialen des Source- und Drainkontakts gebracht werden (siehe Abbildung 3.40(d)), wodurch die Zustandsdichte bei $\mu_S = \mu_D$ ansteigt.

Diese Resonanz soll weiterhin durch das zusätzliche Anlegen einer konstanten Drainspannung von 3 mV an den Stamm und der simultanen Bestimmung der Kapazität (anhand des

Kapitel 3 | Transportspektroskopie an Quantenpunkt-Speichertransistoren

Wechselstroms) und des Gleichstroms untersucht werden (siehe Abbildung 3.41(a)). Die Kapazitäts-Spannungs-Kennlinie in Abbildung 3.41(b) zeigt wiederum die charakteristische Abfolge von zwei Einzelmaxima gefolgt von den Doppel- und Dreifachmaxima. Für die Gatespannungen der Kapazitätsmaxima werden in der Strom-Spannungs-Kennlinie ebenfalls maximale Stromstärken beobachtet (siehe Abbildung 3.41(c)). Durch Erhöhen der Gatespannung verschieben die diskreten Energieniveaus der Elektroneninsel zu kleineren Energien (siehe Abbildungen 3.41(d)). Befindet sich ein Energieniveau energetisch zwischen den elektrochemischen Potentialen des Drain- und Sourcekontakts, können einzelne Elektronen durch die Barrieren tunneln [152, 185]. Aufgrund der Coulomb-Blockade werden die Energieniveaus der Elektroneninsel nur von einzelnen Elektronen besetzt, was zu charakteristischen Leitwertoszillationen beim Variieren der Gatespannung führt [186].

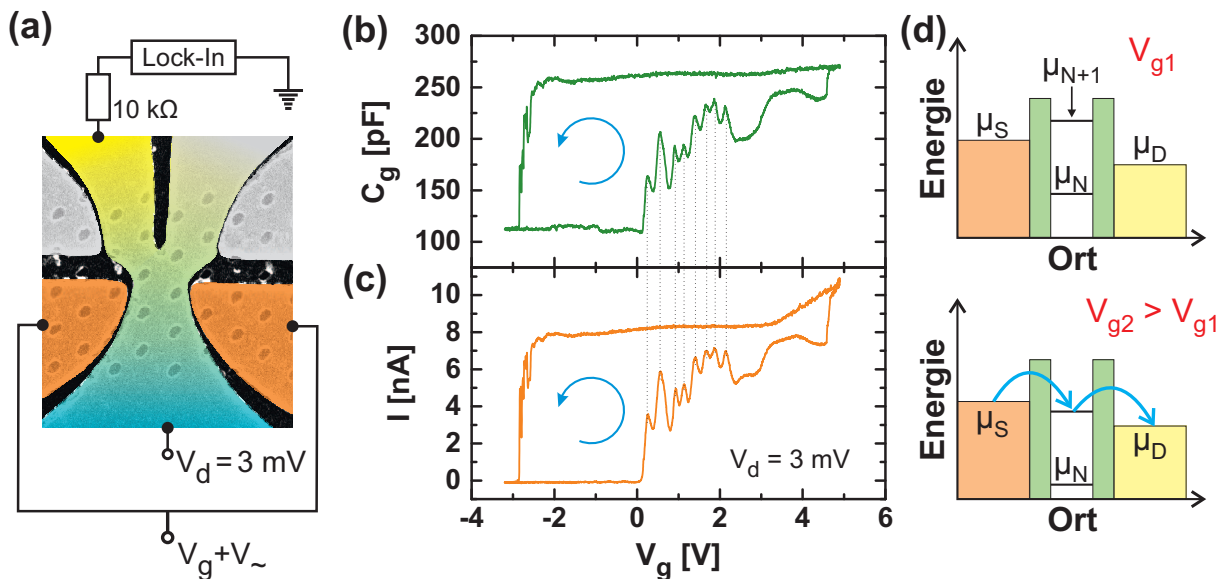


Abbildung 3.41: (a) Elektronenmikroskopische Aufnahme und Beschaltung der Probe. An zwei Gates wurde eine Sinusspannung mit variablem DC-Untergrund und an den Stamm eine konstante Drainspannung angelegt. (b) Kapazitäts-Spannungs-Kennlinie für die Beschaltung in (a). Beim Erhöhen der Spannung werden Kapazitätsmaxima beobachtet. (c) Gemessener Strom der Struktur in (a) in Abhängigkeit der Spannung V_g . Die Strommaxima treten für dieselben Spannungen auf wie die Kapazitätsmaxima in (b). (d) Leitungsbandkante entlang des Kanals für unterschiedliche Gatespannungen. Durch Variation der Gatespannung verschieben die diskreten Energieniveaus der Elektroneninsel, was für bestimmte Gatespannungen das Tunneln von einzelnen Elektronen ermöglicht. Abbildung nach Referenz [186].

Abbildung 3.42(a) zeigt Kapazitäts-Spannungs-Kennlinien für unterschiedliche Frequenzen der sinusförmigen Spannung an den Gates. Zunehmende Frequenzen führen zur Abnahme der Kapazität für entladene Quantenpunkte. Vergleichbare Frequenzabhängigkeiten der Kapazität von leitfähigen Schichten wurden auch in dünnen Oxidschichten [187] und Metall-Isolator-Metall Strukturen [86] beobachtet. Die Abnahme der Kapazität ist darauf zurückzuführen, dass die Periodendauer der angelegten Sinusspannung geringer ist als die RC -Zeitkonstante. Zusätzlich sinken die Amplituden der Kapazitätsmaxima für zunehmende Frequenzen (siehe Abbildung

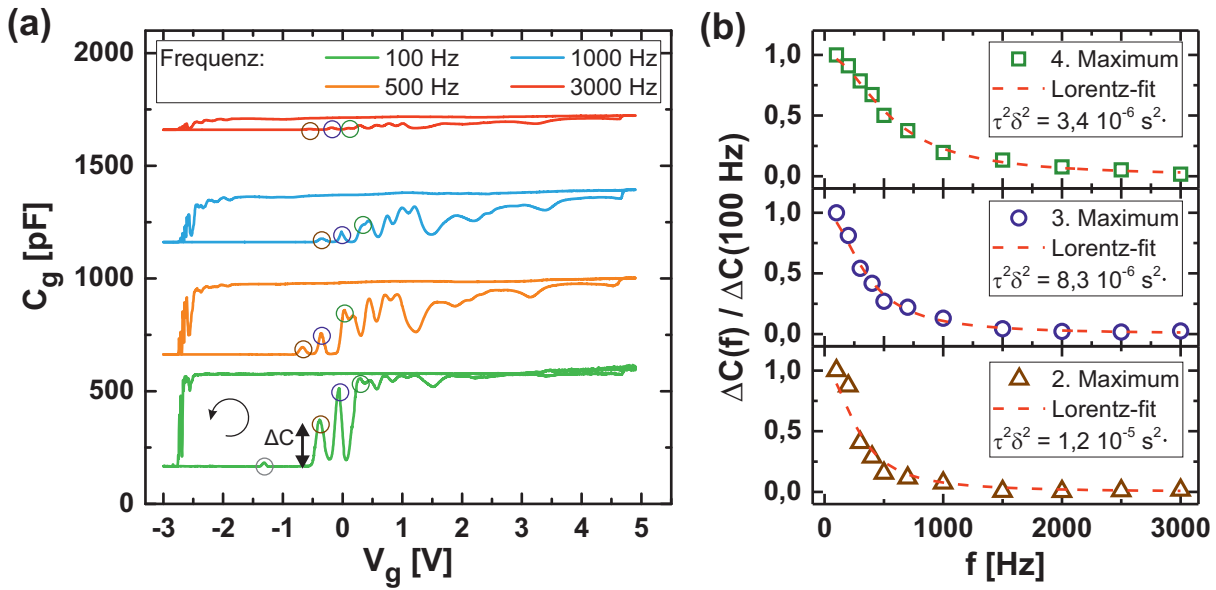


Abbildung 3.42: (a) Kapazitäts-Spannungs-Kennlinien für unterschiedliche Frequenzen. Größere Frequenzen führen zur Abnahme der Amplituden ΔC und der Kapazität für entladene Quantenpunkte. Die Kurven sind um 500 pF versetzt dargestellt. (b) Relative Kapazitätsamplituden in Abhängigkeit der Frequenz. Für zunehmende Frequenzen nehmen die Amplituden des zweiten (braun), dritten (blau) und vierten Maximums (grün) ab. Die Anpassungen beruhen auf Gleichung (3.55) und ermöglichen die Bestimmung der Tunnelzeiten τ zwischen der Elektroneninsel und den zweidimensionalen Reservoiren. Die Tunnelzeit ist beim vierten Maximum am geringsten.

3.42(b)). Diese Reduktion wird mit der endlichen Tunnelzeit der Elektronen von den zweidimensionalen Reservoiren auf die Elektroneninsel erklärt. Für große Frequenzen im Vergleich zur Tunnelrate können die Elektronen der angelegten Sinusspannung nicht mehr folgen und es finden keine Tunnelprozesse statt [130, 178]. Quantitativ kann das Tunneln durch ein Ersatzschaltbild mit parallelem RC -Glied und charakteristischer Zeitkonstanten τ beschrieben werden [130]. Anhand dieses Ersatzschaltbilds lässt sich die Frequenzabhängigkeit in Abbildung 3.42(b) mit der Lorentz-Funktion [188]

$$\frac{\Delta C}{C(100 \text{ Hz})} = \frac{1}{1 + (\omega\tau\delta)^2} \quad (3.55)$$

beschreiben. Dabei berücksichtigt δ die Kapazitäten zwischen den Gates und der Elektroneninsel und zwischen den Reservoiren und der Elektroneninsel, sowie die Quantenkapazität der Elektroneninsel. Mit Referenz [152] lässt sich δ zu 0,36 bestimmen. Durch Anpassen der Daten in Abbildung 3.42(b) mit Gleichung (3.55) ergeben sich für das zweite, dritte und vierte Maximum die Zeitkonstanten 9,6, 8,0 und 5,1 ms. Die Abnahme der Zeitkonstanten vom zweiten zum vierten Maximum ist auf reduzierte Tunnelbarrieren aufgrund der größeren Gatespannung zurückzuführen [130].

In diesem Abschnitt wurde gezeigt, dass die Kapazität zwischen den seitlichen Gates und dem Kanal mit zunehmender Anzahl an lokalisierten Elektronen abnimmt. Aufgrund der ladungsab-

hängigen Kapazität wurde die charakteristische Hysterese von Memcapacitoren beobachtet. Im nächsten Abschnitt sollen nun simultane Memristanz- und Memkapazitätsänderungen zwischen dem Source- und Drainkontakt untersucht werden.

3.2.3 Memristanz und Memkapazität mit derselben Zustandsvariablen

Abbildung 3.43(a) zeigt Strom-Spannungs-Kennlinien für unterschiedliche Frequenzen. Die Spannung lag an zwei seitlichen Gates und dem Kanal an (siehe Abbildung 3.2(b)). Für eine Frequenz von 0,01 Hz wird die charakteristische Hysterese von Memristoren beobachtet, welche bei 1 Hz wieder verschwindet (vgl. Abbildung 3.3). Eine weitere Erhöhung der Frequenz führt zur Ausbildung einer kreisförmigen Hysterese, die nicht durch den Ursprung geht. Die Fläche dieser Hysterese steigt bis zu einer Frequenz von 300 Hz an. Die Beobachtung der unterschiedlichen Hysterese für verschiedene Frequenzen deutet auf die Koexistenz einer Memristanz und einer Memkapazität hin, die jedoch bei unterschiedlichen Frequenzen dominant sind [86]. Abbildung 3.43(b) zeigt theoretische Strom-Spannungs-Kennlinien für einen Memristor mit parasitärem Memcapacitor und Meminductor [189]. Die kreisförmige Hysterese für große Frequenzen wird nur durch Implementierung von memkapazitiven und meminduktiven Zustandsvariablen in die Simulation beobachtet. Simulationen mit nur einer Zustandsvariable (Memristor ohne parasitäre Komponenten) zeigen dagegen für große Frequenzen nur lineare Strom-Spannungs-Kennlinien [189]. Das Zusammenspiel einer Memristanz mit einer Memkapazität und einer Meminduktivität kann durch eine Memimpedanz beschrieben werden [85]. Die

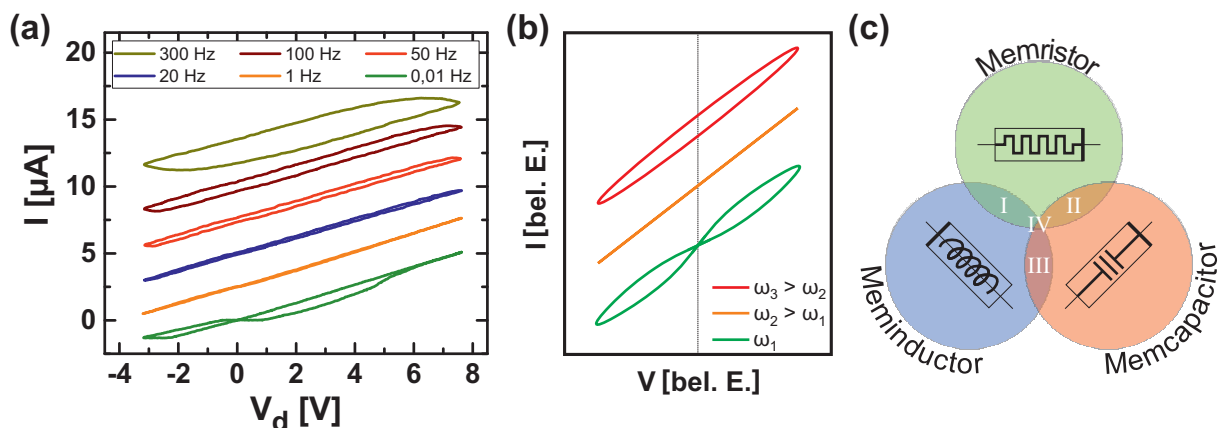


Abbildung 3.43: (a) Strom-Spannungs-Kennlinien für unterschiedliche Frequenzen. Bei geringen Frequenzen wird eine Hysterese beobachtet, die bei 1 Hz in eine lineare Kennlinie übergeht. Eine weitere Erhöhung der Frequenz führt wieder zum Auftreten einer Hysterese, die allerdings nicht durch den Ursprung geht. Die Kennlinien sind um $2,5 \mu\text{A}$ versetzt dargestellt. (b) Theoretische Strom-Spannungs-Kennlinien eines Memristors mit parasitärer Kapazität, Induktivität und Strom- und Spannungsquelle nach Referenz [189]. Die charakteristische Hysterese von Memristoren wird für ω_1 beobachtet. Für zunehmende Frequenzen treten eine lineare Kennlinie (ω_2) und eine kreisförmige Hysterese (ω_3) auf. Die Kennlinien sind versetzt dargestellt. (c) Durch Kombinationen von Memristoren, Meminductoren und Memcapacitoren können Bauteile mit einer Memimpedanz und intrinsischer Speicherfunktionalität realisiert werden (überlappende Regionen I, II III und IV). Abbildung nach Referenz [86].

verschiedenen Kombinationen von Memristoren, Memcapacitoren und Meminductoren sind in Abbildung 3.43(c) durch die Schnittmenge von Kreisen repräsentiert. Bereich IV beschreibt Memelemente, die zustandsabhängige Widerstände, Kapazitäten und Induktivitäten aufweisen. In diesen Bereich fallen beispielsweise Pt/TiO_{2-x}/TiO₂/Pt-Strukturen [86].

Zur Untersuchung der Memkapazität zwischen dem Source- und Drainkontakt wurde ein zusätzlicher Kondensator mit einer Kapazität von 10 nF in Reihe zum Kanal geschaltet (siehe Abbildung 3.44(a)). Die Kapazitäts-Spannungs-Kennlinie in Abbildung 3.44(b) zeigt eine Abnahme der Source-Drain-Kapazität beim Laden der Quantenpunkte und eine Zunahme beim Entladen. Die Kapazität von 10,5 nF für entladene Quantenpunkte ergibt sich aus der Source-Drain-Kapazität, der Kapazität in Reihe zum Kanal und parasitärer Kapazitäten. Mit dem Zusammenhang [179]

$$R = \frac{V_A I_+}{I_+^2 + I_-^2} \quad (3.56)$$

wurde aus dem gemessenen Wechselstrom zudem der Source-Drain-Widerstand berechnet (siehe Abbildung 3.44(c)). Dabei sind I_+ und I_- der Real- bzw. Imaginärteil des gemessenen Wechselstroms und V_A ist die Amplitude der Sinusspannung. Für geladene Quantenpunkte wird in Abbildung 3.44(c) ein größerer Widerstand beobachtet. Demnach führt das Laden der Quantenpunkte aufgrund der lokalen Verarmung des zweidimensionalen Elektronengases zu einer Reduktion der Kapazität und einer Erhöhung des Widerstands.

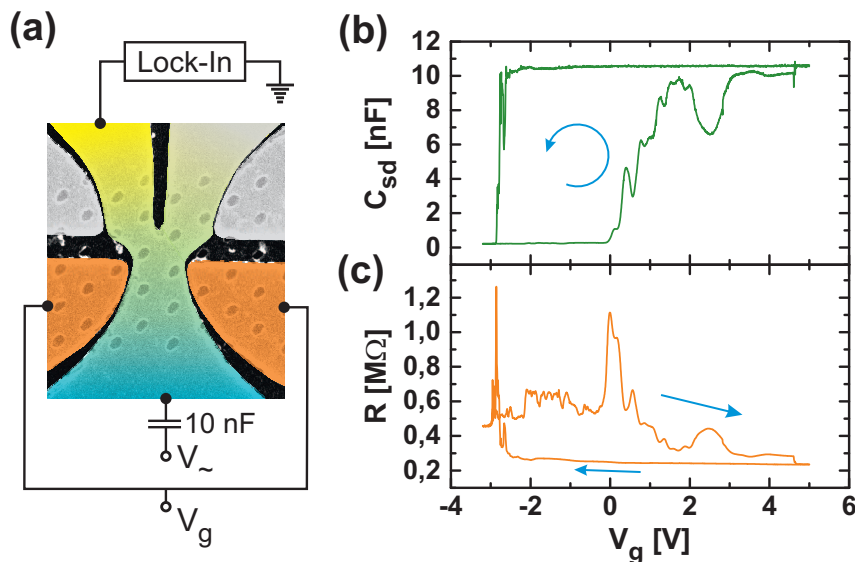


Abbildung 3.44: (a) Elektronenmikroskopische Aufnahme und Beschaltung der Probe. An den Kanal wurde eine sinusförmige Wechselspannung angelegt. In Reihe zum Kanal befindet sich ein Kondensator mit Kapazität 10 nF. Die Ladezustände der Quantenpunkte wurden mit der Gatespannung variiert. (b) Source-Drain-Kapazität in Abhängigkeit der Gatespannung. Das Laden der Quantenpunkte bei $V_g \approx -2,9$ V führt zur Abnahme der Kapazität. Es wird die charakteristische Hysterese von Memcapacitoren beobachtet. (c) Widerstand zwischen dem Source- und Drainkontakt. Das Laden der Quantenpunkte führt zum Anstieg und das Entladen zur Reduktion des Widerstands.

In diesem Abschnitt wurde gezeigt, dass das Laden und Entladen der Quantenpunkte simultan den Widerstand und die Kapazität zwischen dem Source- und Drainkontakt verändert, was zur Beobachtung von Hysteresen in den Kapazitäts-Spannungs- und Widerstands-Spannungs-Kennlinien führt. Der Quantenpunkt-Speichertransistor vereint demnach eine Memristanz mit einer Memkapazität, die beide durch dieselbe Zustandsvariable (Quantenpunktladung) bestimmt werden. Im nächsten Abschnitt soll die Integration von Spannungspulsen basierend auf simultanen Memristanz- und der Memkapazitätsänderungen untersucht werden.

3.2.4 Integration von Spannungs- und Lichtpulsen

Memristoren ermöglichen die Realisierung von arithmetischen Operationen [40, 171] oder die Integration von Spannungspulsen, wie sie für künstliche Neuronen benötigt wird [190, 191]. Allerdings erfordern diese Funktionalitäten zur Implementierung unterschiedlicher Basen (beispielsweise binäre oder dezimale Basis) zusätzliche Schaltkreise, welche einen bestimmten Zustand des Memristors einstellen [77]. In diesem Abschnitt soll die Integration von Spannungs- und Lichtpulsen in variabler Basis mit einem einzelnen Bauteil untersucht werden.

Abbildung 3.45(a) zeigt sechs aufeinanderfolgende Strom-Spannungs-Kennlinien. Die Spannung wurde innerhalb von 40 s zwischen $-3,500$ und $4,095$ V variiert. Für konstante Eingangssignale werden abwechselnd Hysteresen mit großer und kleiner Fläche beobachtet. Die erste

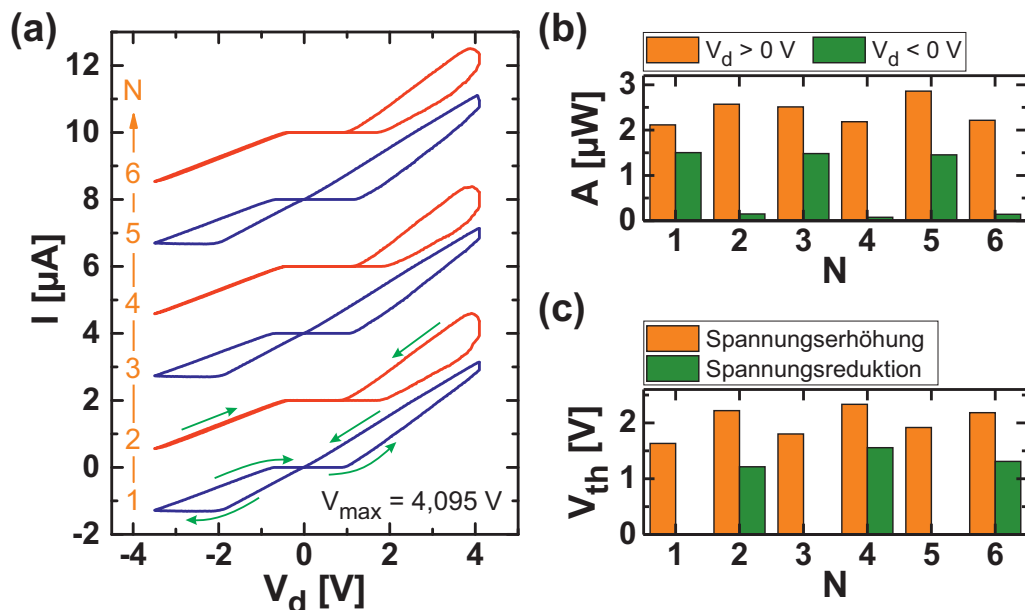


Abbildung 3.45: (a) Sechs aufeinanderfolgende Strom-Spannungs-Kennlinien für identische Eingangssignale. Hysteresen mit großen und kleinen Flächen wechseln sich periodisch ab. Die Kennlinien sind mit einem Versatz von $2 \mu\text{A}$ dargestellt. (b) Hysteresenflächen der Kennlinien in (a) für positive und negative Spannungen. Für $V_d < 0$ V werden abwechselnd große und kleine Flächen beobachtet. (c) Plateaubreiten um Null für die Kennlinien in (a). Für gerade Werte von N sind die Plateaubreiten größer.

Hysterese zeigt die charakteristische Strom-Spannungs-Kennlinie von Memristoren und weist einen hohen und einen geringen Leitwert um Null auf. Für die folgende Kennlinie ist die Fläche der Hysterese im negativen Spannungsbereich sehr klein. Darüber hinaus wird um Null sowohl beim Erhöhen als auch beim Verringern der Spannung nur der geringe Leitwert beobachtet. Die dritte Kennlinie zeigt erneut die zwei unterschiedlichen Leitwerte um Null. Die Periodizität der Hysteresen spiegelt sich insbesondere in den Hystereseflächen für $V_d < 0$ V (siehe Abbildung 3.45(b)) und der Plateaubreite beim Reduzieren der Spannung (siehe Abbildung 3.45(c)) wider.

Das Laden und Entladen der Quantenpunkte kann nach Abschnitt 3.2.1 durch einen Lade- und zwei Entladeprozesse mit unterschiedlichen Zeitkonstanten beschrieben werden. Daraus folgt die Ratengleichung

$$\frac{dn}{dt} = - \left[\frac{H(-V_d + V_{dis})}{\tau_{dis}} + \frac{H(V_d - V_{dis})}{\tau_{res}} \right] \cdot n + \frac{H(-V_d + V_{cha})}{\tau_{cha}}. \quad (3.57)$$

$H(\dots)$ ist die Stufenfunktion, V_{dis} die Entladespannung und V_{cha} die Ladespannung. Das Laden findet mit der Zeitkonstanten τ_{cha} statt. Die unterschiedlichen Entladeprozesse werden mit zwei Zeitkonstanten τ_{dis} und $\tau_{res} \ll \tau_{dis}$ berücksichtigt und treten oberhalb der Entladespannung (RESET) bzw. unterhalb der Entladespannung auf. Unter Vernachlässigung des Ladeprozesses ist die Quantenpunktladung nach N Spannungszyklen durch

$$n(N) = n_0 \cdot \exp \left[-N \left(\frac{T_{dis}}{\tau_{dis}} + \frac{T_{res}}{\tau_{res}} \right) \right] \quad (3.58)$$

gegeben. Dabei sind

$$T_{dis} = \begin{cases} \frac{2(V_{dis} - V_{min})}{v} & \text{für } V_{max} > V_{dis} \\ \frac{2(V_{max} - V_{min})}{v} & \text{für } V_{max} < V_{dis} \end{cases} \quad (3.59)$$

und

$$T_{res} = \begin{cases} \frac{2(V_{max} - V_{dis})}{v} & \text{für } V_{max} > V_{dis} \\ 0 & \text{für } V_{max} < V_{dis} \end{cases} \quad (3.60)$$

die Zeitintervalle in den Spannungsbereichen der Entladeprozesse. v ist die Rate der Spannungsvariation und es gilt $V_{dis} \propto n$ (siehe Gleichung (3.3)). Bei der ersten Kennlinie in Abbildung 3.45(a) werden die Quantenpunkte für $N = 1$ vollständig entladen, was zum größeren Leitwert beim Reduzieren der Spannung führt. Durch das Laden bei negativen Spannungen ist die Ladespannung für $N = 2$ größer als die maximale Spannung. Daraus folgt $T_{res} = 0$ und $T_{dis} > 0$, weshalb die Quantenpunkte teilweise entladen werden. Die Teilentladung führt wegen $V_{dis} \propto n$ zu einer Reduktion der Entladespannung. Dadurch ist das Zeitintervall T_{res} für $N = 3$ größer als Null und die Quantenpunkte werden vollständig entladen. Infolgedessen wird

beim Reduzieren der Spannung für $N = 3$ wieder der niederohmige Zustand beobachtet. Das vollständige Entladen tritt bei jedem ungeraden Spannungszyklus auf.

Zur Untersuchung der Periodizität in Abhängigkeit der maximalen Spannung wurden die Kennlinien 100 mal für identische Eingangssignale gemessen. Abbildung 3.46(a) zeigt den Leitwert beim Reduzieren der Spannung für $V_d = 0,8$ V. Ein Leitwert von etwa $3 \mu\text{S}$ entspricht einer Plateaubreite von Null. Für eine maximale Spannung von $4,160$ V wird ausschließlich der hohe Leitwert beobachtet. Eine Reduktion von V_{max} auf $4,095$ V führt zu einem periodisch alternierenden Leitwert zwischen zwei Zuständen. Der hohe Leitwert wird nach jedem zweiten Puls beobachtet. Für kleinere V_{max} tritt der geringe Leitwert häufiger auf als der hohe Leitwert. Maximale Spannungen von $4,035$ V führen bei 100 Pulsen nur noch zum Auftreten des geringen Leitwerts. Demnach kann die Wahrscheinlichkeit für das Entladen mit V_{max} kontrolliert werden (siehe Abbildung 3.46(b)). Für zunehmende maximale Spannungen steigt T_{dis} in Gleichung (3.59) und pro Zyklus tunneln mehr Elektronen aus den Quantenpunkten. Demzufolge ist die Entladespannung nach weniger Pulsen soweit reduziert, dass $V_{max} > V_{dis}$ gilt und die Quantenpunkte vollständig entladen werden.

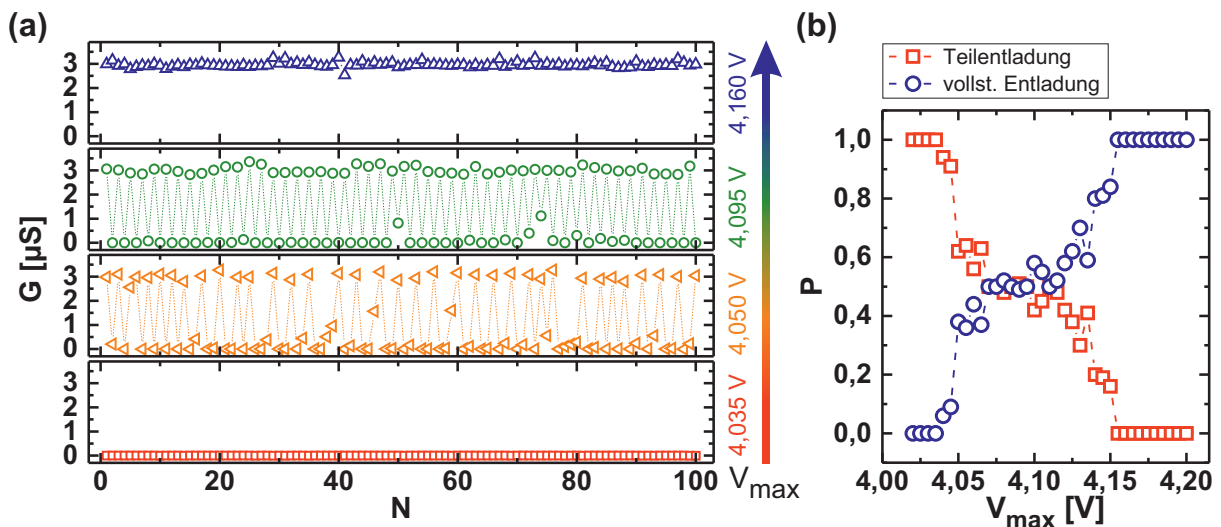


Abbildung 3.46: (a) Leitwert in Abhängigkeit der Pulsanzahl für maximale Spannungen von $4,035$, $4,050$, $4,095$ und $4,160$ V (von unten nach oben). Die Leitwerte wurden aus Kennlinien wie in Abbildung 3.45(a) für $V_d = 0,8$ V beim Reduzieren der Spannung bestimmt. Für große V_{max} werden nur hohe Leitwerte von etwa $3 \mu\text{S}$ beobachtet. Eine Reduktion von V_{max} führt zu einem periodischen Wechsel zwischen einem hohen und einem geringen Leitwert. Für eine maximale Spannung von $4,035$ V wird nur der geringe Leitwertzustand beobachtet. (b) Wahrscheinlichkeit für das Entladen der Quantenpunkte nach einem Puls. Durch Erhöhen der maximalen Spannung steigt P von Null auf Eins an. Zwischen $4,070$ und $4,095$ V wird ein Plateau mit einer Wahrscheinlichkeit von $0,5$ beobachtet.

Da sich der Leitwertzustand beim Anlegen von Spannungspulsen periodisch verändert, kann die Anzahl der angelegten Pulse integriert werden. Die Periode für das Auftreten des hohen Leitwerts entspricht der Basis der Integration. Übersteigt die Anzahl der Eingangspulse die Basis, werden die Quantenpunkte vollständig entladen. Die Anzahl der Entladungen entspricht dem Übertrag zum nächstsignifikanten Bit. Somit können Spannungspulse ohne die regelmäßige In-

itialisierung des Leitwertzustands durch externe Schaltkreise durchgeführt werden. Dieselbe Funktionalität kann darüber hinaus mit Spannungspulsen der Dauer 400 ms realisiert werden (siehe Abbildungen 3.47(a) und (b)). Als Bedingung für das Entladen wurde dabei ein Leitwert von $0,4 \mu\text{S}$ während des Auslesepulses angenommen. Ist der Leitwert geringer als diese Schwelle, wurden die Quantenpunkte durch die vorangegangenen Pulse nur teilweise entladen.

Im nächsten Schritt wurde die Zeit t_{min} für konstante Spannungen $V_{min} = -4,00 \text{ V}$ und $V_{max} = 5,54 \text{ V}$ variiert. Abbildung 3.47(c) zeigt den Leitwert beim Auslesepuls in Abhängigkeit der Pulsanzahl. Für kleine t_{min} wird nur der hohe Leitwertzustand beobachtet. Eine Erhöhung von t_{min} führt zu einem periodischen Wechsel zwischen einem hohen und einem geringen Leitwert, da für zunehmende t_{min} mehr Elektronen lokalisiert werden und dadurch die Entladespannung zu größeren Werten verschiebt. Demnach werden mehr Pulse zum vollständigen Entladen der Quantenpunkte benötigt. Die Frequenzabhängigkeit ermöglicht die Nachahmung von Neuronenfunktionalitäten. In neuronalen Netzen werden Aktionspotentiale von Neuronen integriert und das Überschreiten einer bestimmten Schwelle führt zum Aussenden eines neuerlichen Aktionspotentials (engl.: integrate-and-fire neuron, siehe Abschnitt 2.2) [96, 97]. Dabei wird die Schwelle nur für hochfrequente Signale überschritten. Analog dazu wird der hohe Leitwert in Abbildung 3.47(c) nur für Spannungspulse mit kleinen t_{min} (hohen Frequenzen) beobachtet. Zur Realisierung von künstlichen Neuronen müsste der hohe Leitwertzustand das Aussenden eines Spannungspulses auslösen, was mit zusätzlichen elektronischen Bauelementen oder wie beim

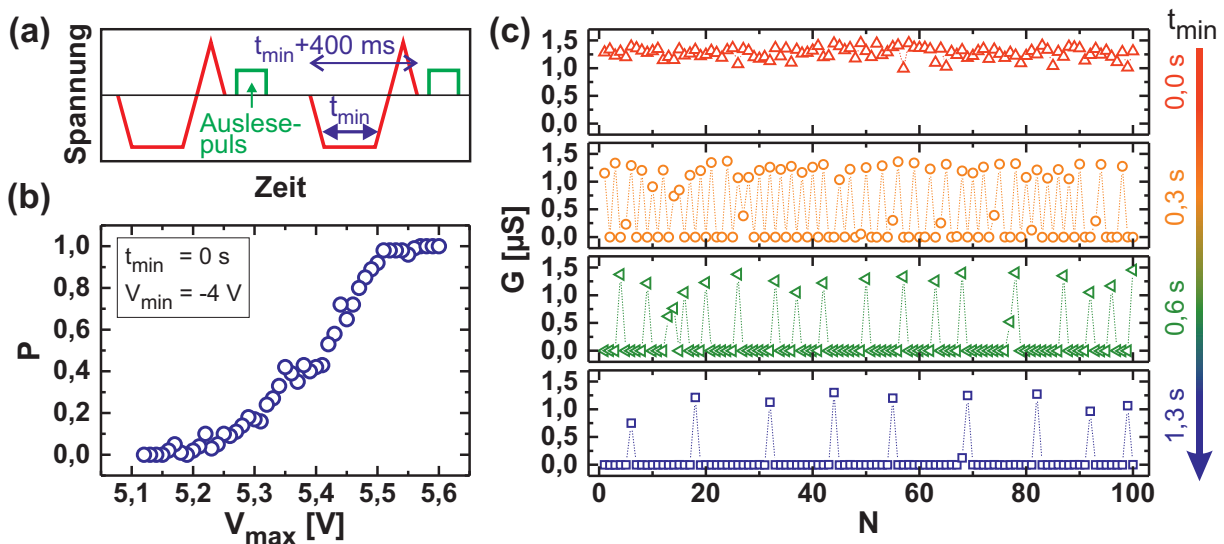


Abbildung 3.47: (a) Schematischer Verlauf des Spannungssignals. Die Spannung wird für das Zeitintervall t_{min} beim minimalen Wert belassen (siehe roter Puls). Die Dauer t_{min} wurde variiert. (b) Wahrscheinlichkeit für das vollständige Entladen der Quantenpunkte beim Anlegen von 100 aufeinanderfolgenden Pulsen wie sie in (a) dargestellt sind. Die Wahrscheinlichkeit steigt für eine Zunahme der maximalen Spannung von Null auf Eins an. (c) Leitwert in Abhängigkeit der Pulsanzahl für das Spannungssignal in (a) und unterschiedliche Zeiten t_{min} . Die minimale und maximale Spannung betragen $-4,00$ und $5,54 \text{ V}$. Für $t_{min} = 0 \text{ s}$ wird nur der hohe Leitwertzustand beobachtet. Größere Zeiten führen zum Auftreten von hohen und geringen Leitwerten. Die Frequenz des hohen Leitwertzustands sinkt mit zunehmender Zeit t_{min} .

Kapitel 3 | Transportspektroskopie an Quantenpunkt-Speichertransistoren

Memristor-Netzwerk in Abschnitt 2.2 mit dem Entladen von Kondensatoren implementiert werden kann.

Abbildung 3.48(a) zeigt Signale zur optischen (rot) und elektrischen (blau und grün) Anregung. Es wird die rote LED mit Lichtleistung 58 nW verwendet. Für eine Dauer der Lichtpulse von 6,25 ms tritt bei 100 aufeinanderfolgenden Pulsen nur der hohe Leitwert auf (siehe Abbildung 3.48(b)). Kürzere Pulsdauern führen zusätzlich zur Beobachtung eines kleineren Leitwerts. Der Leitwert wechselt zwischen den beiden Leitwertzuständen. Dabei tritt für Dauern von 3,33 und 1,39 ms etwa in 47 respektive 15 % der angelegten Pulse der hohe Leitwertzustand auf. Für eine Dauer von 0,94 ms wird der hohe Leitwert innerhalb der 100 Pulse nicht beobachtet. Anhand der G - N -Abhängigkeit wurde die Wahrscheinlichkeit für das vollständige Entladen der Quantenpunkte ermittelt (siehe Abbildung 3.48(c)). Durch Erhöhen der Pulsdauer steigt die Wahrscheinlichkeit für das Entladen von Null auf Eins, da die Entladespannung aufgrund des optisch-induzierten Entladens mit $V_{dis} \propto n$ zu kleineren Werten verschiebt. Analog zur Integration der Spannungspulse in Abbildung 3.47 können somit Lichtpulse in variablen Basen integriert werden.

In diesem Abschnitt wurde ein Integrator basierend auf simultanen Memristanz- und Memkapazitätsänderungen vorgestellt. Durch Anlegen eines periodischen Eingangssignals wechselt der Leitwertzustand hauptsächlich zwischen zwei Werten. Das periodische Auftreten des Leitwertzustands ermöglicht die Integration der Eingangspulse. Die Basis der Integration wurde

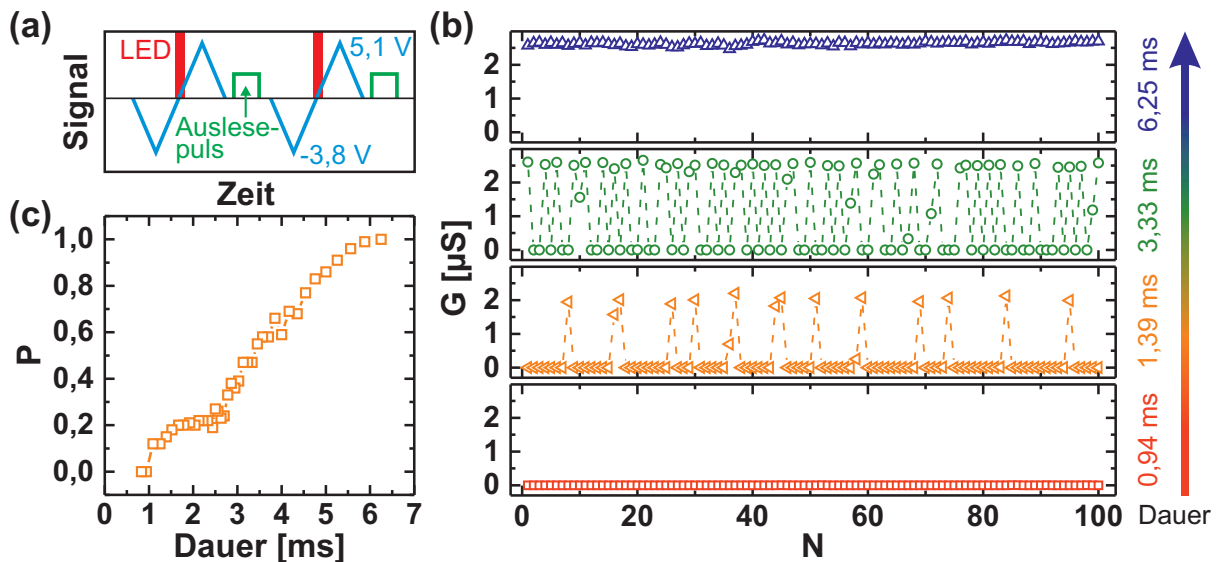


Abbildung 3.48: (a) Schematische Darstellung der optischen (rot) und elektrischen Eingangssignale (blau und grün). (b) Leitwert in Abhängigkeit der Pulsanzahl für unterschiedliche Dauern der Lichtpulse. Für eine Dauer von 6,25 ms wird nur ein hoher Leitwert beobachtet. Durch Reduktion der Pulsdauer wechselt der Leitwert hauptsächlich zwischen zwei Zuständen. Die Frequenz des hohen Leitwertzustands sinkt für kleinere Dauern. Für geringe Dauern ist der Leitwert dauerhaft niedrig. (c) Wahrscheinlichkeit für das Auftreten des hohen Leitwerts innerhalb von 100 Pulsen in Abhängigkeit der Dauer der Lichtpulse. Durch Erhöhen der Pulsdauer kann die Wahrscheinlichkeit von Null auf Eins erhöht werden.

durch Variation der Amplitude und Frequenz der Eingangspulse oder Dauern der Lichtpulse variiert. Die Integration von Spannungspulsen könnte als Baustein für die Realisierung eines Neurons herangezogen werden, welches ankommende Aktionspotentiale integriert und beim Überschreiten einer Schwelle ein Aktionspotential aussendet (engl.: integrate-and-fire neuron). In Referenz [191] wurden Neuronenfunktionalitäten mit Memristoren nachgeahmt. Dabei wurde der RESET allerdings mit externen Spannungspulsen durchgeführt. Hier führt das Zusammenspiel der Memristanz mit der Memkapazität nach einer bestimmten Anzahl an Pulsen zum Entladen der Quantenpunkte (RESET), weshalb keine externen RESET-Schaltungen benötigt werden. Ferner ermöglicht die Umwandlung von Pulsamplituden, -frequenzen und -dauern in ein periodisches Signal die Codierung von Information über das Eingangssignal in der Frequenz des periodischen Ausgangssignals. Durch Übertragung des periodischen Ausgangssignals kann somit die Information weitergegeben werden. Diese Art der Informationscodierung wird in neuronalen Netzen angewandt, indem beispielsweise der Ort in eine gemittelte Anzahl an Aktionspotentialen umgewandelt wird [192].

A Anhang: Probenherstellung und experimenteller Aufbau

Die untersuchten Quantenpunkt-Speichertransistoren basieren auf modulationsdotierten GaAs/AlGaAs Heterostrukturen (siehe Abbildung A.1(a)). Die Schichten wurden mittels Molekularstrahlepitaxie hergestellt. Zunächst wurden auf ein GaAs Substrat 200 nm GaAs gewachsen. Daraufhin folgte ein Übergitter aus $\text{Al}_{0,8}\text{Ga}_{0,2}\text{As}$ (25 nm) und GaAs (10 nm). Im nächsten Schritt wurden eine 2 μm dicke Schicht GaAs sowie eine undotierte, 30 nm dicke und eine mit Silizium dotierte, 50 nm dicke $\text{Al}_{0,8}\text{Ga}_{0,2}\text{As}$ -Schicht gewachsen. Die Dotierkonzentration betrug $1 \cdot 10^{18} \text{ cm}^{-3}$. Abschließend wurden 10 nm GaAs aufgebracht. In dieser GaAs/AlGaAs Heterostruktur bildet sich 90 nm unterhalb der Oberfläche ein zweidimensionales Elektronengas aus.

Nach dem Wachstum der GaAs/AlGaAs Heterostruktur wurden die InAs Quantenpunkte positioniert. Hierfür wurde zunächst eine Schicht PMMA (Polymethylmethacrylat) auf der Oberfläche aufgebracht (siehe Abbildung A.1(b)). Mittels Elektronenstrahlolithografie wurde anschließend ein regelmäßiges Muster von Kreisen definiert. Die Kreise hatten einen Durchmesser von 100 nm und eine Periodizität von 300 nm. Durch das Entwickeln des Lackes und dem anschließenden trockenchemischem Ätzen wurde ein regelmäßiges Muster von kreisförmigen Vertiefungen realisiert (siehe Abbildung A.1(c)). Die Vertiefungen hatten eine Tiefe von etwa 50 nm. Nach dem Ätzschritt wurde die Oberfläche mittels aktiviertem Wasserstoff von entstandenen Oxidrückständen bereinigt [137]. Abbildung A.2(a) zeigt eine elektronenmikroskopische

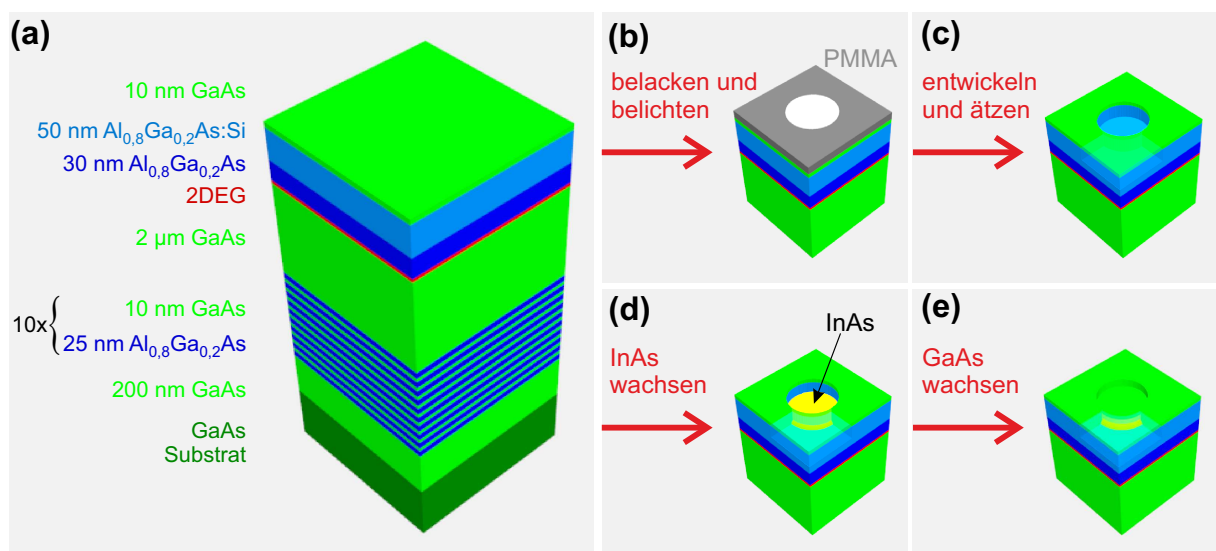


Abbildung A.1: (a) Schichtstruktur der untersuchten Quantenpunkt-Speichertransistoren. In der GaAs/AlGaAs Heterostruktur bildet sich 90 nm unterhalb der Oberfläche ein zweidimensionales Elektronengas (2DEG). (b-e) Schematische Darstellung der Prozessschritte zur Positionierung der Quantenpunkte. Mittels Elektronenstrahlolithografie wurde eine Schicht PMMA (Polymethylmethacrylat) auf der Oberfläche der Struktur belichtet. Nach dem Entwickeln und Ätzen des Lackes wurde InAs gewachsen. Durch Ansammlung des InAs in den Vertiefungen bilden sich die vorpositionierten Quantenpunkte. Abschließend wurde eine GaAs-Schicht gewachsen.

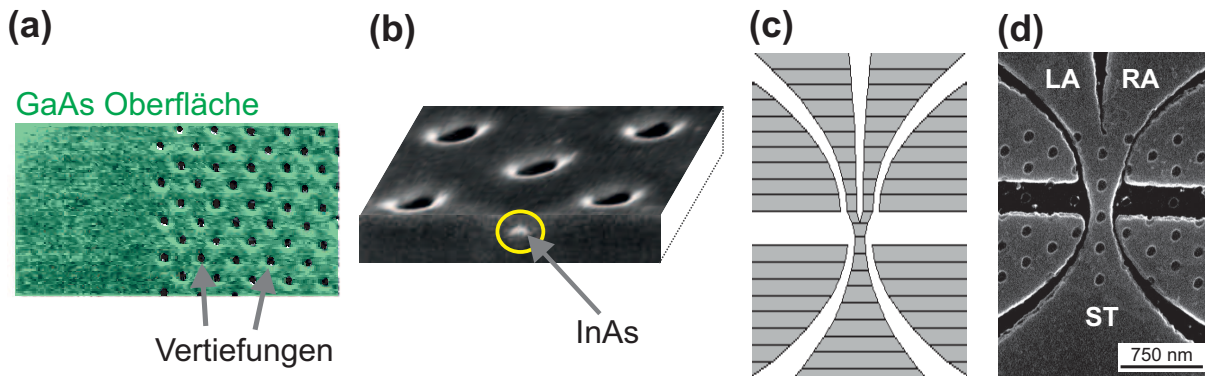


Abbildung A.2: (a) Elektronenmikroskopische Aufnahme der Vertiefungen zur Positionierung der InAs Quantenpunkte. Auf der linken Seite ist die unbehandelte GaAs Oberfläche zu sehen und rechts ist das regelmäßige Muster der Vertiefungen erkennbar. (b) Unter einem geneigten Winkel mit dem Elektronenmikroskop aufgenommenes Bild von überwachsenen Vertiefungen. Mit einem fokussierten Ionenstrahl (Gallium-Ionen) wurde ein Schnitt durch eine Vertiefung erzeugt. Das akkumulierte InAs ist durch den weißen Kontrast erkennbar. (c) Layout für die Elektronenstrahlolithografie zur Realisierung des Y-förmigen Elektronenwellenleiters und der lateralen Gates. (d) Elektronenmikroskopische Aufnahme der Struktur nach dem trockenchemischen Ätzen. Die Positionen der geätzten Gräben und der Quantenpunkte sind durch die dunklen Kontraste erkennbar. Der Stamm (ST) des Elektronenwellenleiters spaltet in den linken (LA) und den rechten Ast (RA) auf.

Aufnahme der Struktur. Im rechten Bereich sind auf der Oberfläche die regelmäßig angeordneten Vertiefungen zu erkennen. Auf der linken Seite der Aufnahme ist die unbehandelte GaAs Oberfläche zu sehen. Bei einem weiteren Wachstumsschritt mit InAs lagerte sich das InAs in den vordefinierten Vertiefungen an (siehe Abbildung A.1(d)) [193]. In Abbildung A.2(b) ist eine elektronenmikroskopische Aufnahme der Vertiefungen nach dem Wachstum des InAs dargestellt. Das Bild wurde unter einem geneigten Winkel aufgenommen. Der Schnitt durch die Vertiefung wurde mit einem fokussierten Ionenstrahl (Gallium-Ionen) erzeugt. In dieser Vertiefung ist an dem weißen Kontrast das akkumulierte InAs zu erkennen. Abschließend wurden die InAs Quantenpunkte mit einer GaAs-Schicht überwachsen (siehe Abbildung A.1(e)). Durch die vordefinierten Vertiefungen beträgt der Abstand der Quantenpunkte zum zweidimensionalen Elektronengas etwa 40 nm in Wachstumsrichtung.

Auf die Positionierung der InAs Quantenpunkte folgte im nächsten Schritt die Realisierung der Hallbars und Kontakte mittels optischer Lithografie und nasschemischem Ätzen. Zur Realisierung von Ohmschen Kontakten wurde Ni/AuGe/Ni/Au aufgebracht und für 30 s bei 520 °C einlegiert. Abschließend wurden der Y-förmige Elektronenwellenleiter und die lateralen Gates definiert. Hierfür wurde die Struktur in Abbildung A.2(c) mittels Elektronenstrahlolithografie und trockenchemischem Ätzen realisiert. Eine elektronenmikroskopische Aufnahme nach dem Ätzprozess ist in Abbildung A.2(d) dargestellt. Die dunklen Kontraste geben die Positionen der vorpositionierten Quantenpunkte und der geätzten Gräben an. Durch die etwa 50 nm breiten Ätzgräben werden die vier lateralen Gates elektrisch vom Y-förmigen Kanal isoliert.

Die Strukturen werden mit Silberleidlack auf einen Probenhalter geklebt und mittels Golddrähten kontaktiert (rechte Seite in Abbildung A.3). Der Probenhalter wird zusammen mit einer

Anhang: Probenherstellung und experimentelles Setup

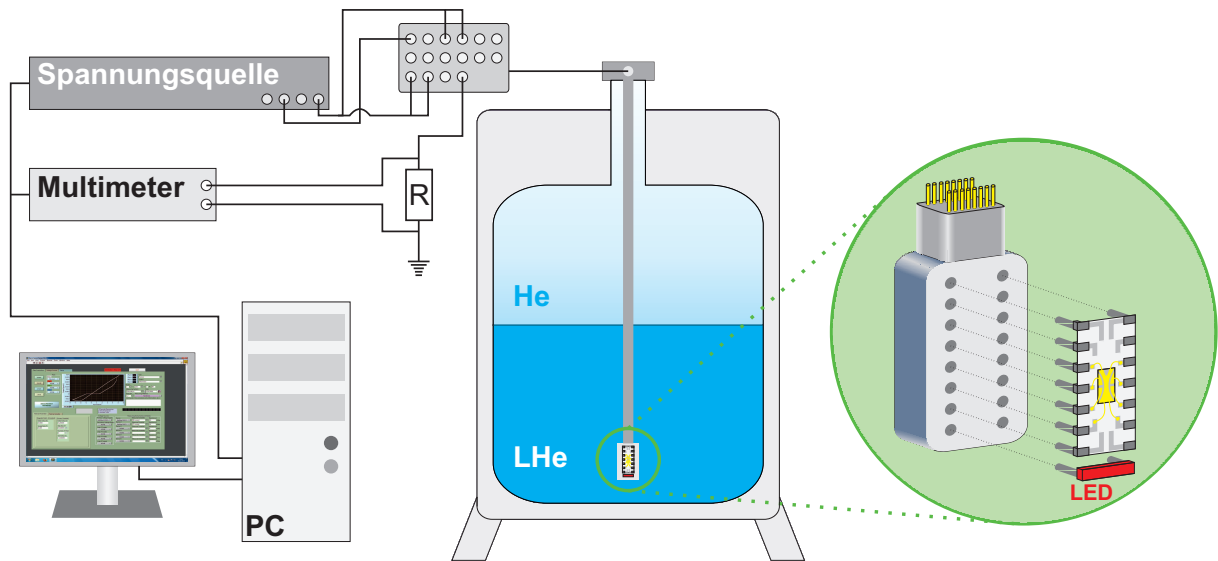


Abbildung A.3: Die zu untersuchende Struktur wird an einem Probenhalter befestigt (rechts). Die elektrische Kontaktierung erfolgt durch Golddrähte und Metallpins, welche in dafür vorgesehene Öffnungen im Probenhalter gesteckt werden. Der Probenhalter wird in flüssiges Helium (LHe) in einem Dewargefäß eingelassen. Am oberen Ende des Probenhalters können die einzelnen Metallpins mit Hilfe einer Probenbox kontaktiert werden. Das Anlegen und Auslesen von Spannungen erfolgt mit einem LabView Programm. Abbildung nach Referenzen [152] und [194].

Leuchtdiode (engl.: light emitting diode, LED) in den Probenspieß gesteckt. Dabei wird die Probe über 14 metallische Pins kontaktiert. Mit Hilfe des Probenspießes kann die zu untersuchende Struktur in ein Dewargefäß eingelassen werden. Das Dewargefäß ist mit flüssigem Helium (LHe) gefüllt. Dadurch können Transportmessungen bei Temperaturen von 4,2 K im Dunkeln und unter Beleuchtung mit der LED durchgeführt werden. Die LED beleuchtet sowohl die untersuchte Struktur als auch Kontaktregionen und Zuleitungen. Die im Rahmen dieser Arbeit angegebenen Lichtleistungen entsprechen stets der emittierten Leistung der LED. Um die Probe kann darüber hinaus eine supraleitende Spule angebracht werden, was die Durchführung magnetfeldabhängiger Transportmessungen ermöglicht. Am oberen Ende des Probenspießes können über eine Probenbox die einzelnen Pins des Probenhalters kontaktiert werden (14 für die Probe und 2 für die LED). Mit Spannungsquellen und Multimetern können elektrische Spannungen angelegt und gemessen werden. Elektrische Ströme werden anhand des Spannungsabfalls über einen bekannten Widerstand ermittelt. Die Spannungsquellen und Multimeter werden mit einem Computer (PC) über ein LabView Programm angesteuert und ausgelesen. Im Rahmen der vorliegenden Arbeit wurden eine Spannungsquelle mit vier Ausgängen (Keithley K213), vier Multimeter (Keithley 2000), drei Funktionsgeneratoren (Keithley 3390, 2x HP-3314A), ein Picoamperemeter (Keithley 6485), ein Digitales Speicheroszilloskop (Yokogawa DL9240L) und ein Lock-In Messgerät (EG&G Instruments 7265 DSP) verwendet.

Abbildungsverzeichnis

2.1	Memristor als fundamentales passives Bauelement	12
2.2	Widerstandsmodell des Memristors nach Strukov et al.	13
2.3	Realisierung eines Memcapacitors	15
2.4	Oxid-basierter Memristor als Memcapacitor	16
2.5	Schema zweier Neuronen	17
2.6	Generation von Aktionspotentialen	18
2.7	Memristor-Netzwerk als künstliches Neuron	19
2.8	STDP für unterschiedliche Arten von Synapsen	21
2.9	Nachahmung von synaptischen Funktionalitäten mit Memristoren	22
2.10	Aufbau und Funktionsprinzip von Speichertransistoren	23
2.11	Silizium-basierter Quantenpunkt-Speichertransistor	24
2.12	Tunnelprozesse in Quantenpunkt-Speichertransistoren	27
3.1	Schema des untersuchten Quantenpunkt-Speichertransistors	30
3.2	Aufbau und Kennlinie des Quantenpunkt-Speichertransistors	31
3.3	Frequenzabhängigkeit der Memristorkennlinie	32
3.4	Variation der Quantenpunktladung mit der Spannung	33
3.5	Temperaturabhängige Kennlinien	34
3.6	Strom-Spannungs-Kennlinien im Magnetfeld	36
3.7	Simulation des I - V -Zusammenhangs im Magnetfeld	38
3.8	Experimentelle und theoretische Kennlinien im Magnetfeld	39
3.9	Ladungs- und Flussabhängigkeit der Memristanz	40
3.10	Strom-Spannungs-Kennlinien unter Beleuchtung mit einer roten LED	41
3.11	Gepulste optische Anregung mit rotem Licht	42
3.12	Spannungsabhängigkeit der optischen Ladeprozesse	43
3.13	Beleuchtung mit infrarotem Licht der Wellenlängen 940 und 1300 nm	44
3.14	Spannungsabhängiges Entladen für Beleuchtung mit infrarotem Licht	45
3.15	Wellenlängensensitive Leitwertsänderungen	46
3.16	Realisierung von synaptischer Plastizität	49
3.17	Potenzierung durch Spannungspulse	51
3.18	Kontrolle der Quantenpunktladung durch Source- und Drainspannungen	52
3.19	Potenzierung und Depression durch überlagerte Rechteckpulse	53
3.20	Spannungspulse zur Realisierung von STDP	54
3.21	Nachahmung von STDP	55
3.22	Leitwertsänderung als Funktion der Quantenpunktladung	56
3.23	Periodische Potenzierung und Depression	57
3.24	Nachahmung verschiedener Lernregeln	59
3.25	Y-förmiger Quantenpunkt-Speichertransistor	61
3.26	Kennlinien für konstante Spannungen am linken Ast	62
3.27	Schwellenspannungen des Y-förmigen Quantenpunkt-Speichertransistors	63
3.28	Verknüpfung zweier Quantenpunkt-Speichertransistoren zu einem Netzwerk	64
3.29	Demonstration von Pawlowscher Konditionierung mit künstlichen Synapsen	65
3.30	Vergessen der Assoziation induziert durch Spannungspulse	66
3.31	Kontrolle der Entladeprozesse durch Licht- und Spannungspulse	68
3.32	Arithmetische Operationen in unterschiedlichen Basen	69

Abbildungsverzeichnis

3.33	Realisierung sequentieller Logik	70
3.34	AND- und OR-Funktionalität durch Variation der Pulsdauern	71
3.35	Modellierung der Lade- und Entladeprozesse	73
3.36	Laden und Entladen der Quantenpunkte bei verschiedenen Gatespannungen . .	74
3.37	Bandverläufe zur Erläuterung der Lade- und Entladeprozesse	75
3.38	Entladen bei negativen Gatespannungen	76
3.39	Hysteresis in der Ladungs-Spannungs-Kennlinie	77
3.40	Kapazitätsspektroskopie der Ladezustände	79
3.41	Einzelelektronentransport durch eine nulldimensionale Elektroneninsel	80
3.42	Bestimmung der Tunnelzeiten mittels Kapazitätsspektroskopie	81
3.43	Frequenzabhängigkeit der Memristanz und der Memkapazität	82
3.44	Ladungsabhängige Memristanz und Memkapazität	83
3.45	Integration von Spannungspulsen	84
3.46	Variation der Basis zur Integration mit der maximalen Spannung	86
3.47	Abhängigkeit der Basis von der Frequenz des Eingangssignals	87
3.48	Integration von Lichtpulsen	88
A.1	Schichtstruktur und Positionierung der Quantenpunkte	90
A.2	Prozessierung des Quantenpunkt-Speichertransistors	91
A.3	Experimenteller Aufbau	92

Literaturverzeichnis

- [1] M. Di Ventra & Y. V. Pershin. The parallel approach. *Nature Physics* **9**, 200 (2013).
- [2] J. Backus. Can programming be liberated from the von Neumann style? A functional style and its algebra of programs. *Communications of the ACM* **21**, 613 (1978).
- [3] M. M. Waldrop. The chips are down for Moore's law. *Nature* **530**, 144 (2016).
- [4] P. W. Shor. Polynomial-time algorithms for prime factorization and discrete logarithms on a quantum computer. *SIAM Journal on Computing* **26**, 1484 (1997).
- [5] J. Li, X. Peng, J. Du & D. Suter. An efficient exact quantum algorithm for the integer square-free decomposition problem. *Scientific Reports* **2**, 260 (2012).
- [6] M. Prezioso, F. Merrih-Bayat, B. D. Hoskins, G. C. Adam, K. K. Likharev & D. B. Strukov. Training and operation of an integrated neuromorphic network based on metal-oxide memristors. *Nature* **521**, 61 (2015).
- [7] F. Alibart, E. Zamanidoost & D. B. Strukov. Pattern classification by memristive crossbar circuits using ex situ and in situ training. *Nature Communications* **4**, 2072 (2013).
- [8] P. A. Merolla, J. V. Arthur, R. Alvarez-Icaza, A. S. Cassidy, J. Sawada, F. Akopyan, B. L. Jackson, N. Imam, C. Guo, Y. Nakamura et al. A million spiking-neuron integrated circuit with a scalable communication network and interface. *Science* **345**, 668 (2014).
- [9] B. Pakkenberg, D. Pelvig, L. Marner, M. J. Bundgaard, H. J. G. Gundersen, J. R. Nyengaard & L. Regeur. Aging and the human neocortex. *Experimental Gerontology* **38**, 95 (2003).
- [10] L. F. Abbott & W. G. Regehr. Synaptic computation. *Nature* **431**, 796 (2004).
- [11] R. C. Malenka & R. A. Nicoll. Long-term potentiation - a decade of progress? *Science* **285**, 1870 (1999).
- [12] T. V. P. Bliss & G. L. Collingridge. A synaptic model of memory: long-term potentiation in the hippocampus. *Nature* **361**, 31 (1993).
- [13] M. Boegerhausen, P. Suter & S.-C. Liu. Modeling short-term synaptic depression in silicon. *Neural Computation* **15**, 331 (2003).
- [14] I. L. Markov. Limits on fundamental limits to computation. *Nature* **512**, 147 (2014).
- [15] D. Mamaluy & X. Gao. The fundamental downscaling limit of field effect transistors. *Applied Physics Letters* **106**, 193503 (2015).
- [16] V. V. Zhirnov, R. K. Cavin, J. A. Hutchby & G. I. Bourianoff. Limits to binary logic switch scaling - a gedanken model. *Proceedings of the IEEE* **91**, 1934 (2003).
- [17] C. Diorio, P. Hasler, B. A. Minch & C. Mead. A single-transistor silicon synapse. *IEEE Transactions on Electron Devices* **43**, 1972 (1996).

Literaturverzeichnis

- [18] F. Alibart, S. Pleutin, O. Bichler, C. Gamrat, T. Serrano-Gotarredona, B. Linares-Barranco & D. Vuillaume. A memristive nanoparticle/organic hybrid synapstor for neuro-inspired computing. *Advanced Functional Materials* **22**, 609 (2012).
- [19] J. S. Meena, S. M. Sze, U. Chand & T.-Y. Tseng. Overview of emerging nonvolatile memory technologies. *Nanoscale Research Letters* **9**, 526 (2014).
- [20] I. Bhati, M.-T. Chang, Z. Chishti, S.-L. Lu & B. Jacob. DRAM refresh mechanisms, penalties, and trade-offs. *IEEE Transactions on Computers* **65**, 108 (2016).
- [21] Y. Fujisaki. Review of emerging new solid-state non-volatile memories. *Japanese Journal of Applied Physics* **52**, 040001 (2013).
- [22] P. Pavan, R. Bez, P. Olivo & E. Zanoni. Flash memory cells - an overview. *Proceedings of the IEEE* **85**, 1248 (1997).
- [23] O. Bichler, W. Zhao, F. Alibart, S. Pleutin, S. Lenfant, D. Vuillaume & C. Gamrat. Pavlov's dog associative learning demonstrated on synaptic-like organic transistors. *Neural Computation* **25**, 549 (2013).
- [24] Y. Nishi. *Advances in non-volatile memory and storage technology*. Woodhead Publishing, Cambridge (2014).
- [25] A. Marent, T. Nowozin, M. Geller & D. Bimberg. The QD-flash: a quantum dot-based memory device. *Semiconductor Science and Technology* **26**, 014026 (2011).
- [26] M. Geller, A. Marent, T. Nowozin, D. Bimberg, N. Akçay & N. Öncan. A write time of 6 ns for quantum dot-based memory structures. *Applied Physics Letters* **92**, 092108 (2008).
- [27] D. B. Strukov, G. S. Snider, D. R. Stewart & R. S. Williams. The missing memristor found. *Nature* **453**, 80 (2008).
- [28] L. O. Chua. Resistance switching memories are memristors. *Applied Physics A* **102**, 765 (2011).
- [29] L. O. Chua. Memristor - the missing circuit element. *IEEE Transactions on Circuit Theory* **18**, 507 (1971).
- [30] M. Di Ventra, Y. V. Pershin & L. O. Chua. Circuit elements with memory: memristors, memcapacitors and meminductors. *Proceedings of the IEEE* **97**, 1717 (2009).
- [31] M.-J. Lee, C. B. Lee, D. Lee, S. R. Lee, M. Chang, J. H. Hur, Y.-B. Kim, C.-J. Kim, D. H. Seo, S. Seo et al. A fast, high-endurance and scalable non-volatile memory device made from asymmetric Ta₂O_{5-x}/TaO_{2-x} bilayer structures. *Nature Materials* **10**, 625 (2011).
- [32] S. Pi, P. Lin & Q. Xia. Cross point arrays of 8 nm x 8 nm memristive devices fabricated with nanoimprint lithography. *Journal of Vacuum Science & Technology B* **31**, 06FA02 (2013).

- [33] B. Govoreanu, G. S. Kar, Y.-Y. Chen, V. Paraschiv, S. Kubicek, A. Fantini, I. P. Radu, L. Goux, S. Clima, R. Degraeve et al. $10 \times 10 \text{ nm}^2$ Hf/HfO_x crossbar resistive RAM with excellent performance, reliability and low-energy operation. *Electron Devices Meeting (IEDM), 2011 IEEE International* 31.6.1 (Washington, DC, USA, 2011).
- [34] A. C. Torrezan, J. P. Strachan, G. Medeiros-Ribeiro & R. S. Williams. Sub-nanosecond switching of a tantalum oxide memristor. *Nanotechnology* **22**, 485203 (2011).
- [35] M. D. Pickett & R. S. Williams. Sub-100 fJ and sub-nanosecond thermally driven threshold switching in niobium oxide crosspoint nanodevices. *Nanotechnology* **23**, 215202 (2012).
- [36] S. Pi, M. Ghadiri-Sadrabadi, J. C. Bardin & Q. Xia. Nanoscale memristive radiofrequency switches. *Nature Communications* **6**, 7519 (2015).
- [37] J. Borghetti, G. S. Snider, P. J. Kuekes, J. J. Yang, D. R. Stewart & R. S. Williams. 'Memristive' switches enable 'stateful' logic operations via material implication. *Nature* **464**, 873 (2010).
- [38] M. Cassinero, N. Ciocchini & D. Ielmini. Logic computation in phase change materials by threshold and memory switching. *Advanced Materials* **25**, 5975 (2013).
- [39] T. You, Y. Shuai, W. Luo, N. Du, D. Bürger, I. Skorupa, R. Hübner, S. Henker, C. Mayr, R. Schüffny et al. Exploiting memristive BiFeO₃ bilayer structures for compact sequential logics. *Advanced Functional Materials* **24**, 3357 (2014).
- [40] C. D. Wright, Y. Liu, K. I. Kohary, M. M. Aziz & R. J. Hicken. Arithmetic and biologically-inspired computing using phase-change materials. *Advanced Materials* **23**, 3408 (2011).
- [41] H. Tan, G. Liu, X. Zhu, H. Yang, B. Chen, X. Chen, J. Shang, W. D. Lu, Y. Wu & R.-W. Li. An optoelectronic resistive switching memory with integrated demodulating and arithmetic functions. *Advanced Materials* **27**, 2797 (2015).
- [42] M. D. Pickett, G. Medeiros-Ribeiro & R. S. Williams. A scalable neuristor built with Mott memristors. *Nature Materials* **12**, 114 (2013).
- [43] S. H. Jo, T. Chang, I. Ebong, B. B. Bhadviya, P. Mazumder & W. Lu. Nanoscale memristor device as synapse in neuromorphic systems. *Nano Letters* **10**, 1297 (2010).
- [44] M. Prezioso, F. M. Bayat, B. Hoskins, K. Likharev & D. B. Strukov. Self-adaptive spike-time-dependent plasticity of metal-oxide memristors. *Scientific Reports* **6**, 21331 (2016).
- [45] C. Zamarreño-Ramos, L. A. Camuñas-Mesa, J. A. Pérez-Carrasco, T. Masquelier, T. Serrano-Gotarredona & B. Linares-Barranco. On spike-timing-dependent-plasticity, memristive devices, and building a self-learning visual cortex. *Frontiers in Neuroscience* **5**, 26 (2011).
- [46] D. Kuzum, S. Yu & H.-S. P. Wong. Synaptic electronics: materials, devices and applications. *Nanotechnology* **24**, 382001 (2013).

Literaturverzeichnis

- [47] J. J. Yang, D. B. Strukov & D. R. Stewart. Memristive devices for computing. *Nature Nanotechnology* **8**, 13 (2013).
- [48] M. Precht, N. Meier & D. Tremel. *EDV Grundwissen - Eine Einführung in Theorie und Praxis der modernen EDV*. 7. Auflage. Addison-Wesley, München (2004).
- [49] T. D. Ladd, F. Jelezko, R. Laflamme, Y. Nakamura, C. Monroe & J. L. O'Brien. Quantum computers. *Nature* **464**, 45 (2010).
- [50] Y. Li, Y. Zhong, J. Zhang, L. Xu, Q. Wang, H. Sun, H. Tong, X. Cheng & X. Miao. Activity-dependent synaptic plasticity of a chalcogenide electronic synapse for neuro-morphic systems. *Scientific Reports* **4**, 4906 (2014).
- [51] M. Ziegler, M. Oberländer, D. Schroeder, W. H. Krautschneider & H. Kohlstedt. Memristive operation mode of floating gate transistors: a two-terminal MemFlash-cell. *Applied Physics Letters* **101**, 263504 (2012).
- [52] I. Orak, M. Ürel, G. Bakan & A. Dana. Memristive behavior in a junctionless flash memory cell. *Applied Physics Letters* **106**, 233506 (2015).
- [53] L. O. Chua & S. M. Kang. Memristive devices and systems. *Proceedings of the IEEE* **64**, 209 (1976).
- [54] L. O. Chua. If it's pinched it's a memristor. *Semiconductor Science and Technology* **29**, 104001 (2014).
- [55] Y. N. Joglekar & S. J. Wolf. The elusive memristor: properties of basic electrical circuits. *European Journal of Physics* **30**, 661 (2009).
- [56] J. Blanc & D. L. Staebler. Electrocoloration in SrTiO₃: vacancy drift and oxidation-reduction of transition metals. *Physical Review B* **4**, 3548 (1971).
- [57] H. Ibach & H. Lüth. *Festkörperphysik - Einführung in die Grundlagen*. 7. Auflage. Springer-Verlag, Berlin (2009).
- [58] H. M. Upadhyaya & S. Chandra. Polarity-dependent memory switching effects in the Ti | Cd_xPb_{1-x}S | Ag system. *Semiconductor Science and Technology* **10**, 332 (1995).
- [59] T. W. Hickmott. Low-frequency negative resistance in thin anodic oxide films. *Journal of Applied Physics* **33**, 2669 (1962).
- [60] F. Argall. Switching phenomena in titanium oxide thin films. *Solid-State Electronics* **11**, 535 (1968).
- [61] A. Beck, J. G. Bednorz, C. Gerber, C. Rossel & D. Widmer. Reproducible switching effect in thin oxide films for memory applications. *Applied Physics Letters* **77**, 139 (2000).
- [62] K. Szot, W. Speier, G. Bihlmayer & R. Waser. Switching the electrical resistance of individual dislocations in single-crystalline SrTiO₃. *Nature Materials* **5**, 312 (2006).

- [63] A. Sawa, T. Fujii, M. Kawasaki & Y. Tokura. Interface resistance switching at a few nanometer thick perovskite manganite active layers. *Applied Physics Letters* **88**, 232112 (2006).
- [64] M. N. Kozicki, M. Park & M. Mitkova. Nanoscale memory elements based on solid-state electrolytes. *IEEE Transactions on Nanotechnology* **4**, 331 (2005).
- [65] K. Terabe, T. Hasegawa, T. Nakayama & M. Aono. Quantized conductance atomic switch. *Nature* **433**, 47 (2005).
- [66] G. Liu, C. Wang, W. Zhang, L. Pan, C. Zhang, X. Yang, F. Fan, Y. Chen & R.-W. Li. Organic biomimicking memristor for information storage and processing applications. *Advanced Electronic Materials* **2**, 1500298 (2016).
- [67] X. He, J. Zhang, W. Wang, W. Xuan, X. Wang, Q. Zhang, C. G. Smith & J. Luo. Transient resistive switching devices made from egg albumen dielectrics and dissolvable electrodes. *ACS Applied Materials and Interfaces* **8**, 10954 (2016).
- [68] Y. V. Pershin & M. Di Ventra. Spin memristive systems: spin memory effects in semiconductor spintronics. *Physical Review B* **78**, 113309 (2008).
- [69] J. Park, S. Lee, J. Lee & K. Yong. A light incident angle switchable ZnO nanorod memristor: reversible switching behavior between two non-volatile memory devices. *Advanced Materials* **25**, 6423 (2013).
- [70] A. Radoi, M. Dragoman & D. Dragoman. Memristor device based on carbon nanotubes decorated with gold nanoislands. *Applied Physics Letters* **99**, 093102 (2011).
- [71] V. K. Sangwan, D. Jariwala, I. S. Kim, K.-S. Chen, T. J. Marks, L. J. Lauhon & M. C. Hersam. Gate-tunable memristive phenomena mediated by grain boundaries in single-layer MoS₂. *Nature Nanotechnology* **10**, 403 (2015).
- [72] P. Cheng, K. Sun & Y. H. Hu. Memristive behavior and ideal memristor of 1T phase MoS₂ nanosheets. *Nano Letters* **16**, 572 (2016).
- [73] C. Riggert, M. Ziegler, D. Schroeder, W. H. Krautschneider & H. Kohlstedt. MemFlash device: floating gate transistors as memristive devices for neuromorphic computing. *Semiconductor Science and Technology* **29**, 104011 (2014).
- [74] M. Itoh & L. O. Chua. Memristor oscillators. *International Journal of Bifurcation and Chaos* **18**, 3183 (2008).
- [75] T. Mikolajick, M. Salinga, M. Kund & T. Kever. Nonvolatile memory concepts based on resistive switching in inorganic materials. *Advanced Engineering Materials* **11**, 235 (2009).
- [76] R. Waser & M. Aono. Nanoionics-based resistive switching memories. *Nature Materials* **6**, 833 (2007).
- [77] Y. V. Pershin, L. K. Castelano, F. Hartmann, V. Lopez-Richard & M. Di Ventra. A memristive pascaline. *IEEE Transactions on Circuits and Systems II* **63**, 558 (2016).

Literaturverzeichnis

- [78] A. A. Zakhidov, B. Jung, J. D. Slinker, H. D. Abruña & G. G. Malliaras. A light-emitting memristor. *Organic Electronics* **11**, 150 (2010).
- [79] G. Snider, R. Amerson, D. Carter, H. Abdalla, M. S. Qureshi, J. Léveillé, M. Versace, H. Ames, S. Patrick, B. Chandler et al. From synapses to circuitry: using memristive memory to explore the electronic brain. *Computer* **44**, 21 (2011).
- [80] Y. V. Pershin & M. Di Ventra. Memory effects in complex materials and nanoscale systems. *Advances in Physics* **60**, 145 (2011).
- [81] M. Kanoun, C. Buseret, A. Poncet, A. Souifi, T. Baron & E. Gautier. Electronic properties of Ge nanocrystals for non volatile memory applications. *Solid-State Electronics* **50**, 1310 (2006).
- [82] I. Salaoru, Q. Li, A. Khiat & T. Prodromakis. Coexistence of memory resistance and memory capacitance in TiO₂ solid-state devices. *Nanoscale Research Letters* **9**, 552 (2014).
- [83] V. Bessergenev. High-temperature anomalies of dielectric constant in TiO₂ thin films. *Materials Research Bulletin* **44**, 1722 (2009).
- [84] S. X. Wu, H. Y. Peng & T. Wu. Concurrent nonvolatile resistance and capacitance switching in LaAlO₃. *Applied Physics Letters* **98**, 093503 (2011).
- [85] T. Wakrim, C. Vallée, P. Gonon, C. Mannequin & A. Sylvestre. From memristor to memimpedance device. *Applied Physics Letters* **108**, 053502 (2016).
- [86] L. Qingjiang, A. Khiat, I. Salaoru, C. Papavassiliou, X. Hui & T. Prodromakis. Memory impedance in TiO₂ based metal-insulator-metal devices. *Scientific Reports* **4**, 4522 (2014).
- [87] Z. B. Yan & J.-M. Liu. Coexistence of high performance resistance and capacitance memory based on multilayered metal-oxide structures. *Scientific Reports* **3**, 2482 (2013).
- [88] A. A. Bessonov, M. N. Kirikova, D. I. Petukhov, M. Allen, T. Ryhänen & M. J. A. Bailey. Layered memristive and memcapacitive switches for printable electronics. *Nature Materials* **14**, 199 (2015).
- [89] J. W. Kalat. *Biological Psychology*. Cengage Learning, Boston (2013).
- [90] M. F. Bear, B. W. Connors & M. A. Paradiso. *Neuroscience - exploring the brain*. 3. Auflage. Lippincott Williams & Wilkins, Philadelphia (2006).
- [91] D. E. Goldman. Potential, impedance, and rectification in membranes. *Journal of General Physiology* **27**, 37 (1943).
- [92] N. R. Carlson. *Physiology of behavior*. Pearson Education Inc., New Jersey (2012).
- [93] B. P. Bean. The action potential in mammalian central neurons. *Nature Reviews Neuroscience* **8**, 451 (2007).

- [94] A. L. Hodgkin & A. F. Huxley. Action potentials recorded from inside a nerve fibre. *Nature* **144**, 710 (1939).
- [95] G. G. de Polavieja, A. Harsch, I. Kleppe, H. P. C. Robinson & M. Juusola. Stimulus history reliably shapes action potential waveforms of cortical neurons. *Journal of Neuroscience* **25**, 5657 (2005).
- [96] W. Gerstner & W. M. Kistler. *Spiking neuron models. Single neurons, populations, plasticity*. Cambridge University Press, Cambridge (2002).
- [97] L. F. Abbott. Lapicque's introduction of the integrate-and-fire model neuron (1907). *Brain Research Bulletin* **50**, 303 (1999).
- [98] J. T. Trachtenberg, B. E. Chen, G. W. Knott, G. Feng, J. R. Sanes, E. Welker & K. Svoboda. Long-term in vivo imaging of experience-dependent synaptic plasticity in adult cortex. *Nature* **420**, 788 (2002).
- [99] B. Lendvai, E. A. Stern, B. Chen & K. Svoboda. Experience-dependent plasticity of dendritic spines in the developing rat barrel cortex in vivo. *Nature* **404**, 876 (2000).
- [100] D. O. Hebb. *The organization of behavior*. Wiley & Sons, New York (1949).
- [101] H. Markram, W. Gerstner & P. J. Sjöström. A history of spike-timing-dependent plasticity. *Frontiers in Synaptic Neuroscience* **3**, 4 (2011).
- [102] N. Rochester, J. Holland, L. Haibt & W. Duda. Tests on a cell assembly theory of the action of the brain, using a large digital computer. *IRE Transactions on Information Theory* **2**, 80 (1956).
- [103] S. Song, K. D. Miller & L. F. Abbott. Competitive Hebbian learning through spike-timing-dependent synaptic plasticity. *Nature Neuroscience* **3**, 919 (2000).
- [104] H. Markram, J. Lübke, M. Frotscher & B. Sakmann. Regulation of synaptic efficacy by coincidence of postsynaptic APs and EPSPs. *Science* **275**, 213 (1997).
- [105] G.-Q. Bi & M.-M. Poo. Synaptic modifications in cultured hippocampal neurons: dependence on spike timing, synaptic strength, and postsynaptic cell type. *The Journal of Neuroscience* **18**, 10464 (1998).
- [106] G.-Q. Bi & M.-M. Poo. Synaptic modifications by correlated activity: Hebb's postulate revisited. *Annual Review of Neuroscience* **24**, 139 (2001).
- [107] C. C. Bell, V. Z. Han, Y. Sugawara & K. Grant. Synaptic plasticity in a cerebellum-like structure depends on temporal order. *Nature* **387**, 278 (1997).
- [108] L. F. Abbott & S. B. Nelson. Synaptic plasticity: taming the beast. *Nature Neuroscience* **3**, 1178 (2000).
- [109] P. D. Roberts & C. C. Bell. Spike timing dependent synaptic plasticity in biological systems. *Biological Cybernetics* **87**, 392 (2002).

Literaturverzeichnis

- [110] N. Caporale & Y. Dan. Spike timing-dependent plasticity: a Hebbian learning rule. *Annual Review of Neuroscience* **31**, 25 (2008).
- [111] B. Gholipour, P. Bastock, C. Craig, K. Khan, D. Hewak & C. Soci. Amorphous metal-sulphide microfibers enable photonic synapses for brain-like computing. *Advanced Optical Materials* **3**, 635 (2015).
- [112] J. Shi, S. D. Ha, Y. Zhou, F. Schoofs & S. Ramanathan. A correlated nickelate synaptic transistor. *Nature Communications* **4**, 2676 (2013).
- [113] Y. Nishitani, Y. Kaneko, M. Ueda, T. Morie & E. Fujii. Three-terminal ferroelectric synapse device with concurrent learning function for artificial neural networks. *Journal of Applied Physics* **111**, 124108 (2012).
- [114] F. Alibart, S. Pleutin, D. Gu erin, C. Novembre, S. Lenfant, K. Lmimouni, C. Gamrat & D. Vuillaume. An organic nanoparticle transistor behaving as a biological spiking synapse. *Advanced Functional Materials* **20**, 330 (2010).
- [115] Q. Lai, L. Zhang, Z. Li, W. F. Stickle, R. S. Williams & Y. Chen. Ionic/electronic hybrid materials integrated in a synaptic transistor with signal processing and learning functions. *Advanced Materials* **22**, 2448 (2010).
- [116] T. Ohno, T. Hasegawa, T. Tsuruoka, K. Terabe, J. K. Gimzewski & M. Aono. Short-term plasticity and long-term potentiation mimicked in single inorganic synapses. *Nature Materials* **10**, 591 (2011).
- [117] T. Hasegawa, T. Ohno, K. Terabe, T. Tsuruoka, T. Nakayama, J. K. Gimzewski & M. Aono. Learning abilities achieved by a single solid-state atomic switch. *Advanced Materials* **22**, 1831 (2010).
- [118] D. Kuzum, R. G. D. Jeyasingh, B. Lee & H.-S. P. Wong. Nanoelectronic programmable synapses based on phase change materials for brain-inspired computing. *Nano Letters* **12**, 2179 (2012).
- [119] W. He, K. Huang, N. Ning, K. Ramanathan, G. Li, Y. Jiang, J. Sze, L. Shi, R. Zhao & J. Pei. Enabling an integrated rate-temporal learning scheme on memristor. *Scientific Reports* **4**, 4755 (2014).
- [120] Y. Li, Y. Zhong, L. Xu, J. Zhang, X. Xu, H. Sun & X. Miao. Ultrafast synaptic events in a chalcogenide memristor. *Scientific Reports* **3**, 1619 (2013).
- [121] K. Seo, I. Kim, S. Jung, M. Jo, S. Park, J. Park, J. Shin, K. P. Biju, J. Kong, K. Lee et al. Analog memory and spike-timing-dependent plasticity characteristics of a nanoscale titanium oxide bilayer resistive switching device. *Nanotechnology* **22**, 254023 (2011).
- [122] Y. Lei, Y. Liu, Y. Xia, X. Gao, B. Xu, S. Wang, J. Yin & Z. Liu. Memristive learning and memory functions in polyvinyl alcohol polymer memristors. *AIP Advances* **4**, 077105 (2014).

- [123] Z. Q. Wang, H. Y. Xu, X. H. Li, H. Yu, Y. C. Liu & X. J. Zhu. Synaptic learning and memory functions achieved using oxygen ion migration/diffusion in an amorphous InGaZnO memristor. *Advanced Functional Materials* **22**, 2759 (2012).
- [124] T. Mikolajick. *Flash-type memories*. in Nanotechnology - Volume 3: Information technology I, herausgegeben von R. Waser, Wiley-VCH, Weinheim (2008).
- [125] R. H. Fowler & L. Nordheim. Electron emission in intense electric fields. *Proceedings of the Royal Society of London. Series A* **119**, 173 (1928).
- [126] L. Guo, E. Leobandung & S. Y. Chou. A silicon single-electron transistor memory operating at room temperature. *Science* **275**, 649 (1997).
- [127] Y. V. Pershin, J. A. Nesteroff & V. Privman. Effect of spin-orbit interaction and in-plane magnetic field on the conductance of a quasi-one-dimensional system. *Physical Review B* **69**, 121306(R) (2004).
- [128] B. Marquardt, A. Beckel, A. Lorke, A. D. Wieck, D. Reuter & M. Geller. The influence of charged InAs quantum dots on the conductance of a two-dimensional electron gas: mobility vs. carrier concentration. *Applied Physics Letters* **99**, 223510 (2011).
- [129] B. Marquardt, M. Geller, A. Lorke, D. Reuter & A. D. Wieck. Using a two-dimensional electron gas to study nonequilibrium tunneling dynamics and charge storage in self-assembled quantum dots. *Applied Physics Letters* **95**, 022113 (2009).
- [130] R. J. Luyken, A. Lorke, A. O. Govorov, J. P. Kotthaus, G. Medeiros-Ribeiro & P. M. Petroff. The dynamics of tunneling into self-assembled InAs dots. *Applied Physics Letters* **74**, 2486 (1999).
- [131] T. Müller, F. F. Schrey, G. Strasser & K. Unterrainer. Ultrafast intraband spectroscopy of electron capture and relaxation in InAs/GaAs quantum dots. *Applied Physics Letters* **83**, 3572 (2003).
- [132] B. Marquardt, M. Geller, A. Lorke, D. Reuter & A. D. Wieck. A two-dimensional electron gas as a sensitive detector to observe the charge carrier dynamics of self-assembled QDs. *Physica E* **42**, 2598 (2010).
- [133] M. Hilbert & P. López. The world's technological capacity to store, communicate, and compute information. *Science* **332**, 60 (2011).
- [134] E. S. Kannan, G.-H. Kim & D. A. Ritchie. Memory characteristics of InAs quantum dots embedded in GaAs quantum well. *Applied Physics Letters* **95**, 143506 (2009).
- [135] R. C. Jeff Jr., M. Yun, B. Ramalingam, B. Lee, V. Misra, G. Triplett & S. Gangopadhyay. Charge storage characteristics of ultra-small Pt nanoparticle embedded GaAs based non-volatile memory. *Applied Physics Letters* **99**, 072104 (2011).
- [136] T. Breuer, A. Siemon, E. Linn, S. Menzel, R. Waser & V. Rana. A HfO₂-based complementary switching crossbar adder. *Advanced Electronic Materials* **1**, 1500138 (2015).

Literaturverzeichnis

- [137] C. Schneider, A. Huggenberger, T. Süner, T. Heindel, M. Strauß, S. Göpfert, P. Weinmann, S. Reitzenstein, L. Worschech, M. Kamp et al. Single site-controlled In(Ga)As/GaAs quantum dots: growth, properties and device integration. *Nanotechnology* **20**, 434012 (2009).
- [138] M. Ziegler, C. Riggert, M. Hansen, T. Bartsch & H. Kohlstedt. Memristive Hebbian plasticity model: device requirements for the emulation of Hebbian plasticity based on memristive devices. *IEEE Transactions on Biomedical Circuits and Systems* **9**, 197 (2015).
- [139] S. P. Adhikari, M. P. Sah, H. Kim & L. O. Chua. Three fingerprints of memristor. *IEEE Transactions on Circuits and Systems I* **60**, 3008 (2013).
- [140] S. Göpfert, L. Worschech, S. Lingemann, C. Schneider, D. Press, S. Höfling & A. Forchel. Room temperature single-electron memory and light sensor with three-dimensionally positioned InAs quantum dots. *Applied Physics Letters* **97**, 222112 (2010).
- [141] A. Schliemann, L. Worschech, S. Reitzenstein, S. Kaiser & A. Forchel. Large threshold hysteresis in a narrow AlGaAs/GaAs channel with embedded quantum dots. *Applied Physics Letters* **81**, 2115 (2002).
- [142] W.-H. Chang, T. M. Hsu, C. C. Huang, S. L. Hsu, C. Y. Lai, N. T. Yeh, T. E. Nee & J.-I. Chyi. Photocurrent studies of the carrier escape process from InAs self-assembled quantum dots. *Physical Review B* **62**, 6959 (2000).
- [143] P. Hänggi, P. Talkner & M. Borkovec. Reaction-rate theory: fifty years after Kramers. *Reviews of Modern Physics* **62**, 251 (1990).
- [144] E. E. Vdovin, A. Levin, A. Patanè, L. Eaves, P. C. Main, Y. N. Khanin, Y. V. Dubrovskii, M. Henini & G. Hill. Imaging the electron wave function in self-assembled quantum dots. *Science* **290**, 122 (2000).
- [145] R. K. Hayden, D. K. Maude, L. Eaves, E. C. Valadares, M. Henini, F. W. Sheard, O. H. Hughes, J. C. Portal & L. Cury. Probing the hole dispersion curves of a quantum well using resonant magnetotunneling spectroscopy. *Physical Review Letters* **66**, 1749 (1991).
- [146] J. Smoliner, W. Demmerle, G. Berthold, E. Gornik & G. Weimann. Momentum conservation in tunneling processes between barrier-separated 2D-electron-gas systems. *Physical Review Letters* **63**, 2116 (1989).
- [147] W. Lei, C. Notthoff, J. Peng, D. Reuter, A. Wieck, G. Bester & A. Lorke. “Artificial atoms” in magnetic fields: wave-function shaping and phase-sensitive tunneling. *Physical Review Letters* **105**, 176804 (2010).
- [148] A. Patanè, R. J. A. Hill, L. Eaves, P. C. Main, M. Henini, M. L. Zambrano, A. Levin, N. Mori, C. Hamaguchi, Y. V. Dubrovskii et al. Probing the quantum states of self-assembled InAs dots by magnetotunneling spectroscopy. *Physical Review B* **65**, 165308 (2002).

- [149] A. Beckel, D. Zhou, B. Marquardt, D. Reuter, A. D. Wieck, M. Geller & A. Lorke. Momentum matching in the tunneling between 2-dimensional and 0-dimensional electron system. *Applied Physics Letters* **100**, 232110 (2012).
- [150] D. Zhou, A. Beckel, A. Ludwig, A. D. Wieck, M. Geller & A. Lorke. Tuning the tunneling probability between low-dimensional electron systems by momentum matching. *Applied Physics Letters* **106**, 243105 (2015).
- [151] S. Reitzenstein, L. Worschech, D. Hartmann & A. Forchel. Drain voltage induced barrier increasing of quantum-wire transistors. *Electronics Letters* **40**, 75 (2004).
- [152] S. D. Göpfert. *Einzel-Quantenpunkt-Speichertransistor: Experiment und Modellierung*. Dissertation, Universität Würzburg (2012).
- [153] D. Hartmann, L. Worschech & A. Forchel. Tunable magnetic-field asymmetry of non-linear mesoscopic transport: field-effect controlled backscattering in a quantum wire. *Physical Review B* **78**, 113306 (2008).
- [154] B. Brandenstein-Köth, L. Worschech & A. Forchel. Magnetic-field asymmetry of nonlinear transport in narrow channels with asymmetric hybrid confinement. *Applied Physics Letters* **95**, 062106 (2009).
- [155] S. Vongehr & X. Meng. The missing memristor has not been found. *Scientific Reports* **5**, 11657 (2015).
- [156] A. Emboras, I. Goykhman, B. Desiatov, N. Mazurski, L. Stern, J. Shappir & U. Levy. Nanoscale plasmonic memristor with optical readout functionality. *Nano Letters* **13**, 6151 (2013).
- [157] J. Park, S. Lee & K. Yong. Photo-stimulated resistive switching of ZnO nanorods. *Nanotechnology* **23**, 385707 (2012).
- [158] M. Ungureanu, R. Zazpe, F. Golmar, P. Stoliar, R. Llopis, F. Casanova & L. E. Hueso. A light-controlled resistive switching memory. *Advanced Materials* **24**, 2496 (2012).
- [159] X. Yang, X. Xu, X. Wang, H. Ni, Q. Han, Z. Niu & D. A. Williams. Optically controlled quantum dot gated transistors with high on/off ratio. *Applied Physics Letters* **96**, 083503 (2010).
- [160] M. A. Rowe, E. J. Gansen, M. Greene, R. H. Hadfield, T. E. Harvey, M. Y. Su, S. W. Nam, R. P. Mirin & D. Rosenberg. Single-photon detection using a quantum dot optically gated field-effect transistor with high internal quantum efficiency. *Applied Physics Letters* **89**, 253505 (2006).
- [161] T. Nozawa, H. Takagi, K. Watanabe & Y. Arakawa. Direct observation of two-step photon absorption in an InAs/GaAs single quantum dot for the operation of intermediate-band solar cells. *Nano Letters* **15**, 4483 (2015).
- [162] M. C. W. van Rossum, G.-Q. Bi & G. G. Turrigiano. Stable Hebbian learning from spike timing-dependent plasticity. *The Journal of Neuroscience* **20**, 8812 (2000).

Literaturverzeichnis

- [163] X.-D. Yang & D. S. Faber. Initial synaptic efficacy influences induction and expression of long-term changes in transmission. *Proceedings of the National Academy of Sciences of the United States of America* **88**, 4299 (1991).
- [164] R. K. Mishra, S. Kim, S. J. Guzman & P. Jonas. Symmetric spike timing-dependent plasticity at CA3-CA3 synapses optimizes storage and recall in autoassociative networks. *Nature Communications* **7**, 11552 (2016).
- [165] I. P. Pavlov. *Conditioned reflexes - an investigation of the physiological activity of the cerebral cortex*. Übersetzt und bearbeitet von G. V. Anrep. Oxford University Press, Humphrey Milford (1927).
- [166] W. Herkner. *Psychologie*. Springer-Verlag, Wien (1986).
- [167] S. Reitzenstein, L. Worschech, D. Hartmann & A. Forchel. Intrinsic feedback and bistable switching in Y-branched nanojunctions. *Physical Review B* **81**, 153411 (2010).
- [168] S. Reitzenstein, D. Hartmann, M. Kamp & L. Worschech. Sub-kT switching in asymmetric Y-transistors with internal feedback coupling. *IEEE Journal of the Electron Devices Society* **3**, 158 (2015).
- [169] Y. V. Pershin & M. Di Ventra. Experimental demonstration of associative memory with memristive neural networks. *Neural Networks* **23**, 881 (2010).
- [170] Y. V. Pershin F. L. Traversa & M. Di Ventra. Memcomputing with membrane memcapacitive systems. *Nanotechnology* **26**, 225201 (2015).
- [171] J. Han, C. Song, S. Gao, Y. Wang, C. Chen & F. Pan. Realization of the meminductor. *ACS Nano* **8**, 10043 (2014).
- [172] J. Martinez-Rincon, M. Di Ventra & Y. V. Pershin. Solid-state memcapacitive system with negative and diverging capacitance. *Physical Review B* **81**, 195430 (2010).
- [173] J. Flak, E. Lehtonen, M. Laiho, A. Rantala, M. Prunnila & T. Haatainen. Solid-state memcapacitive device based on memristive switch. *Semiconductor Science and Technology* **29**, 104012 (2014).
- [174] M. Ignatov, M. Ziegler, M. Hansen, A. Petraru & H. Kohlstedt. A memristive spiking neuron with firing rate coding. *Frontiers in Neuroscience* **9**, 376 (2015).
- [175] R. C. Ashoori, H. L. Stormer, J. S. Weiner, L. N. Pfeiffer, S. J. Pearton, K. W. Baldwin, & K. W. West. Single-electron capacitance spectroscopy of discrete quantum levels. *Physical Review Letters* **68**, 3088 (1992).
- [176] M. Ruß, C. Meier, A. Lorke, D. Reuter & A. D. Wieck. Role of quantum capacitance in coupled low-dimensional electron systems. *Physical Review B* **73**, 115334 (2006).
- [177] H. Drexler, D. Leonard, W. Hansen, J. P. Kotthaus & P. M. Petroff. Spectroscopy of quantum levels in charge-tunable InGaAs quantum dots. *Physical Review Letters* **73**, 2252 (1994).

- [178] B. Marquardt. *Elektrische Präparation und Detektion von Vielteilchen-Zuständen in selbstorganisierten Quantenpunkten*. Dissertation, Universität Duisburg–Essen (2011).
- [179] R. K. Goodall, R. J. Higgins & J. P. Harrang. Capacitance measurements of a quantized two-dimensional electron gas in the regime of the quantum Hall effect. *Physical Review B* **31**, 6597 (1985).
- [180] S. Luryi. Quantum capacitance devices. *Applied Physics Letters* **52**, 501 (1988).
- [181] D. Jin, D. Kim, T. Kim & J. A. del Alamo. Quantum capacitance in scaled down III-V FETs. *IEEE International Electron Devices Meeting (IEDM), 2009* 1–4.
- [182] A. Hartstein & N. F. Albert. Determination of the inversion-layer thickness from capacitance measurements of metal-oxide-semiconductor field-effect transistors with ultrathin oxide layers. *Physical Review B* **38**, 1235 (1988).
- [183] M. D. Ganeriwala, C. Yadav, N. R. Mohapatra, S. Khandelwal, C. Hu & Y. S. Chauhan. Modeling of charge and quantum capacitance in low effective mass III-V FinFETs. *IEEE Journal of the Electron Devices Society* **4**, 396 (2016).
- [184] L. Worschech, D. Hartmann, S. Lang, D. Spanheimer, C. R. Müller & A. Forchel. Nonlinear transport properties of electron Y-branch switches. *Advances in Solid State Physics* **48**, 305 (2009).
- [185] C. R. Müller, L. Worschech & A. Forchel. Inversion of hysteresis in quantum dot controlled quantum-wire transistor. *Physical Review B* **79**, 205307 (2009).
- [186] L. P. Kouwenhoven, D. G. Austing & S. Tarucha. Few-electron quantum dots. *Reports on Progress in Physics* **64**, 701 (2001).
- [187] S. Liu, N. Wu, A. Ignatiev & J. Li. Electric-pulse-induced capacitance change effect in perovskite oxide thin films. *Journal of Applied Physics* **100**, 056101 (2006).
- [188] R. J. Luyken, A. Lorke, G. Medeiros-Ribeiro & P. M. Petroff. Charging dynamics in vertically aligned InAs quantum dots. *Materials Science and Technology* **18**, 725 (2002).
- [189] M. P. Sah, C. Yang, H. Kim, B. Muthuswamy, J. Jevtic & L. O. Chua. A generic model of memristors with parasitic components. *IEEE Transactions on Circuits and Systems I* **62**, 891 (2015).
- [190] A. Pantazi, S. Woźniak, T. Tuma & E. Eleftheriou. All-memristive neuromorphic computing with level-tuned neurons. *Nanotechnology* **27**, 355205 (2016).
- [191] T. Tuma, A. Pantazi, M. L. Gallo, A. Sebastian & E. Eleftheriou. Stochastic phase-change neurons. *Nature Nanotechnology* **11**, 693 (2016).
- [192] M. R. Mehta, A. K. Lee & M. A. Wilson. Role of experience and oscillations in transforming a rate code into a temporal code. *Nature* **417**, 741 (2002).
- [193] P. Atkinson, M. B. Ward, S. P. Bremner, D. Anderson, T. Farrow, G. A. C. Jones, A. J. Shields & D. A. Ritchie. Site control of InAs quantum dot nucleation by ex situ electron-beam lithographic patterning of GaAs substrates. *Physica E* **32**, 21 (2006).

Literaturverzeichnis

- [194] M. N. Comte. *Speicher- und Transporteigenschaften nanoelektronischer Bauteile auf Basis von III-V-Halbleitern in Magnetfeldern*. Diplomarbeit, Universität Würzburg (2012).

Veröffentlichungen des Autors

- **P. Maier**, F. Hartmann, M. Emmerling, C. Schneider, S. Höfling, M. Kamp & L. Worschech. Charging dynamics of a floating gate transistor with site-controlled quantum dots. *Applied Physics Letters* **105**, 053502 (2014).
- **P. Maier**, F. Hartmann, T. Mauder, M. Emmerling, C. Schneider, M. Kamp, S. Höfling & L. Worschech. Memristive operation mode of a site-controlled quantum dot floating gate transistor. *Applied Physics Letters* **106**, 203501 (2015).
- **P. Maier**, F. Hartmann, M. Emmerling, C. Schneider, M. Kamp, S. Höfling & L. Worschech. Electro-photo-sensitive memristor for neuromorphic and arithmetic computing. *Physical Review Applied* **5**, 054011 (2016).
- **P. Maier**, F. Hartmann, M. R. S. Dias, M. Emmerling, C. Schneider, L. K. Castelano, M. Kamp, G. E. Marques, V. Lopez-Richard, L. Worschech & S. Höfling. Light sensitive memristor with bi-directional and wavelength-dependent conductance control. *Applied Physics Letters* **109**, 023501 (2016).
- **P. Maier**, F. Hartmann, M. R. S. Dias, M. Emmerling, C. Schneider, L. K. Castelano, M. Kamp, G. E. Marques, V. Lopez-Richard, L. Worschech & S. Höfling. Mimicking of pulse shape-dependent learning rules with a quantum dot memristor. *Journal of Applied Physics* **120**, 134503 (2016).
- **P. Maier**, F. Hartmann, M. Emmerling, C. Schneider, M. Kamp, L. Worschech & S. Höfling. Associative learning with Y-shaped floating gate transistors operated in memristive modes. *Applied Physics Letters* **110**, 053503 (2017).
- **P. Maier**, F. Hartmann, J. Gabel, M. Frank, S. Kuhn, P. Scheiderer, B. Leikert, M. Sing, L. Worschech, R. Claessen & S. Höfling. Gate-tunable, normally-on to normally-off memristance transition in patterned LaAlO₃/SrTiO₃ interfaces. *Applied Physics Letters* **110**, 093506 (2017).
- F. Hartmann, **P. Maier**, M. R. S. Dias, S. Göpfert, L. K. Castelano, M. Emmerling, C. Schneider, S. Höfling, M. Kamp, Y. V. Pershin, G. E. Marques, V. Lopez-Richard & L. Worschech. Nanoscale tipping bucket effect in a quantum dot transistor-based counter. *Nano Letters* **17**, 2273 (2017).

Danksagung

Hiermit möchte ich mich ganz herzlich bei allen Personen bedanken, die zum Gelingen dieser Arbeit beigetragen haben. Besonderer Dank gilt dabei den im Folgenden namentlich genannten Personen.

- Herrn Prof. Dr. Lukas Worschech für die Aufnahme in die Nanoelektronik-Arbeitsgruppe, die vorbildliche Betreuung während meiner Promotion sowie die zahlreichen Diskussionen, die mich sowohl wissenschaftlich als auch privat vorangebracht haben.
- Herrn Dr. Martin Kamp möchte ich für die Aufnahme an den Lehrstuhl für Technische Physik und die Bereitstellung der zum Gelingen der vorliegenden Arbeit benötigten experimentellen Einrichtungen danken. Außerdem möchte ich Herrn Prof. Dr. Sven Höfling danken, der den Lehrstuhl für Technische Physik seit dem 01.02.2015 leitet und mir ebenfalls alle benötigten experimentellen Einrichtungen zur Verfügung gestellt hat.
- Dr. Fabian Hartmann für die enge Zusammenarbeit und die Unterstützung während der Promotion sowie für die zahlreichen wissenschaftlichen Diskussionen.
- Meinen Kollegen Andreas Pfenning und Pierre Pfeffer für die sehr angenehme Büroatmosphäre und die regen Diskussionen.
- Den technischen Assistenten am Lehrstuhl für Technische Physik für die Prozessierung der Proben und hierbei insbesondere Monika Emmerling und Silke Kuhn.
- Den ehemaligen Bacheloranden Tobias Mauder, Johannes Amtmann, Maximilian Frank und Lukas Lackner für ihre Unterstützung bei den durchgeführten Messungen.
- Mariama Rebello Sousa Dias, Victor Lopez-Richard, Leonardo Castelano, Gilmar Marques, Marco Pezzutto, Rui Sampaio und Yasser Omar für die enge Zusammenarbeit bei der Modellierung der experimentellen Ergebnisse.
- Roland Ebert und Cornelius Ziga für die Versorgung mit flüssigem Helium.
- Den Mitarbeitern des Lehrstuhls für Technische Physik und der Fakultät für Physik und Astronomie.
- Allen Freunden und Bekannten.
- Meiner Freundin Christina Friedmann für ihre Geduld und Unterstützung während der Promotion sowie für die schönen Momente, die wir zusammen erleben dürfen.
- Meinen Eltern Elfriede und Florian Maier sowie meinem Bruder Philipp Maier für die uneingeschränkte Unterstützung in allen Lebenslagen.